

UNIVERSIDAD NACIONAL DE INGENIERÍA
FACULTAD DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA



TRABAJO DE SUFICIENCIA PROFESIONAL

**MODELADO DE UN INVERSOR MULTINIVEL
MONOFÁSICO DE TRES ETAPAS PARA EQUIPOS
BIOMÉDICOS**

PARA OBTENER EL TÍTULO PROFESIONAL DE:

INGENIERO ELECTRÓNICO

ELABORADO POR:

RAFAEL ARMANDO CARRASCO ROSAS

ASESOR

ING. DANIEL ROBERTO CARBONEL OLAZÁBAL

LIMA-PERÚ

2018

**MODELADO DE UN INVERSOR MULTINIVEL MONOFASICO DE
TRES ETAPAS PARA EQUIPOS BIOMEDICOS**

A Dios por darme fuerza y otra oportunidad de vida, a mis padres por su temprana partida y no ver mis objetivos alcanzados, a mi hermana Norma por su apoyo incondicional y por siempre creer en mí. a Berkys mi compañera de siempre y madre de mis hijos, por su paciencia y comprensión.

SUMARIO

El presente informe, trata del modelado de un inversor monofásico multinivel de tres etapas, como parte de una fuente de alimentación ininterrumpida eléctrica de 220VAC y una corriente de 5 amperios, con el fin de respaldar la cadena de frío de los centros de salud que pertenecen a la Red de Salud Lima Este Metropolitana, la cadena de frío, son ambientes donde se almacenan reactivos y vacunas, los cuales son congelados y refrigerados a temperaturas convenientes, pero debido a fallas en el suministro eléctrico de la Red domiciliaria, estos reactivos y vacunas pueden perder su valor inmunológico.

En el desarrollo de este informe, se describe la parte teórica y principios de funcionamiento del inversor monofásico modulado en ancho de pulso y del inversor multinivel de dos y tres etapas de 9 y 27 niveles respectivamente, con salida acoplado por transformador de diferente relación de transformación, se describe también el sistema de control de disparo y tiempo de conmutación de los interruptores, comprobándose teóricamente que la distorsión armónica en la salida del inversor varía con el Angulo de disparo, para la implementación utilizamos dispositivos IGBT, teniendo en cuenta costos y eficiencia en cuanto a la potencia de salida.

INDICE

SUMARIO.....	V
INTRODUCCIÓN.....	1
CAPÍTULO I.....	4
PROBLEMÁTICA DE LOS EQUIPOS BIOMÉDICOS DE LA RED DE SALUD LIMA ESTE METROPOLITANA.....	4
1.1 Situación actual del Área de Servicios Generales de la Red de Salud Lima Este Metropolitana.....	5
1.2 Problema de suministro de energía 220VAC.....	6
1.3 Posibles soluciones de suministro de energía 220V AC.....	6
1.4 Objetivo general.....	7
1.5 Objetivo específico.....	7
CAPÍTULO II.....	9
MARCO TEÓRICO CONCEPTOS Y DEFINICIONES.....	9
2.1 Que son las UPS.....	9
2.2 Etapas de un UPS.....	9
2.3 Clases de UPS.....	10
2.3.1 UPS fuera de línea.....	10
2.3.2 UPS en línea.....	11
2.3.3 UPS interactivo con línea.....	12
2.4 Definición de un inversor.....	13
2.6 Principio de funcionamiento de un inversor.....	15
2.7 Inversor monofásico de medio puente.....	16
2.8 puente inversor monofásico de puente completo.....	18
2.9 Control de voltaje de inversores monofásicos.....	20
2.10 Índice de Modulación en Amplitud.....	22

2.11	Índice de Modulación en Frecuencia.....	22
2.12	Modulación Bipolar.....	23
2.13	Modulación Unipolar.....	24
CAPÍTULO III.....		26
DESARROLLO DEL INVERSOR MULTINIVEL MONOFÁSICO.....		26
3.1	Topología de inversores multinivel.....	26
3.2	.Inversor Multinivel puente completo en cascada.....	27
3.2.1	Inversor Simétrico.....	27
3.2.2	Inversor Asimétrico.....	28
3.3	Inversor Multinivel monofásico en cascada con fuente común usando Transformadores.....	32
3.4	Inversor Asimétrico con transformador de salida, fuente común y diferente Relación de transformación.....	32
3.5	Características del inversor monofásico con fuente común.....	33
3.6	Inversor monofásico Multinivel de dos etapas.....	35
3.7	Inversor monofásico Multinivel de tres etapas.....	38
CAPITULO IV.....		42
EL INVERSOR MULTINIVEL.....		42
4.1	Opto acoplador digital.....	42
4.2	Driver IR-2113.....	43
4.3	Filtro de salida.....	46
4.4	Transformadores.....	48
4.5	Fuentes de alimentación.....	50
CAPÍTULO V.....		51
SIMULACIÓN DEL INVERSOR MULTINIVEL DE DOS ETAPAS.....		51
5.1	Simulación con cargas resistivas inductiva del inversor Multinivel de dos etapas....	52
CONCLUSIONES.....		58
RECOMENDACIONES.....		59
GLOSARIO DE TÉRMINO.....		60
ANEXO A características eléctricas de dispositivos electrónicos.....		63

ANEXO B oferta de servicios que existen en la Red LEM.....	85
ANEXO C Funciones del área de servicios generales de la Red LEM.....	88
ANEXO D Ubicación geográfica de la Red LEM.....	90
BIBLIOGRAFIA.....	97

**MODELADO DE UN INVERSOR MULTINIVEL MONOFÁSICO DE TRES ETAPAS
PARA EQUIPOS BIOMÉDICOS**

INTRODUCCION

El presente documento técnico tiene como objetivo implementar un inversor monofásico multinivel de tres etapas, a partir de una fuente de tensión continua de $24 V_{dc}$ y mediante un diseño adecuado en la conmutación de los transistores de potencia y en los transformadores de diferente relación de transformación en la salida del inverso; se puede obtener un voltaje de $220 V_{AC}$ a una frecuencia de 60 hz, para ser usado como parte de un sistema de respaldo de la fuente de suministro de Energía Ininterrumpida a los ambientes de la cadena de frío de los diferentes Centros de Salud de la Red Lima Este Metropolitana, para fortalecer de esta manera, la deficiencia de la energía suministrada por la red domiciliaria.

Existen varias topologías para el diseño de inversores multinivel; los más importantes son el inversor multinivel de capacitores flotantes, el inversor de diodos enclavados y el inversor multinivel tipo puente en cascada, esta última topología es la que vamos a implementar a partir de los datos mencionados; se van a usar tres inversores: dos auxiliares y un principal, cada uno de ellos entrega a su salida un nivel con un valor específico de voltaje, que sumado algebraicamente forman los 27 niveles de voltaje.

Los ambientes de la cadena de frío, es el lugar donde se almacenan los reactivos y vacunas para conservarlos dentro de rangos de temperatura para que no pierdan su poder inmunológico, estos almacenes constan de congeladores y refrigeradoras. Debido a la baja de energía eléctrica en estos centros de salud, las congeladoras y refrigeradoras no trabajan a su máxima eficiencia, incluso llegando a apagar el equipo. La Red de Salud Lima Este Metropolitana (Red LEM) consta de 74 centros de salud, donde además existen diversos equipos biomédicos que también son sensibles a la baja de tensión. En este informe se implementará el inversor multinivel desde el punto de vista económico y de eficiencia, ya que existen dispositivos comerciales económicos capaces de trabajar o generar elevados voltajes, corrientes y presentan una baja distorsión armónica de voltaje en la salida, para ello, usaremos como interruptores dispositivos IGBT gobernado por micro controlador.

Es importante anotar que la Red LEM tiene los centros de salud ubicados a lo largo de la carretera central que va hacia Chosica, donde se encuentran muchas Zonas industriales, lo que hace que la calidad de energía en la Red eléctrica sea muy mala y baja en tensión, lo que acorta la vida útil de los equipos biomédicos.

RESEÑA HISTÓRICA

También es oportuno anotar, que la Red LEM es una Institución que pertenece al Ministerio de Salud, se creó como tal en Febrero del 2016 y tiene como **Misión** Desarrollar la Atención Integral de Salud basada en la familia y la comunidad, teniendo en consideración su determinante (los determinantes de salud son todos aquellos factores que ejercen influencia sobre la salud de las personas, actuando e interactuando en diferentes niveles de organización) [18], de manera que se responda a las necesidades de la población Lima Este, con énfasis en los más vulnerables y excluidos.

Así mismo tiene como **Visión**, establecer las bases para que su ámbito jurisdiccional sea saludable, en las que sus habitantes gocen de buenas condiciones de salud física, mental y social y en caso de enfermedad o discapacidad tienen un acceso pleno a la atención y tratamiento, emitiendo mejores niveles de nutrición, inclusión social, desarrollo humano y protección social a lo largo de su ciclo de vida.

En los últimos 20 años debido al fenómeno migratorio, la población de Lima Metropolitana se ha visto incrementada en gran medida, en ese sentido, la carretera central es el eje que une los diferentes distritos del ámbito del Cono Este de Lima Metropolitana, más aún si se considera que en la capital está poblada por más de once (11) millones de habitantes y a nivel nacional asciende a treinta (30) millones de habitantes. Este es el caso del ámbito territorial en donde están desplegado todos los Establecimientos de Salud (EESS) pertenecientes a la Red LEM, en donde la demanda de servicios de salud de primer nivel resolutivo viene creciendo en forma exponencial, lo cual nos permite prever el difícil escenario en los próximos años en lo referente a las diferentes especialidades que se ofertan en la cartera de servicios de lo EESS de la Red LEM. En ese sentido, el MINSA a través del IGSS (Instituto General de Servicios de Salud) viene tomando las medidas correctivas del caso a través de políticas del sector salud, para afrontar este desafío y la compleja realidad de la salud en nuestro país. Con nuestro trabajo esperamos contribuir a fortalecer nuestras debilidades, desde la perspectiva de la Gestión de mantenimiento.

Ubicación (Red de Salud Lima Este Metropolitana).

El domicilio legal de la Red LEM, está en la Av. Cesar Vallejo S/N Cdra. 13, Distrito del Agustino, Provincia de Lima, Departamento de Lima se ubica en el Cono Este del Departamento de Lima y sus límites son por el Sur con los distritos de Pachacamac, Villa María del Triunfo, San Juan de Miraflores y Santiago de Surco, por el Oeste con Comas, Independencia, Rímac, La Victoria, Lima Cercado, San Luis y San Borja, por el Norte con Comas, Carabaylo, San Antonio y Santa Eulalia y Antioquia de la Provincia de Huarochirí.

La Dirección Ejecutiva de la Red LEM, es un órgano desconcentrado, tiene dentro de su jurisdicción 07 distritos de la Provincia de Lima, 09 Microredes de Salud Ate I, Ate II, Ate III, Chosica I, Chosica II, El Agustino, La Molina, Santa Anita y Chaclacayo tiene una extensión territorial de 1,290.654 Km² y una población de 1,517.827 habitantes

Ubicación geográfica y características de la Red Micro Redes de Salud Ate I, Ate II, Ate III, Chosica I, Chosica II, El Agustino, La Molina, Santa Anita, y Chaclacayo), t3 Establecimientos de Salud, un Centro de Rehabilitación, un Centro Veterinario y de Zoonosis y un Centro de Promoción y Desarrollo Juvenil, tiene una extensión territorial de 1,290.654 Km² y una población de 1,517.827 habitantes.

Se ubica en el Cono Este de Lima a una latitud Sur de 11°56'00" a 12°02'36" sur y 77°01'42" Oeste y una Longitud de 76°42'04" a 76°57'09". La identificación de necesidades y prioridades en Salud de la Red de Salud Lima Este Metropolitana, enmarcado en los programas presupuestales los cuales son: Articulado Nutricional, Salud Materno Neonatal, Prevención y Control de la tuberculosis y el VIH-SIDA, Enfermedades Metaxenicas, Zoonosis y control del Cáncer.

CAPÍTULO I

PROBLEMÁTICA DE LOS EQUIPOS BIOMÉDICOS DE LA RED LIMA ESTE METROPOLITANA

La problemática que se presenta en los centros de salud de la Red de Salud LEM, (Lima Este Metropolitana) es muy crítico en cuanto al Suministro del voltaje 220VAC, dado que gran parte de los 74 centros de Salud que conforman la Red LEM, se encuentran ubicados en las zonas industriales de los distritos del Agustino y Santa Anita, Ate, Vitarte, la Molina y Chaclacayo, es en esta zona donde se producen las perturbaciones de amplitud y de frecuencia, fluctuaciones y sobretensión, debido a que en estas industrias trabajan con motores eléctricos, Rectificadores trifásicos, maquinas eléctricas de alto amperaje y otros equipos, generando perturbaciones armónicas que es una deformación de la forma de onda respecto de la sinusoidal pura esto hace que el suministro de voltaje sea de poca calidad y bajo nivel de voltaje, llegando en casi todos estos establecimientos un promedio de 185VAC, realmente es un problema.

Los centros de salud, además de tener diferentes equipos biomédicos, tienen los Ambientes e la Cadena de Frío, que es de mucha importancia para nuestra comunidad, ya que allí se conservan todo tipo de Vacunas y Reactivos que son de mucho valor monetario y por lo que tener pérdidas de ese tipo sería muy lamentable; a pesar que se tiene un control constante de la temperatura, se lleva un registro en cual se señala cada hora el ritmo de la fluctuación de la temperatura.

La Cadena de Frío, es el proceso de conservación, manejo y distribución de la vacunas, la finalidad de este proceso es asegurar que las vacunas sean conservadas y almacenadas debidamente dentro de rangos de temperatura establecidos, para que no pierdan su poder inmunológico. Por lo tanto el éxito de este proceso depende en gran medida del grado de participación y compromiso de los responsables de mantenimiento y cuidado de los equipos de la cadena de frío. En total, la Red cuenta en la cadena de frío

con 177 unidades, de los cuales 90 son refrigeradoras y 87 congeladoras, más un aproximado de 20 refrigeradoras que se encuentra en los servicios de laboratorio y todos requieren de mantenimiento preventivo para garantizar la vida útil del equipo, ya que el buen funcionamiento es la base del éxito de la estrategia.

1.1 Situación actual del área de servicios generales de la Red-LEM

- a) Falta capacitación al personal de Mantenimiento en Materias como Electricidad, refrigeración, en Unidades Dentales y Laboratorio.
- b) No existe presupuesto para el mantenimiento preventivo, ya que la Red-LEM, por su reciente creación, no presentó el año anterior el Plan Anual de Mantenimiento, tanto en Infraestructura, equipamiento y Transporte.
- c) Se actualizan los Planes Anuales de Mantenimiento y Reposición de Equipos biomédicos.
- d) Falta Instrumentos de medición y repuestos, los costos de mantenimiento correctivo son muy altos. Falta un plan de Mantenimiento preventivo a los equipos de la Red-LEM.
- e) Falta coordinación para realizar actividades de Mantenimiento con el servicio de transporte de cada Micro Red para el para el Mantenimiento preventivo de los equipos biomédicos.
- f) Existen recomendaciones para los intervalos de mantenimiento: en las áreas con pacientes debe ser cada 3 meses y en áreas sin pacientes cada 6 meses.
- g) Cada equipo debe tener una hoja de vida, actualmente estamos elaborando una ficha técnica, en el cual anotamos información básica y técnica, el tipo de intervenciones realizadas, usos de repuestos utilizado, toda esta documentación se registra en hojas físicas y archivo digital; para el plan de mantenimiento de los equipos biomédicos todavía no se utiliza software de mantenimiento preventivo en la Red LEM.

1.2 Problema de suministro de energía 220VAC

Como explicamos anteriormente, el problema de suministro eléctrico está presente en casi todos los centros de salud, debido a su cercanía a las zonas industriales de Lima, sobre todo en la carretera central o Lima Este. Es en las zonas industriales donde se genera las perturbaciones de suministro y éstos a su vez generan perturbaciones armónicas, bajadas de nivel de tensión, llegando hasta los 185 VAC, con esta bajada de nivel de voltaje los equipos de la cadena de frío llegan a apagarse, lo cual es muy

peligroso, por el riesgo económico de las medicinas a sufrir daños irreparables, como perder su poder inmunológico.

Para poder contrarrestar el problema de bajadas de tensión en los diferentes centros de salud, existen varias soluciones posibles, sabiendo además, que se tiene como consumo en cada ambiente o servicio del centro de salud una carga de 800 a 1000 VA y lo podemos visualizar en el diagrama de bloques siguiente:

1.3 Posibles soluciones de suministro de tensión 220VAC

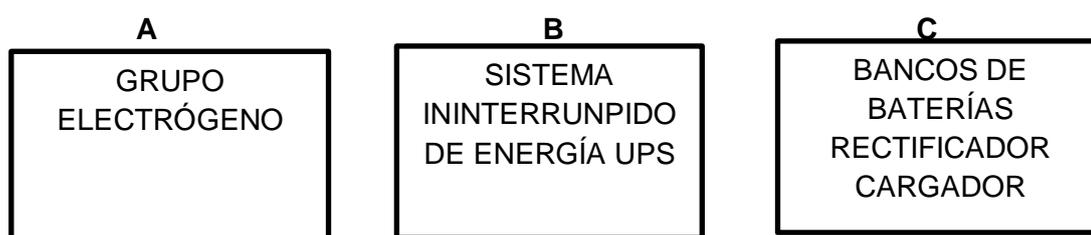


Fig. 1.1 tres posibles soluciones de suministro de corriente

A. Instalar un grupo electrógeno para garantizar suministro a los ambientes más críticos de los centros de salud como la cadena de frío, servicio de cuidados intensivos y oficinas de administrativas

B. Instalar unidades UPS de suministro eléctrico para los servicios, arriba mencionados.

C. instalar banco de baterías.-la batería se carga por medio de cargadores estáticos y estos deben tener la capacidad de suministrar la carga a un banco de baterías y mantener el voltaje a la carga conectada al sistema, las baterías deben suministrar a la carga base corriente por un periodo mínimo de 12 horas y la capacidad del banco de baterías debe ser mayor 100 amperios/hora, los bancos de baterías deben ser de libre mantenimiento y con una vida útil de más de 10 años, cada unidad de batería debe ser de 12Vdc, el uso de un banco de baterías es muy limitado por el tiempo de reserva en el suministro de energía eléctrica, con una llave de transferencia el UPS entra en modo de batería para alimentar parte de los equipos que funcionan en la cadena de frío y en la unidad de cuidados intensivos, como incubadoras neonatales portátiles, central de teléfonos, luces de emergencia, detector de latidos fetales y otros más.

Analizando cada uno de las tres posibles soluciones, el grupo electrógeno tiene un tiempo de reposición de energía que varía de 30 segundos a 2 minutos, la frecuencia no es muy estable al igual que el voltaje lo que implica instalar un AVR (regulador

automático de voltaje) es un equipo de un costo elevado, su uso puede estar limitado para los 4 Centros Maternos de la Red Lima Este, pero en costos para los 74 centros de la Red se hace difícil adquirirlos. El uso de UPS. Instalando unidades UPS, es más factible por los costos, se puede instalar estos equipos a servicios críticos de los centros de salud como la cadena de frío, unidad de cuidados intensivos y parte de los servicios administrativos y además dentro de las características de estos equipos es la respuesta rápida de suministro de energía que puede ser de 4 milisegundos, el voltaje de salida contiene bajos armónicos y es muy estable. En nuestro caso, es factible el uso de UPS (sistema ininterrumpido de energía), de 1KVA, para cada centro de salud, el cual podría alimentar en promedio 2 equipos de la cadena de frío, 3 incubadoras neonatales en la UCI (Unidad de Cuidado Intensivo) y en la administración 2 o 3 equipos de oficina más 3 focos de luz de 30 vatios cada uno, que sumando todas las cargas en cada ambiente mencionado no pasan de 1KVA.

1.4 Objetivos generales

El objetivo principal en este informe es el de implementar un inversor monofásico multinivel en cascada de 3 etapas para alimentar una carga resistivo-inductivo de 1000 VA, con salida de 220VAC y una corriente de 5 amperios a una frecuencia de 60 hz, que utiliza una fuente de 24Vdc, utilizando a la salida de cada inversor un transformador de diferente relación de transformación, escalando la salida de cada transformador en potencia de 3, para que este inversor multinivel sirva como parte de la fuente de energía de respaldo a los equipos de la cadena de frío en los diferentes centros de salud de la Red LEM y así mejorar la calidad de la energía eléctrica, eliminando sobretensiones, ruidos y bajas de tensión AC.

1.5 Objetivos específicos

Estudiar y comprender el funcionamiento del inversor monofásico de puente completo, el circuito de control de conmutación para los diferentes transistores de potencia que son utilizados en la implementación del inversor mencionado.

Evitar paradas imprevistas no programadas de los equipos biomédicos, producto de fallas o eventos adversos a su funcionamiento que podría generar algún tipo de riesgo a la salud de los pacientes que se encuentran en los establecimientos de salud de la Red LEM.

Crear la cultura del Mantenimiento preventivo, correctivo y predictivo a todo el personal de la Red LEM, tanto a profesionales de la salud, al personal Administrativo y al mismo

personal de mantenimiento, ya que esto redundara en grandes ahorros a la Institución, permitiendo utilizar los recursos económicos de forma eficiente y eficaz, para así brindar un servicio excelente a nuestros pacientes.

Tener un inventario actualizado de los equipos biomédicos mediante fichas técnicas, registros históricos, donde se indique estado situacional, ubicación, número de intervenciones, tiempo de antigüedad, marca, modelo, serie, código patrimonial de los equipos Biomédicos.

CAPÍTULO II

MARCO TEÓRICO CONCEPTO Y DEFINICIONES

2.1 Que son las UPS [19]

Es un Sistema o Dispositivo electrónico, que proporciona energía de 220V AC ininterrumpida, a una determinada carga durante cierto tiempo, luego de una interrupción del suministro eléctrico de Red de 220VAC, gracias a unas baterías; de esta forma, las UPS mejoran la calidad de la energía, elimina ruidos, sobretensiones y bajas de tensión, pero las baterías no pueden alimentar directamente las cargas, sino por medio de un inversor monofásico que transforma la corriente continua (*dc*) de la batería en corriente alterna (*AC*), que es la que necesitan aquellos dispositivos o cargas.

2.2 Etapas que forman un UPS

a. Fuente de baterías, es necesario para el funcionamiento de la UPS cuando la energía de Red falla o sufre inestabilidad; por lo general, las UPS utilizan baterías internas de libre mantenimiento y son selladas, de esta forma se garantiza el suministro eléctrico acondicionado que la carga lo requiere.

b. Cargador de baterías inteligente, es un sistema controlado por microprocesador, conectado en paralelo con las baterías del UPS. Cuando el suministro de energía de línea falla, el UPS entra en modo de batería a la vez el microprocesador del cargador inteligente monitoriza el voltaje de la batería hasta un valor establecido de voltaje; cuando el voltaje de la batería desciende hasta el valor establecido, entra en funcionamiento el cargador de batería.

c. Un inversor, es la parte central del sistema y su objetivo es generar la señal alterna a partir de la señal continua entregada por la fuente de alimentación, esta función se

cumple implementando los inversores en configuración tipo puente o con transformador de toma media.

El inversor tiene un sistema de control que generan las señales que activan y desactivan los interruptores o transistores de potencia, esta señal de control lo puede realizar un micro controlador que facilita la variación de frecuencia en el rango deseado.

d. Un sistema electrónico de transferencia, es el sistema que se encarga de hacer la conmutación del UPS cuando falla el suministro eléctrico al modo de suministro por batería para alimentar el inversor. Cuando el suministro eléctrico externo se hace presente ocurre el cambio de modo de inversor a línea externa de voltaje, este sistema también cumple la función de activar la sección de carga de batería mientras la unidad se encuentra en modo de alimentación de línea externa.

2.3 Clases de UPS [12] [19]

2.3.1 UPS fuera de línea

Como se puede apreciar en el diagrama de bloques de la Fig. 2.1 y como su nombre lo indica el inversor de este UPS normalmente esta fuera de línea o en off y no está involucrado al suministro de potencia a las cargas, en esta configuración el suministro eléctrico pasa directo a la carga y está a la espera que se produzca alguna anomalía o el fallo de la energía eléctrica, para conmutar lo más rápido como sea posible a su inversor interno quien produce corriente alterna a partir de corriente continua de las baterías. Por lo tanto, podemos decir que esta UPS trabaja pasivamente hasta que ocurra una falta de suministro eléctrico.

El tiempo de conmutación para este dispositivo está entre 1 y 4 milisegundos, normalmente cuando la línea de Red de alimentación eléctrica es de buena calidad y tiene una fluctuación menor al 5% entonces se puede usar este tipo de UPS fuera de línea (off- line).

Como vemos en la Fig. 2.1, el flujo de corriente es a través de un supresor, el filtro y el relé de transferencia (línea primaria), esto es como conectar la carga directamente a la línea, pero al trabajar en modo de batería en este tipo de UPS, la salida de tensión es cuasisenoidal siempre tiene armónicos que como sabemos son indeseables, se puede colocar un AVR (regulador automático de voltaje), pero encarece el UPS.

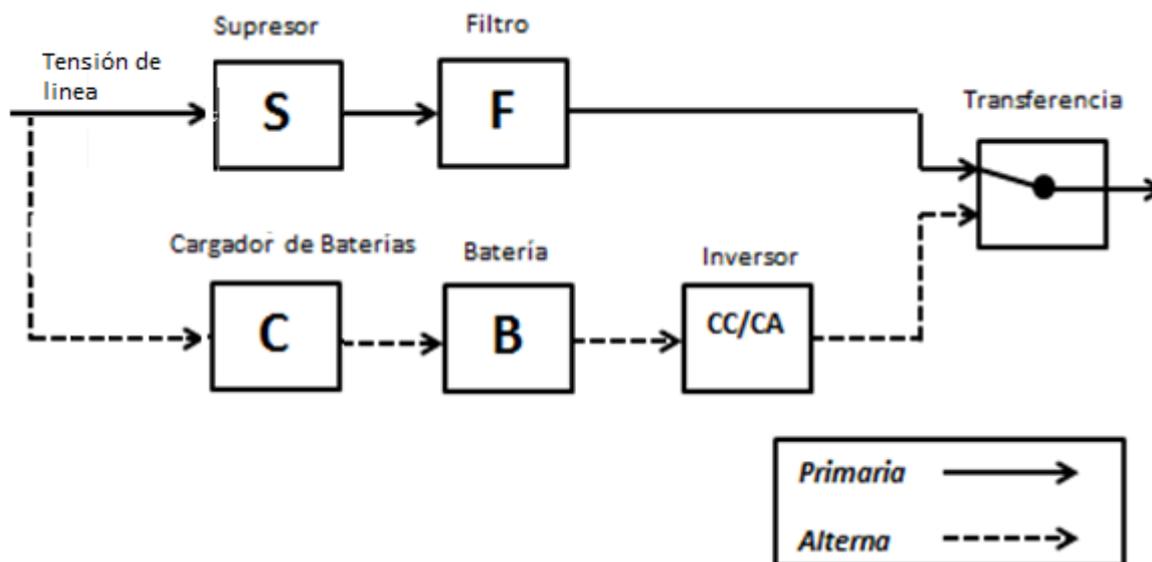


Fig. 2.1 ups tipo fuera de línea [19]

2.3.2 UPS en línea

En esta clase de UPS, como vemos en la Fig. 2.2, el inversor está siempre conectado a través del conmutador a la carga entregando permanentemente energía, el flujo de energía (línea primaria) llega a la entrada y pasa al cargador de batería y estas baterías alimentan al inversor y a través del conmutador o llave de transferencia pasa a la salida y cuando el suministro de energía falla, el inversor entrega energía desde las baterías y el conmutador no opera al pasar al modo de batería, por lo que no hay tiempo de transferencia cuando se produce un corte del suministro eléctrico.

Existe un tercer modo de operación para las UPS en Línea, el cual es el modo puente, en el cual la llave de transferencia conmuta la carga a la línea de alimentación de Red debido a una sobrecarga o también se conmuta para tareas de mantenimiento.

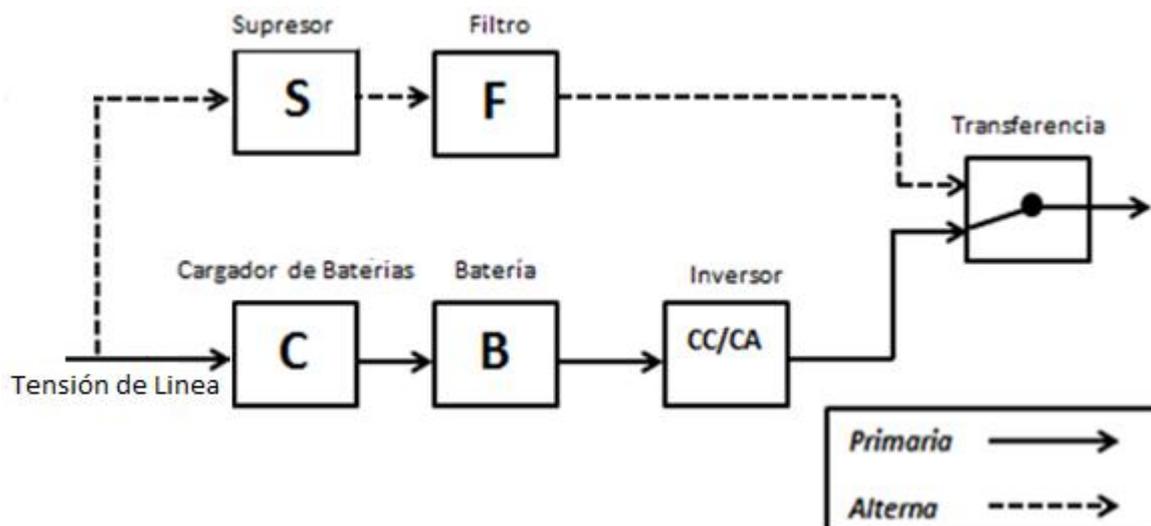


Fig. 2.2 ups en línea [19]

2.3.3 UPS interactivo con línea

Este equipo posee AVR (regulador automático de voltaje) y el inversor generalmente se encuentra en modo fuera de línea quedando conectado al circuito pero en derivación, es decir, el inversor está encendido pero no entrega energía a la carga, pero al fallar la energía de red, el inversor entrega energía, convirtiendo la corriente continua en corriente alterna; este diseño usa transformador con derivaciones.

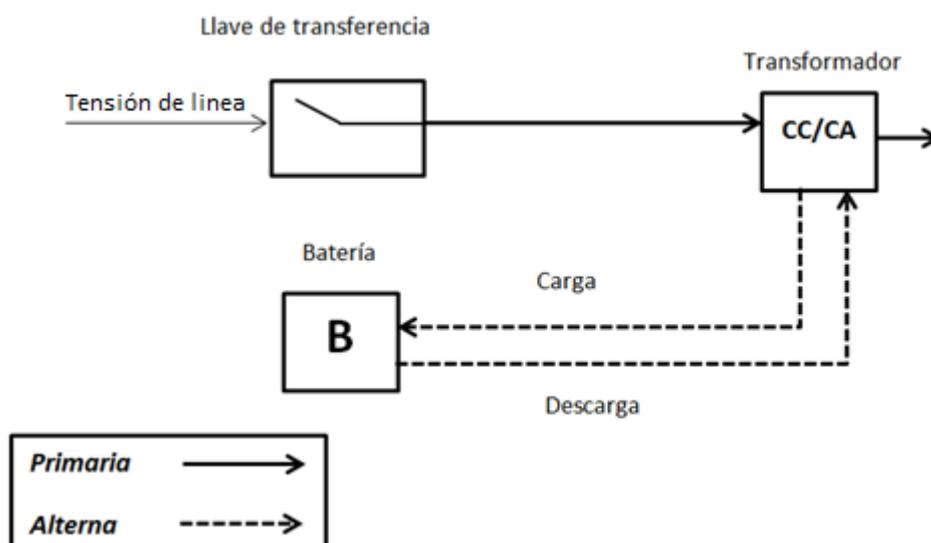


Fig. 2.3 diagrama de bloque de un UPS interactivo con línea [19]

Para nuestro informe vamos a desarrollar la parte teórica de un inversor CC-AC, multinivel que es un circuito que compone un UPS.

2.4 Definición de un inversor [20]

El inversor o convertidor, como se ve en la Fig. 2.4, es un procesador estático de energía eléctrica que está alimentado por una tensión continua y proporciona a su salida un voltaje alterno de magnitud y frecuencia deseada, este procesador estático a su vez es controlado por un circuito de conmutación.

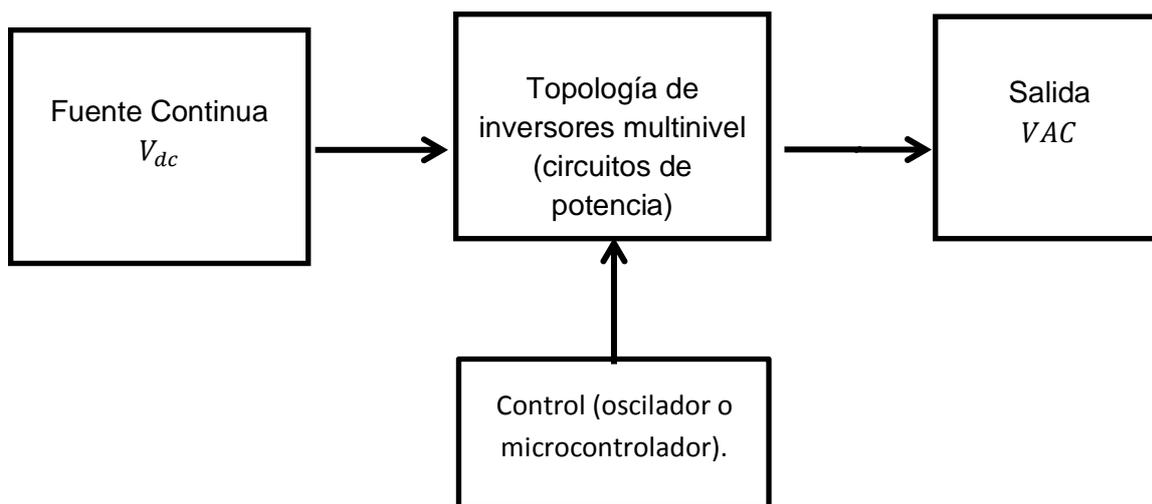


Fig. 2.4 diagrama de bloques de un inversor [20]

2.5 PARÁMETROS QUE DEFINEN LA CALIDAD DE UN INVERSOR:[1]

Potencia de salida:

$$P_{AC} = I_0 V_0 \cos \theta \quad (2.1)$$

$$P_{AC} = I_0^2 R$$

Donde V_0 e I_0 son el voltaje y la corriente en la carga, R es la resistencia en la carga y θ el Angulo de impedancia de la carga, si θ es cero la carga es resistiva.

Potencia de entrada de AC del inversor

$P_{dc} = I_{dc} V_{dc}$, donde V_{dc} y I_{dc} es la corriente y voltaje promedio de entrada.

Contenido de riso de la corriente de entrada

$$I_r = \sqrt{I_i^2 - I_{dc}^2} \quad (2.2)$$

Donde I_i e I_{dc} es la corriente *rms* y promedio de la fuente *dc*.

Factor de riso de la corriente de entrada

$$RF_{dc} = \frac{I_r}{I_{dc}} \quad (2.3)$$

Factor de distorsión Armónica

Es una medida de la eficiencia con que se reducen los armónicos indeseables, indica la cantidad de distorsión armónica presente en una forma de onda particular, luego que estas armónicas se han sometido a una atenuación de segundo orden, es decir divididos entre n^2 .

$$DF = \frac{V_{0n}}{V_{01}n^2} \quad (2.4)$$

Para: $n > 1$

V_{0n} es el valor *rms* del *n*-ésimo componente armónico

y V_{01} es el valor *rms* del componente fundamental.

Factor armónico del n- esimo armónico (HF_n)

Mide la contribución armónica individual y se define como:

$$HF_n = \frac{V_{0n}}{V_{01}} \quad (2.4)$$

Donde $n > 1$

Distorsión armónica total(TDH)

Describe la forma de onda de salida del inversor en relación a su componente fundamental.

$$TDH = \frac{\sqrt{V_0^2 - V_{01}^2}}{V_{01}} \quad (2.5)$$

Dónde: V_0 = voltaje de salida en la carga

V_{01} = voltaje rms de la componente fundamental

Armónico de menor orden (LOH)

Es el componente armónico cuya frecuencia se aproxima más a la fundamental y su amplitud es mayor o igual a 3% del componente fundamental.

2.6 Principio de funcionamiento del inversor

El principio de funcionamiento del inversor monofásico según la Fig. 2.5 a partir de una entrada continua se obtiene una salida alterna, cerrando y abriendo interruptores a una determinada frecuencia, donde la tensión de salida puede ser $+V_{dc}$, $-V_{dc}$ o cero, dependiendo que interruptores están cerrados.

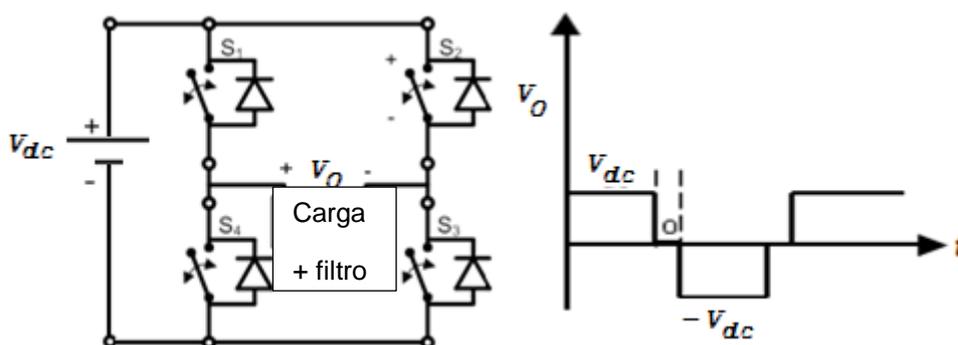


Fig. 2.5 inversor puente completo [9]

De la fig. 2.5 si cerramos S_1 y S_3 , $\rightarrow V_0 = V_{dc}$

Si cerramos S_4 y S_2 , $\rightarrow V_0 = -V_{dc}$

Tener en cuenta que S_1 y S_4 nunca deben estar cerrados, así como S_3 y S_2 por que se originaría un corto circuito en algún dispositivo del inversor.

En la práctica los interruptores de un inversor no se cierran y abren instantáneamente, por lo que hay que tener en cuenta el tiempo de transición de la conmutación en el diseño de los controles de interruptores, porque es factible que aparezca el solapamiento o cruce de los flancos de subida o bajada de la señal de control, por ello hay que tener en cuenta los tiempos de conducción de los interruptores, de lo contrario ocurriría un corto circuito en cualquier dispositivo del inversor, por ello debe existir un margen de tiempo

permitido para la conmutación que se denomina tiempo muerto o retardo t_d , entre el tiempo de apagado y encendido.

2.7 Inversor monofásico de medio puente[1]

Este inversor se basa en generar una tensión intermedia a través de dos condensadores como se ve en la Fig. 2.6a en el cual se aplica a la carga la mitad de la tensión V_{dc} y los interruptores soportan la tensión total y consta de dos interruptores o troceadores y de acuerdo a la figura mostrada se explica su funcionamiento

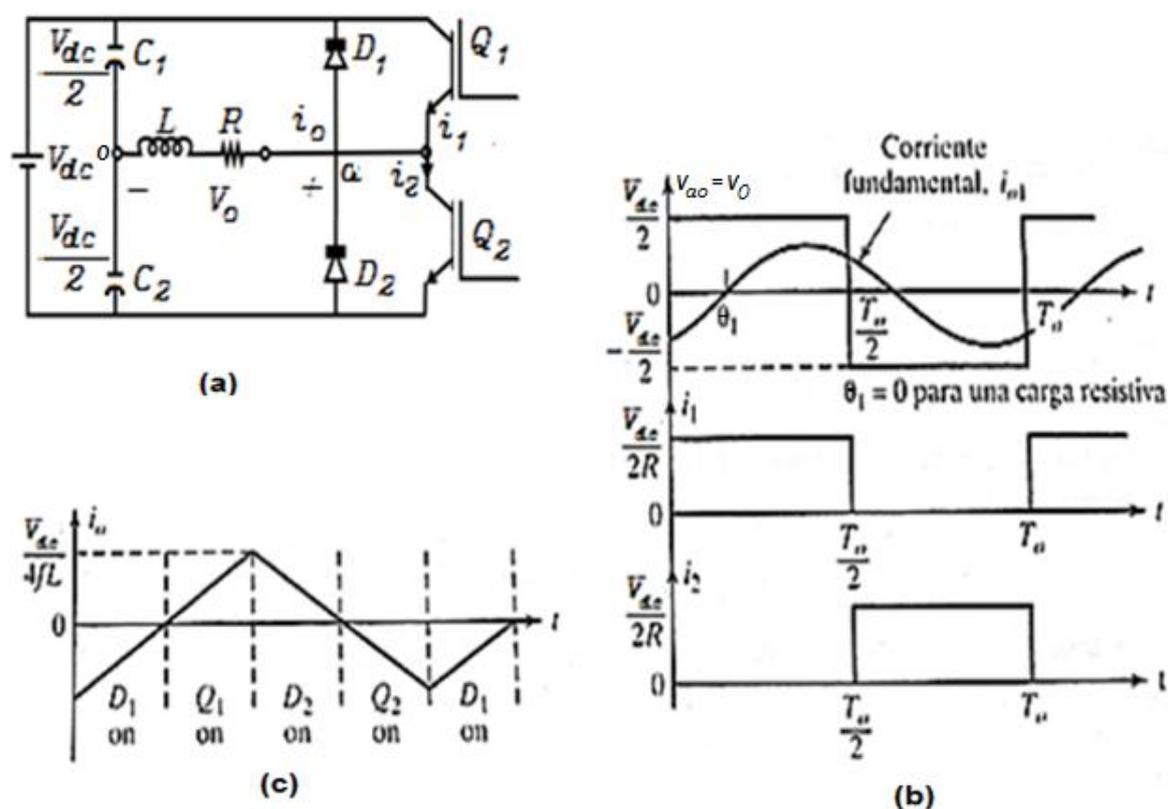


Fig. 2.6 (a) inversor medio puente (b) forma de onda para carga resistiva
(c) corriente para una carga inductiva [1]

Si Q_1 se enciende de 0 a $\frac{T_0}{2}$ y Q_2 en off o apagado, entonces V_0 en la carga es $\frac{V_{dc}}{2}$, Si Q_2 está encendido de $\frac{T_0}{2}$ a T_0 y Q_1 en off o apagado, entonces V_0 en la carga es $-\frac{V_{dc}}{2}$. Según el gráfico de la Fig. 2.6 mostrado para una carga resistiva en un inversor monofásico, la forma de onda de voltaje y corriente, es como la mostrada y el desplazamiento de fase para carga resistiva, θ es igual a cero.

Dónde:
$$V_0 \text{ rms} = \frac{V_{dc}}{2} \quad (2.7)$$

Mediante la serie de Fourier el voltaje de salida instantáneo se expresa de la siguiente forma:

$$v_0 = \frac{a_0}{2} + \sum_{n=1}^{\infty} [a_n \cos(n\omega t) + b_n \sen(n\omega t)]$$

Donde a_0 y a_n es cero por ser v_0 una función simétrica o par.

Dónde: $b_n = \frac{2V_{dc}}{n\pi}$ → reemplazando en la serie de Fourier:

$$v_0 = \sum_{n=1,3,5}^{\infty} \left(\frac{2V_{dc}}{n\pi} \right) \sen n\omega t, \quad (2.8)$$

Donde v_0 es el voltaje de salida instantáneo.

Para: $n=1$, la componente fundamental *rms* es:

$$V_{01} = \frac{2V_{dc}}{\sqrt{2}\pi} = 0.45V_{dc} \quad (2.9)$$

Para una carga inductiva, la corriente de carga está desfasada respecto al voltaje de salida según el gráfico de la Fig. 2.6, si Q_1 se apaga o está en off en $t = \frac{T_0}{2}$ la corriente de carga sigue fluyendo a través de D_2 de la carga y de la mitad inferior de la fuente de dc , hasta que la corriente cayera a cero, de igual manera, si Q_2 se apaga o está en off en $t = T_0$, de igual manera la corriente en la carga sigue fluyendo a través de D_1 de la carga y de la mitad superior de la fuente dc , los diodos D_1 y D_2 son de retroalimentación porque devuelven energía a la fuente dc .

Según el gráfico de la Fig. 2.6 observamos que el transistor conduce durante $\frac{T_0}{4}$ o 90° grados, pero también dependiendo de la impedancia de la carga el periodo de conducción de un transistor variara de 90° a 180° .

Durante la conmutación de los dispositivos debe existir un tiempo mínimo de retardo t_d entre el flanco de bajada del disparo de salida y el flanco de subida del disparo que entra.

Por lo tanto, el tiempo máximo de conducción de un dispositivo de conmutación es

$$t_{(\max)} = \frac{T_0}{2} - t_d$$

Donde t_d es tiempo mínimo de retardo, de lo contrario ocurriría un solapamiento de las señales de control el cual llevaría a un corto circuito.

La corriente instantánea i_0 para una carga RL se obtiene al dividir el voltaje instantáneo entre la impedancia de carga $Z = R + j\omega L$, donde $\theta = \tan^{-1}\left(\frac{n\omega L}{R}\right)$

$$i_0 = \sum_{n=1,3,5}^{\infty} \frac{2V_{dc}}{n\pi} \frac{1}{\sqrt{R^2 + (\omega L)^2}} \quad (2.10)$$

Si I_{01} es la corriente *rms* fundamental de la carga, entonces la potencia fundamental de salida para $n = 1$ es: $P_{01} = V_0 I_0 \cos\theta_1 = I_{01}^2 R$

$$P_{01} = \left[\frac{2V_{dc}}{\sqrt{2}\pi\sqrt{R^2 + (\omega L)^2}} \right]^2 R \quad (2.11)$$

Donde P_{01} es la potencia útil y la potencia ocasionada por los armónicos se disipa como calor y temperatura en la carga.

Corriente de suministro dc [1] si la potencia absorbida por la carga es igual a la potencia promedio suministrada por la fuente dc y no existe perdida y donde la componente *rms* fundamental del voltaje de salida AC suministra potencia a la carga, entonces la corriente de suministro I_{dc} se puede simplificar:

$$I_{dc} = \left(\frac{V_{01}}{V_{dc}} \right) I_0 \cos\theta_1 \quad (2.12)$$

Donde V_{01} = voltaje fundamental *rms* de salida

I_0 = corriente rms de la carga

θ_1 = Angulo de carga a la frecuencia fundamental

.2.8 Puente inversor monofásico de puente completo[1]

Este inversor se compone de 4 transistores IGBT o interruptores según Fig. 2.7a, cuyo principio de funcionamiento ya se explicó anteriormente, recalamos su funcionamiento, cuando Q_1 y Q_2 se encienden al mismo tiempo el voltaje $+V_{dc}$ aparece en la carga y en el tiempo $T_0/2$ se encienden los transistores Q_3 y Q_4 al mismo tiempo, entonces el voltaje se invierte y en la carga aparece $-V_{dc}$, el cual se aprecia en la Fig. 2.7b mostrada.

Sabemos $V_{rms} = V_0 = V_{dc}$

$$\text{El voltaje instantáneo } v_0 = \sum_{n=1,3,5..}^{\infty} \frac{4V_{dc}}{n\pi} \text{sen}(n \omega t) \quad (2.13)$$

Para: $n = 1$, $V_{01} = \frac{4V_{dc}}{\sqrt{2\pi}} = 0.9 V_{dc}$ (2.14)

V_{01} es la componente fundamental *rms*

La corriente instantánea i_0 para una carga *RL*:

$$i_0 = \sum_{n=1,3,5..}^{\infty} \frac{4V_{dc}}{n\pi\sqrt{R^2+(n\omega L)^2}} \text{sen}(n\omega t - \theta_1) \quad , \quad (2.15)$$

Donde $\theta_n = \tan^{-1} \frac{n\omega L}{R}$

Según el gráfico de la Fig. 2.7c, los diodos D_1 y D_2 para corrientes negativas retroalimentan la fuente dc y los diodos D_3 y D_4 conducen para corrientes positivas

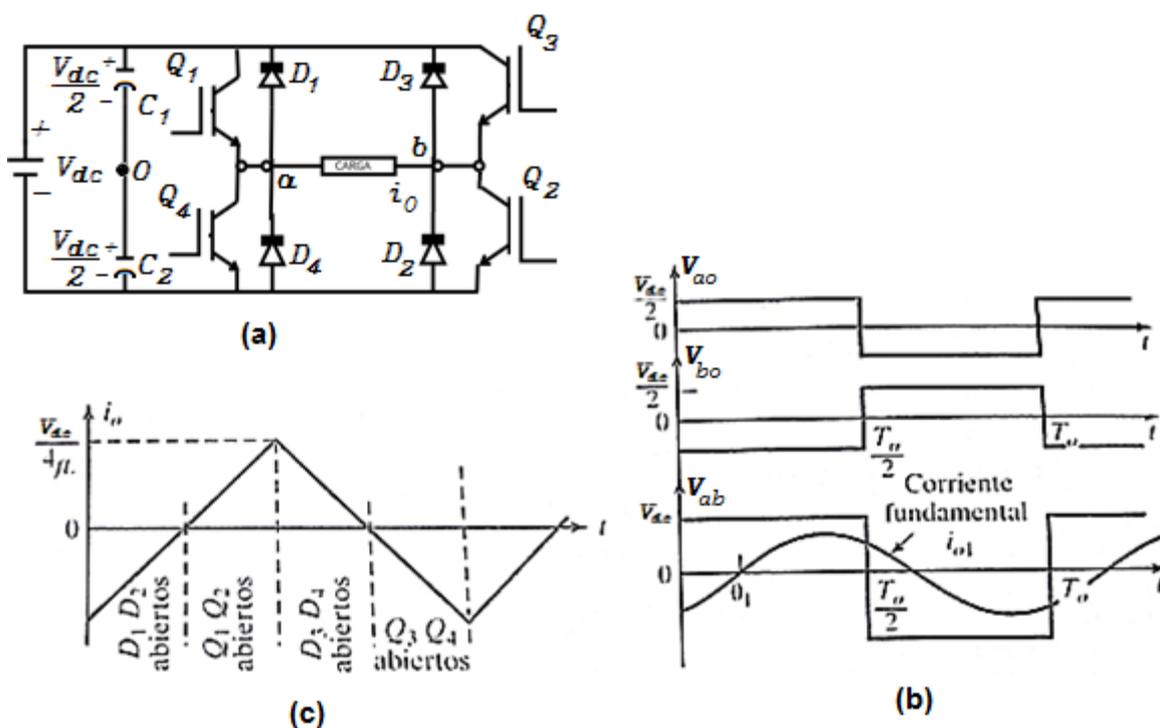


Fig. 2.7 (a) inversor puente completo (b) forma de onda para carga resistiva (c) corriente para una carga inductiva [1]

Corriente de suministro dc[1]

Para el circuito sin considerar pérdidas, la potencia instantánea:

$$p = v_{dc(t)} i_{dc(t)} = v_{0(t)} i_{0(t)} \quad (2.16)$$

se supone que el voltaje y la corriente en la carga son sinusoidales, si la carga es inductiva y trabajan a frecuencias relativamente altas y V_{dc} es constante igual a $v_{dc(t)}$ entonces tenemos que la corriente de suministro $i_{dc(t)}$:

$$i_{dc(t)} = \frac{1}{V_{dc}} \sqrt{2} V_{01} \text{sen}(\omega t) \cdot \sqrt{2} I_0 \text{sen}(\omega t - \theta_1)$$

$$i_{dc(t)} = \frac{V_{01}}{V_{dc}} I_0 \cos(\theta_1) - \frac{V_{01}}{V_{dc}} I_0 \cos(2\omega t - \theta_1), \quad (2.17)$$

Donde V_{01} es el voltaje fundamental *rms* de salida

I_0 es la corriente *rms* en la carga

θ_1 es el ángulo de la impedancia a la frecuencia fundamental.

2.9 Control de voltaje de inversores monofásicos[12]

Para regular la tensión de salida en inversores monofásico de configuración tipo puente, existen hasta tres formas para mantener constante el valor eficaz de la tensión de salida, frente a variaciones de la tensión de entrada y de la corriente de carga y estas pueden ser:

- a. mediante la regulación del control de tensión continua de entrada.
 - b. mediante la regulación del control de ancho de pulso de salida.
 - c. mediante la regulación de salida por modulación de pulsos de alta frecuencia.
- a.** regulación de la salida de un inversor por variación de la tensión de entrada, existen dos formas a emplear, una es si se alimenta el inversor desde la red, la regulación lo puede hacer desde un rectificador controlado, la otra forma es si se alimenta desde una fuente o batería puede ser un troceador o choper que tiene mejor respuesta en la corrección de la tensión de salida, debido a que la frecuencia de conmutación es más alta que la frecuencia de trabajo del rectificador controlado.
- b.** regulación de la salida de un inversor mediante el control del ancho del pulso de salida, esto se realiza mediante el desfase conveniente o retardo de la señal de excitación, se puede controlar el ángulo θ de la tensión de salida del inversor, modificando la tensión eficaz de la carga. Las amplitudes de la onda fundamental de tensión y de los armónicos para distintos ángulos de conducción θ pueden calcularse mediante el análisis de Fourier.

La Fig. 2.8 muestra la tensión de salida cuasisenoidal para tres niveles de tensión.

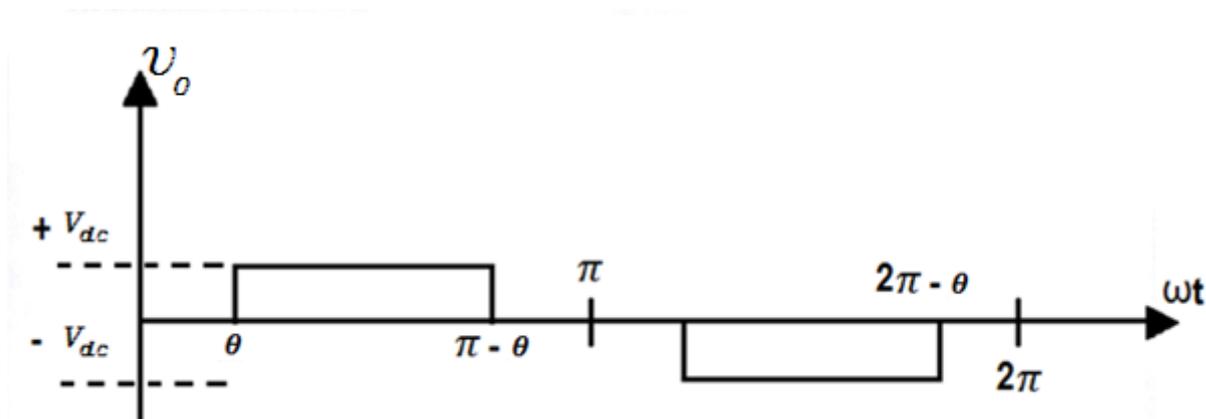


Fig. 2.8 control por ancho de pulso o desplazamiento de fase. [7]

Mediante la serie de Fourier la tensión de salida v_t vienen dados por:

$$v_0 = \frac{4V_{dc}}{n\pi} \sum_{n \geq 1,3,5,\dots}^{\infty} \cos\left(\frac{n\theta}{2}\right) \sin \omega_1 t \quad (2.21)$$

$$\omega_1 = 2\pi f_1$$

$$\text{Donde: } V_{01} = \frac{4V_{dc}}{\pi} \text{sen} \frac{\theta}{2}, \quad V_{03} = \frac{4V_{dc}}{3\pi} \text{sen} 3 \frac{\theta}{2}, \quad V_{05} = \frac{4V_{dc}}{5\pi} \text{sen} 5 \frac{\theta}{2},$$

y así para los armónicos impares, los armónicos pares no existen por ser una onda alternada, donde sí θ es cero (0) viene a ser una simple onda cuadrada donde la distorsión armónica total (THD) es igual a 48.3%, pero variando el ángulo θ a 45° se obtiene un THD de 29.5% [7], es aquí donde se tiene un inversor bajo funcionamiento de una onda cuasi-cuadrada, por lo tanto el THD depende del ángulo de retardo θ .

c. control del voltaje de salida en un inversor monofásico mediante la modulación de impulsos de alta frecuencia, La forma más eficiente de controlar la ganancia y el voltaje de salida en un inversor es incorporar un control de modulación por ancho de pulso (PWM), según se realice la conmutación de los interruptores podemos decir sobre la modulación bipolar y unipolar, el modulador es el encargado de generar las señales modulando en ancho de pulso para el disparo de cada uno de los interruptores.

En este informe haremos una introducción a la técnica de modulación por ancho de pulso bipolar y unipolar.

El principio de funcionamiento de estas modulaciones consiste en comparar la señal de control sinusoidal o modulador con una señal portadora triangular, generando de esta forma la modulación por ancho de pulso.

Existen entre otros dos posibilidades de conmutación en los inversores monofásicos, una forma es aplicar a la carga niveles de tensión de $+V$ a $-V$ a esta estrategia se le llama conmutación Bipolar y cuando se aplica a la carga niveles de $0V$ a $+V$ y $0V$ a $-V$ se dice que la conmutación es Unipolar, haciendo uso del Análisis de Fourier a la tensión de salida V_0 del inversor, se demuestra que el contenido armónico de esta tensión dependen de dos factores : Índice de modulación de amplitud y el Índice de modulación en frecuencia.

2.10 Índice de modulación en amplitud (m_a)

Es la relación entre la amplitud de la señal moduladora (V_{senp}) y la amplitud de la señal portadora (V_{trip}) como se ve en la Fig. 2.9 para un inversor puente completo el m_a puede tomar los siguientes valores:

$$m_a = \frac{V_{senp}}{V_{trip}}$$

$0 < m_a \leq 1$, zona lineal el ancho de pulso aumenta a medida que lo hace la tensión de referencia

$1 < m_a < 3,54$, existe sobre modulación, dos o más pulsos se unen formando un único pulso.

$m_a \geq 3,54$, onda cuadrada en la que únicamente hay un pulso por semiciclo

2.11 Índice de modulación en frecuencia (m_f)

Es la relación entre la frecuencia de la señal portadora (f_{tri}) y la frecuencia de la señal moduladora (f_{sen}) como se ve en la Fig. 2.9. Si m_f es menor que 21 se dice que el inversor tiene poca modulación y si m_f es mayor que 21, se dice que está muy modulado.

$m_f = \frac{f_{tri}}{f_{sen}}$, si $m_f < 21$, se dice que el inversor está muy poco modulado.

si $m_f > 21$, se dice que el inversor está muy modulado.

2.12 Modulación bipolar[9]

En este tipo de modulación se genera el disparo de los cuatro interruptores por la comparación de la tensión de referencia con una señal triangular, el circuito básico utilizado según Fig. 2.9 b cuando el valor instantáneo de la senoide de referencia es mayor que la portadora triangular, entonces V_0 es $+V_{dc}$ y cuando la referencia es menor que la portadora, entonces $V_0 = -V_{dc}$

Por lo tanto S_1 y S_2 conducen cuando $V_{sen} > V_{tria}$ y $V_0 = +V_{dc}$

S_3 y S_4 conducen cuando $V_{sen} < V_{tria}$ y $V_0 = -V_{dc}$

En la Fig. 2.10 se ve las señales que intervienen en la modulación bipolar y en la Fig. 2.11b se ve el armónico fundamental y a su alrededor grupos de armónicos de frecuencia f_{tri} (de orden m_f), en esta modulación bipolar los primeros armónicos aparecen a la frecuencia de conmutación lo cual es indeseable, esta característica se puede salvar con la modulación unipolar.

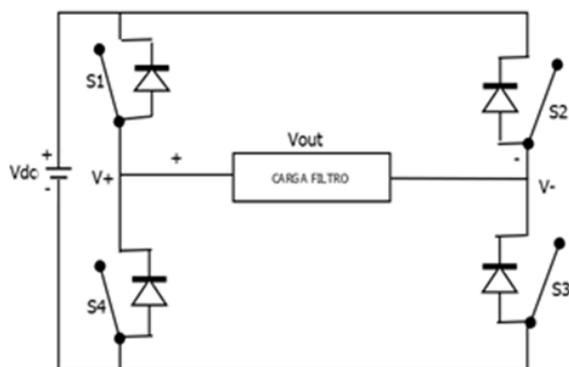
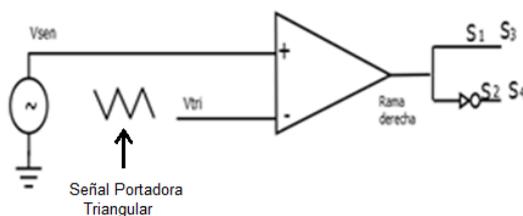


Fig. 2.9 (a) inversor tipo Puente [9]



(b) Circuito Básico de Modulación Bipolar [9]

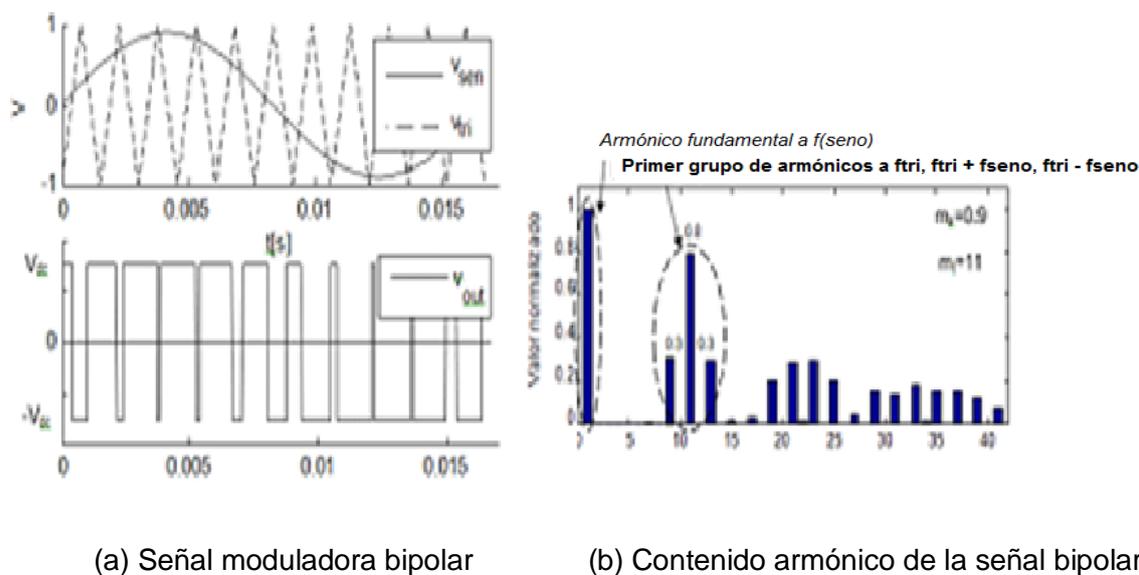
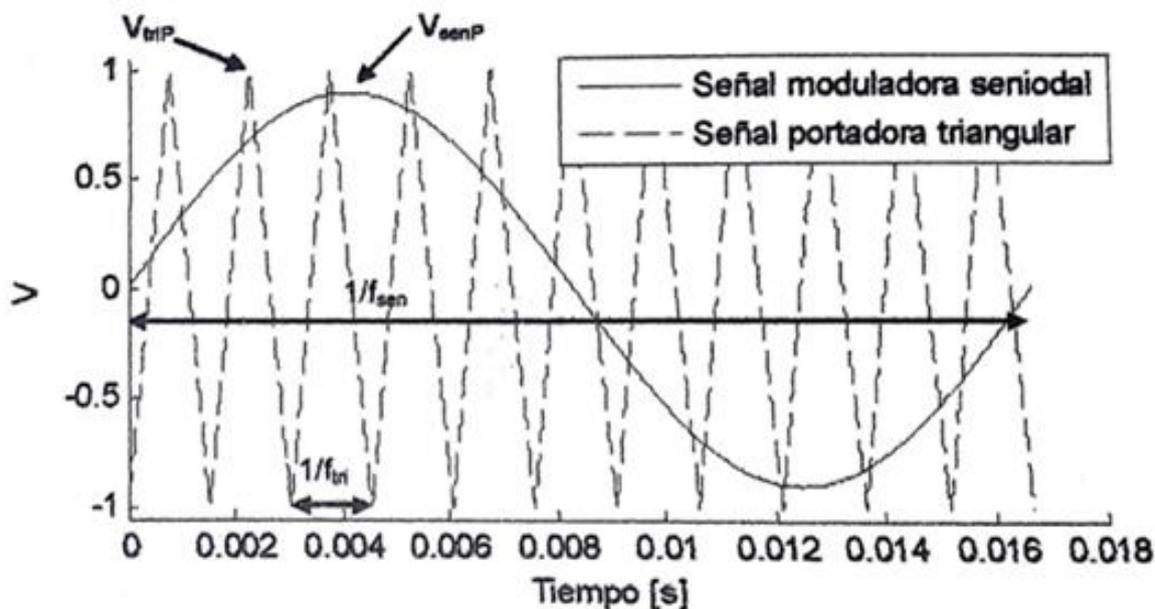
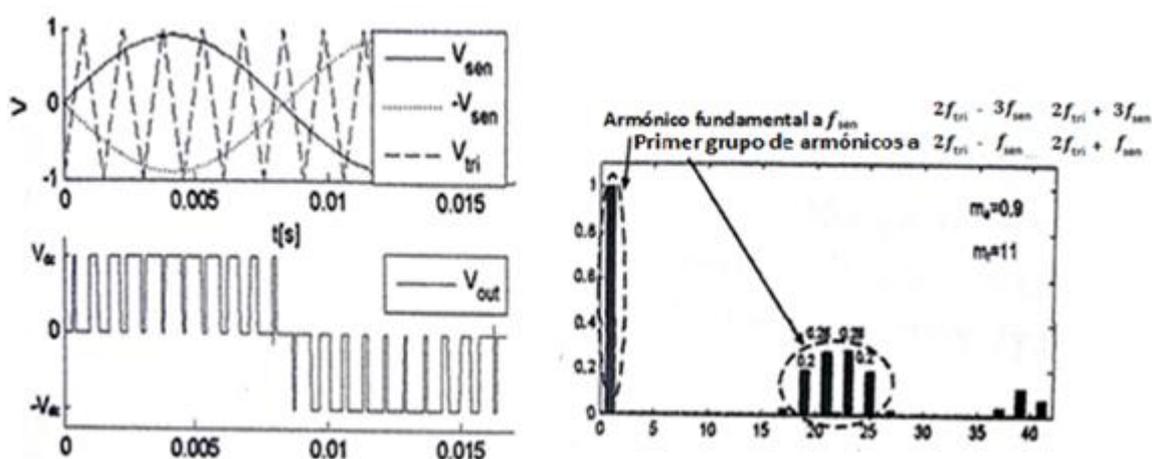


Fig. 2.11 (a) Modulación y (b) espectro bipolar [9]

2.13 Modulación unipolar[9]

En este tipo de modulación los interruptores se controlan por separado, como se ve en la Fig. 2.13 el circuito básico de modulación unipolar, la rama izquierda S_1 y S_4 y la rama derecha S_2 y S_3 , ambas ramas comparten la señal portadora, pero a una rama se aplica la señal de control desfasada respecto a la otra en 180° , con este artificio se anulan los armónicos cercanos de la frecuencia portadora (f_{tri}) como se ve en la Fig.2.12b, como los armónicos cercano a m_f , $3m_f$, $5m_f$

Vemos en la Fig.2.12a que para semiciclos positivos V_0 conmuta entre $+V_{dc}$ y 0 y para los ciclos negativos varía entre $-V_{dc}$ y 0, el contenido de armónicos es más bajo si comparamos con el de modulación bipolar, otra característica es que los primeros armónicos aparecen a dos veces la frecuencia de conmutación más lejos de la fundamental, lo cual dá mayor maniobra para el filtrado. Existen otros tipos de modulación que no lo vamos a tratar en este informe, si bien cierto es que la modulación bipolar es sencillo en su modulación no tiene buen rendimiento en el espectro armónico, lo contrario ocurre con la modulación unipolar, la modulación es más compleja y tiene mejor rendimiento en el espectro armónico de salida.



(a) Señal moduladora unipolar

(b) Contenido armónico de la señal unipolar

Fig. 2.12 (a) Modulación y (b) espectro unipolar [9]

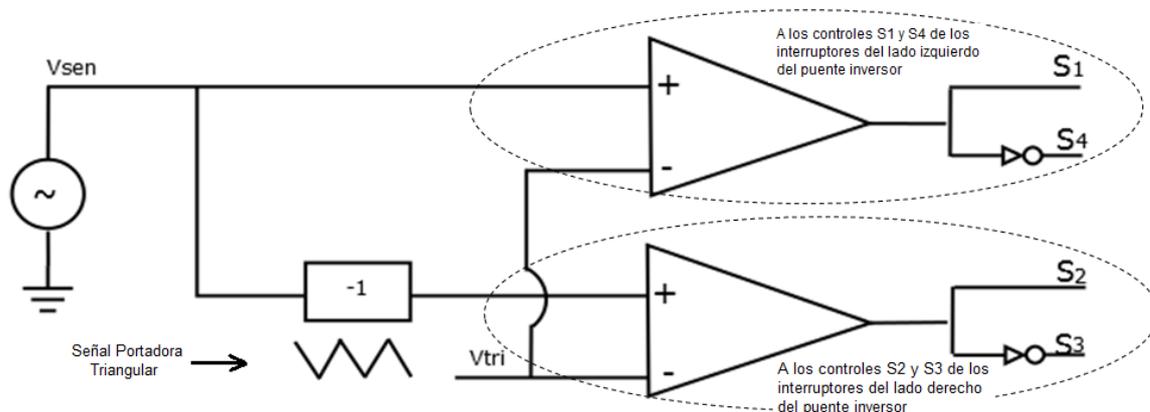


Fig.2.13 circuito básico de modulación unipolar [9]

CAPÍTULO III

DESARROLLO DEL INVERSOR MULTINIVEL MONOFÁSICO

Una forma de solucionar el problema de suministro eléctrico de red, es utilizar un inversor multinivel electrónico, el cual es un sistema de conversión de energía y que tenga la calidad necesaria, para ser entregado al usuario final, que para nuestro caso son los centros de salud del Minsa (Ministerio de Salud) ubicados en la zona de Lima Este, Carretera Central.

En nuestro caso, el inversor a implementar como parte de un sistema de Alimentación de voltaje de $220VAC$ y 5 amperios para una carga de $1000VA$, a los ambientes de la cadena de frío para cada uno de los centros de salud, donde cada ambiente de la cadena de frío lo componen 2 equipos, que puede ser una refrigeradora y una congeladora, cada equipo tiene un consumo de $160VA$, lo cual sumando el consumo de la luz interna del ambiente de la cadena de frío llega a $720VA$, que está dentro de los límites propuestos, implementaremos un inversor multinivel de tres etapas, con transformadores de salida de diferente relación de transformación, escalado a una potencia de 3 en la salida y con fuente común de $24Vdc$ para todas las etapas.

3.1 Topología de inversores multinivel [1]

la estructura de un inversor multinivel es para sintetizar un voltaje casi senoidal a partir de varios niveles de voltaje dc , a medida que aumenta el número de niveles, la forma de onda de salida sintetizada tiene más escalones, el cual produce una forma de onda en escalera que tiende a la forma de onda deseada como es la onda senoidal, mientras más escalones se aumenten, la distorsión armónica de la onda de salida se reduce y tiende a

ceros, los inversores multinivel se pueden clasificar en tres tipos:

- a. Inversor multinivel por fijación de diodos
- b. Inversor multinivel con capacidades flotantes
- c. Inversor multinivel en cascada simétrico con fuente de alimentación de diferente valor y asimétrico de fuente común con transformador de salida y de diferente relación de transformación. Para nuestro caso, este es el inversor a implementar, en el cual se trabajara para una carga de 1000 VA a una frecuencia de 60 hz con una alimentación de continua de 24Vdc para una salida alterna de 220VAC y 5 amperios.

Idealmente, la salida de un inversor debía ser voltaje AC de onda senoidal pura, pero un inversor práctico contiene armónicos o rizados los cuales son indeseables, los armónicos de tercer, quinto y séptimo orden se pueden atenuar con un filtro a la salida, el inversor consume corriente dc cuando el inversor conecta la carga a la fuente de suministro dc, Los parámetros de desempeño de los inversores multinivel son semejantes a los de inversores de configuración de puente completo[1].

3.2 Inversor multinivel puente completo en cascada

Estos inversores multinivel son considerados como sintetizadores de tensión porque la tensión de salida se sintetiza a partir de diferentes niveles de tensión continua de entrada de valor más pequeño accionando de forma sincronizada los interruptores del convertidor o inversor.

Estos inversores se dividen en simétricos y asimétricos, los asimétricos tienen todas las fuentes independientes en cada etapa con diferentes valores de tensión y los simétricos también con fuentes independientes, pero cada fuente tiene el mismo valor de tensión y también están los inversores multietapa en cascada con fuente común.

3.2.1 inversor simétrico

El inversor simétrico con fuentes independientes del mismo valor, este inversor de la Fig. 3.1 puede generar cinco niveles de tensión en su salida ubicado entre los terminales a y b dos positivos, dos negativos y el cero, la salida de este inversor se toma entre los puntos a y b de la Fig. 3.1, que es donde se ubica la carga resistiva o inductiva a alimentar, la secuencia de conmutación o encendido de los transistores de potencia de este circuito se describe en la TABLA 3.1

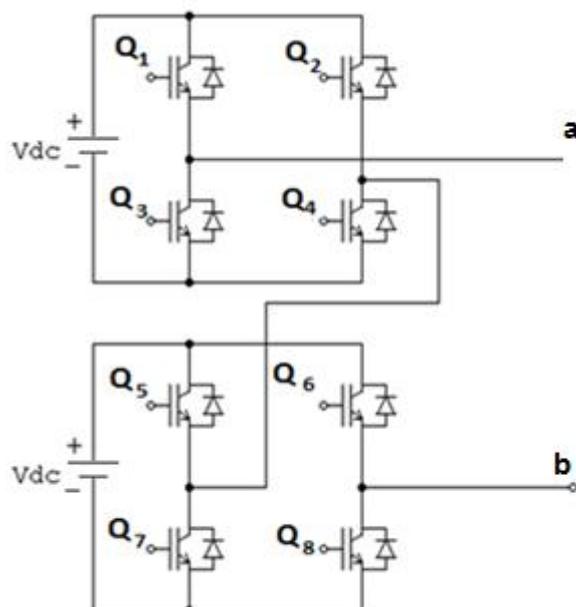


Fig. 3.1 Inversor simétrico de dos etapas con fuente independiente [2]

TABLA 3.1 Secuencia de encendido del inversor simétrico de fuente común dos etapas

V_{on}	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈
$2V_{dc}$	1	0	0	1	1	0	0	1
$+V_{dc}$	1	0	0	1	0	0	1	1
0	1	1	0	0	1	1	0	0
$-V_{dc}$	0	1	1	0	0	0	1	1
$-2V_{dc}$	0	1	1	0	0	1	1	0

3.2.2 Inversor asimétrico

El inversor asimétrico de dos etapas con fuentes de distinto valor, este inversor asimétrico de la Fig. 3.2 genera cinco niveles de tensión en la salida pero realizando más combinaciones se puede generar hasta siete niveles de tensión en su salida de terminales a y b, la TABLA 3.2 muestra la secuencia de encendido de los transistores de este inversor, los terminales señalados en los puntos a y b es la salida donde se ubica la carga resistiva o inductiva a alimentar, este inversor tiene la ventaja de generar tensiones sinusoidales escalonadas, que van de cero hasta la tensión máxima de salida deseada.

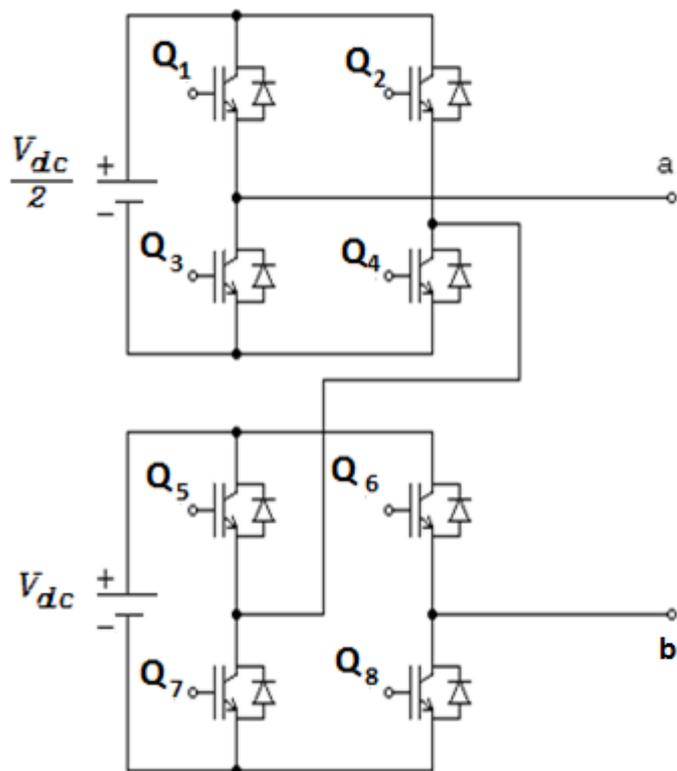


Fig. 3.2 inversor asimétrico con fuentes de diferente valor [2]

TABLA 3.2 secuencia de encendido para el inversor asimétrico de la Fig. 3.2

V_{on}	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8
$+1.5V_{dc}$	1	0	0	1	1	0	0	1
$+V_{dc}$	0	0	1	1	1	0	0	1
$0.5V_{dc}$	1	0	0	1	0	0	1	1
0	0	0	1	1	0	0	1	1
$-0.5V_{dc}$	0	1	1	0	1	1	0	0
$-V_{dc}$	1	1	0	0	0	1	1	0
$-1.5V_{dc}$	0	1	1	0	0	1	1	0
$-V_{dc}$	1	1	0	0	0	1	1	0

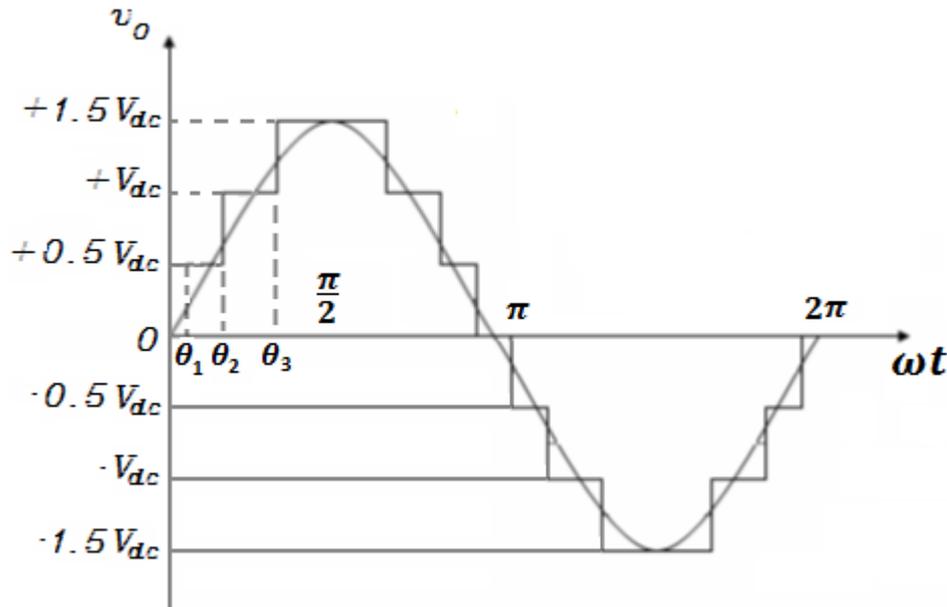


Fig. 3.3 Forma de onda de salida de 7 niveles a partir de la TABLA 3.2 [5,15]

Mediante la serie de Fourier la tensión de salida de la Fig.3.3 de un inversor multinivel puede expresarse con la siguiente ecuación:

$$v_o = \frac{4V_{dc}}{n\pi} \sum_{n \geq 1,3,5}^{\infty} (\cos \theta) \text{ sen } \omega_1 t \quad (3.1)$$

$$\omega_1 = 2\pi f_1$$

Dónde:
$$V_{0n} = \frac{4V_{dc}}{n\pi} \sum_{n \geq 1,3,5,\dots}^{\infty} \cos(n\theta) \quad (3.2)$$

Debido a la simetría de la forma de onda de salida solo existen armónicos de orden impar

La amplitud de la tensión de salida fundamental del inversor de 7 niveles, empleando la ecuación 3.1 es igual:

$$V_{(01)} = \frac{4V_{dc}}{\pi} [\cos(\theta_1) + \cos(\theta_2) + \cos(\theta_3)] , \quad (3.3)[5,15]$$

V_{0n} es la magnitud del n-esimo armónico y los ángulos de conducción $\theta_1, \theta_2, \theta_3$ se eligen de modo que la distorsión total armónica sea mínima.

Para una tensión de 7 niveles, podemos formar las siguientes ecuaciones[5]:

$$V_{03} = \frac{4V_{dc}}{3\pi} [\cos(3\theta_1) + \cos(3\theta_2) + \cos(3\theta_3)] \quad (3.4)$$

$$V_{05} = \frac{4V_{dc}}{5\pi} [\cos(5\theta_1) + \cos(5\theta_2) + \cos(5\theta_3)] \quad (3.5)$$

$$V_{07} = \frac{4V_{dc}}{7\pi} [\cos(7\theta_1) + \cos(7\theta_2) + \cos(7\theta_3)] \quad (3.6)$$

Para hallar los ángulos θ_1, θ_2 y θ_3 , se usan métodos como comparar los ángulos con una onda sinusoidal o empleando el método iterativo de Newton-Raphson. También si conocemos el índice de modulación en amplitud M y el número de inversores en cascada o fuentes, se forman las siguientes ecuaciones:

$$SM \frac{\pi}{4} = \cos \theta_1 + \cos \theta_2 + \cos \theta_3 \quad (3.7)$$

Donde $S = N^{\circ}$ de fuente (2) o número de inversores en cascada

y M es el índice de modulación $\rightarrow M = \frac{V_{01}}{SV_{dc}}$

$$\cos(3\theta_1) + \cos(3\theta_2) + \cos(3\theta_3) = 0 \quad (3.8)$$

$$\cos(5\theta_1) + \cos(5\theta_2) + \cos(5\theta_3) = 0 \quad (3.9)$$

Con estas tres ecuaciones (3.7, 3.8, 3.9), se calculan los tres ángulos que deben estar comprendidos entre 0 y π [5,15]

Y mediante un programa elaborado basándose en aproximaciones sucesivas de las variables (MATLAB), tenemos los resultados en la siguiente TABLA 3.3, que para distintos índices de modulación se hallan los distintos ángulos de conmutación y para este caso se eliminan el 3^{ero} y 5^{to} armónicos.

TABLA 3.3[5,15]

Índice de modulación	θ_1	θ_2	θ_3
0.8	29.5	54.53	64.56
0.9	17.53	43.08	64.14
1.0	11.68	31.18	58.58

Una vez hallados estos ángulos, los mismos corresponden a los tiempos de disparo para la conmutación de los transistores de potencia y cambiar la magnitud de la tensión multinivel.

TABLA 3.4 tensión de salida y tiempo de conmutación de los transistores de potencia en un Intervalo 0 a 8,33 milisegundos.

TIEMPO msg	INVERSOR Nº 1	INVERSOR Nº 2	TENSION DE SALIDA
0.00	0	0	0
1.36	$0.5 V_{dc}$	0	$0.5 V_{dc}$
2.52	0	V_{dc}	V_{dc}
2.93	$0.5 V_{dc}$	V_{dc}	$1.5 V_{dc}$
5.34	0	$- V_{dc}$	$-V_{dc}$
5.80	$- 0.5 V_{dc}$	0	$- 0.5 V_{dc}$
6.96	0	0	0
8.33	0	0	0

3.3 Inversor multinivel monofásico en cascada con fuente común usando transformadores

Estos a su vez se dividen en los que usan transformadores con igual relación de transformación y los que usan diferente relación de transformación, este último es el que será materia para este informe de suficiencia el cual consta de tres etapas, pero haremos una introducción al estudio de inversores de dos etapas con la finalidad de hacer ciertas comparaciones acerca de los beneficios y limitaciones de cada uno de ellos.

3.4 Inversor asimétrico de fuente común con transformadores de salida y con diferente relación de transformación.

Como esta configuración es materia de presentación en este informe, vamos a hacer una introducción a los inversores de dos etapas, para terminar con el de tres etapas y que tendrá como fuente de $24 V_{dc}$ para una salida un voltaje alterno de $220VAC$.

Para la figura mostrada (Fig. 3.3) el inversor de dos etapas tiene a su salida transformadores de distinta relación de transformación de voltaje y en la primera etapa la relación 1:1 nos dice que la tensión en el primario es la misma en el secundario, el cual viene a ser el primer escalón o primer nivel de voltaje y en la etapa principal, la relación 1:2 nos dice que la tensión en el secundario es dos veces la tensión del primer escalón y entre los terminales a y b se ubica la carga que puede ser resistiva o inductiva; la tabla de conmutación es la misma de la TABLA 3.2, en cuanto al THD, el inversor multinivel de fuente común reduce casi al cincuenta por ciento comparado con el inversor de fuentes independientes [3]

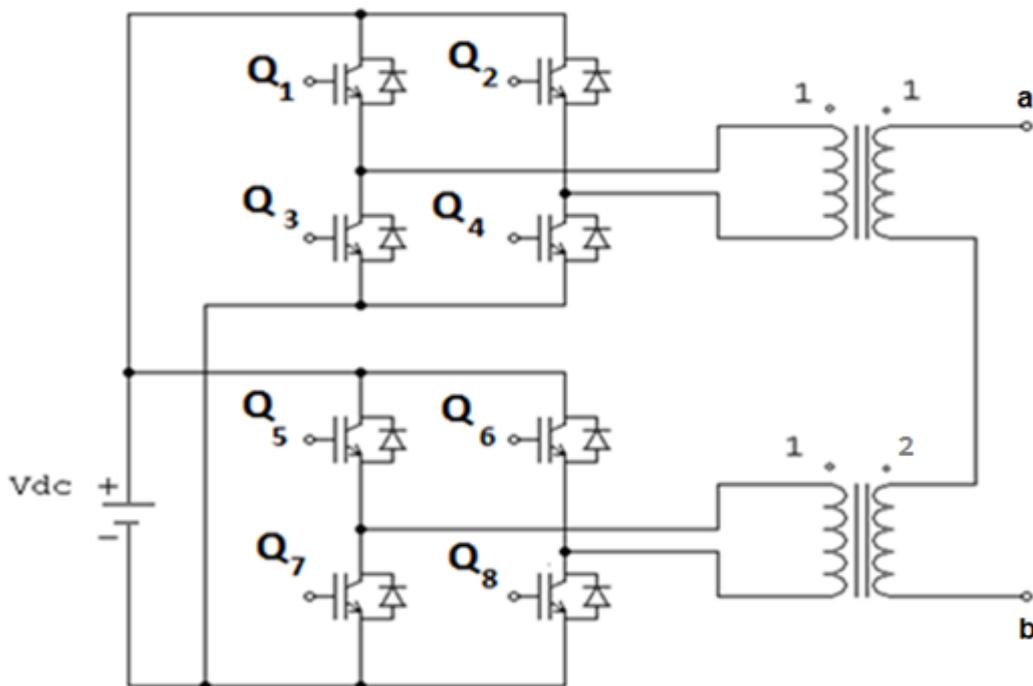


Fig. 3.3 inversor asimétrico con fuente común y distinta relación de transformación [2]

3.5 Características del inversor multinivel con fuente común

La calidad de la forma de onda de voltaje y de corriente mejora bastante, reduciendo la distorsión armónica.

Mientras más niveles tengan la tensión de salida, los dispositivos de potencia de salida disipan menos energía, alargando el tiempo de vida de los dispositivos.

Operan relativamente a bajas frecuencias, la etapa principal opera a partir de 50 a 60 hz al igual que las demás etapas conmutando a la frecuencia fundamental, restando el tiempo muerto o de retardo y de esto se deduce cual es el dispositivo que consume más energía por que el ciclo de trabajo de cada nivel de voltaje es diferente.

Reduce el nivel de interferencia magnética debido a que la variación de voltaje en la conmutación se divide por los distintos niveles del inversor.

El uso de transformadores de salida acoplados a los dispositivos de potencia (IGBT), permiten múltiples niveles de tensión, en el cual se suman los voltajes de salida modulándose en voltaje y de esa forma origina la forma de la señal alterna.

Se reducen drásticamente los armónicos a medida que aumentan los niveles de tensión, reduciendo interferencias, ruidos y variaciones de voltaje.

El sistema de control de interrupción se hace más complejo a medida que se incrementa el número de etapas de inversores.

Para nuestro caso vamos a utilizar transformadores en la salida de cada una de las etapas del inversor multinivel, utilizando una sola fuente de voltaje de $24V_{dc}$ esperando tener a la salida un voltaje alterno de $220V_{AC}$ este inversor consta de tres etapas y presenta una distorsión armónica baja con respecto a las demás topologías de inversores. Cada etapa de este inversor está formada por 4 transistores de potencia IGBT conectados como se muestra en la figura 3.4

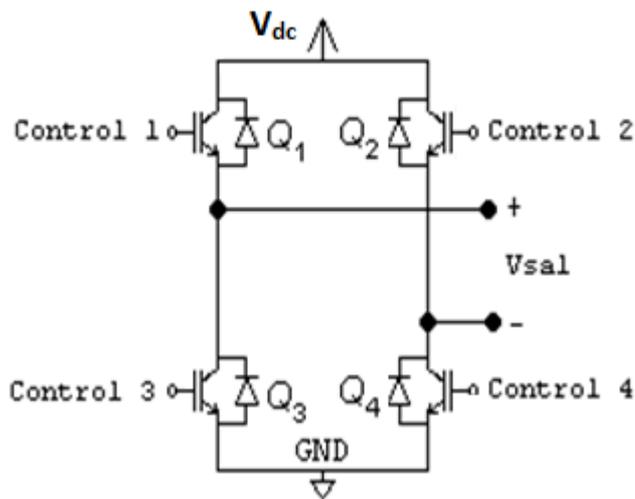


Fig. 3.4 etapa de circuito inversor tipo puente con transistor IGBT [3]

Este tipo de configuración de la Fig.3.4, genera tres estados o niveles de voltaje, conmutando de forma sincronizada el sistema de control, el cual se señala en la TABLA 3.5, el nivel $+V_{in}$ significa que el transistor Q_1 y Q_4 conducen y Q_2 y Q_3 están bloqueados y para el nivel $-V_{in}$ los transistores Q_2 y Q_3 conducen y Q_1 y Q_4 están bloqueados y el nivel o estado cero indica que el transistor Q_1 y Q_2 conducen y Q_3 y Q_4 está bloqueado, se supone que los transistores son ideales.

TABLA 3.5 conmutación de los transistores de la Fig. 3.4

V_{salida}	Q_1	Q_2	Q_3	Q_4
$+V_{in}$	1	0	0	1
$-V_{in}$	0	1	1	0
0(cero)	1	1	0	0
0(cero)	0	0	1	1

En la construcción de inversores multinivel de dos o más etapas el número de estados o niveles se incrementa en forma exponencial y se expresa como 3^n , donde n , representa el número de etapas del inversor y el tres representa los tres posibles estados en una sola etapa.

El número de niveles, para un inversor de 2 etapas de acuerdo a la fórmula 3^n , sería de 9 niveles, para un inversor de 3 etapas el número de niveles sería 3^3 que es lo mismo a 27 niveles.

En nuestro caso vamos a utilizar un inversor multinivel de tres etapas, con transformador a la salida de cada puente y las tres etapas alimentadas por una sola fuente dc y de esta fuente dc se formarán los diferentes niveles de tensión, que conformarán la señal sinusoidal a la salida del inversor, también de esta misma fuente se determina la relación de voltaje de los transformadores, así como el voltaje de referencia para cada etapa.

Antes de implementar el inversor de tres etapas, haremos una introducción del inversor de dos etapas.

3.6 Inversor monofásico multinivel de dos etapas

Según el diagrama mostrado en la Fig. 3.5, este inversor de dos etapas, puede generar 9 niveles o estados, 4 positivos, 4 negativos y el cero (0), según el circuito mostrado, las dos etapas son el principal y el auxiliar 1 y la relación de transformación de los transformadores en cada etapa se mantengan con la misma razón de transformación, en el que cada escalón está a la potencia de 3 y los secundarios conectados en serie en la salida, suman sus tensiones, modulándose de esta forma en voltaje, utilizando una sola fuente de tensión continua.

Pasos para hallar valores de diseño del inversor de dos etapas: en el inversor de dos etapas la razón de transformación de voltaje en el transformador de salida del inversor es 1: 1, para la etapa auxiliar, lo que significa, que la tensión de entrada en este transformador, es igual a la tensión de salida, el cual viene a ser el primer escalón o nivel de tensión en la salida del inversor, que es la base de cálculo para la siguiente etapa y en la etapa principal la relación de transformación es de 1:3, en este caso la razón de transformación de voltaje es 3, como vemos la razón de transformación de voltaje está escalonado en potencia de 3, lo que significa que en el secundario de este transformador, la tensión de salida es tres veces el primer escalón o nivel de tensión de la etapa auxiliar.

$$\text{Primer escalón} \quad \rightarrow \quad V_{dc1} = \frac{V_{max}}{\frac{N-1}{2}} = \frac{V_{max}}{\frac{9-1}{2}} = \frac{V_{max}}{4} \quad (3.10)$$

Donde N es el número de niveles $3^2 = 9$ Niveles

onde V_{max} es el nivel máximo, igual al voltaje pico alterno o *rms* en la salida del inversor donde:
 $V_{out} = 220VAC$

$V_{max} = \sqrt{2} (V_{out})$ con este dato se determina el valor de cada escalón

Para nuestro caso: $V_{max} = \sqrt{2} 220V AC = 311V AC$, por lo tanto:

$$\text{Nivel 1} = N_1 = V_{dc1} = \frac{V_{max}}{4} \quad (\text{primer escalón})$$

$$\text{Nivel 2} = N_2 = 2 * V_{dc1} = \frac{V_{max}}{2} \quad (\text{segundo escalón})$$

$$\text{Nivel 3} = N_3 = 3 * V_{dc1} = \frac{3V_{max}}{4} \quad (\text{tercer escalón})$$

$$\text{Nivel 4} = N_4 = 4 * V_{dc1} = V_{max} \quad (\text{cuarto escalón})$$

El cálculo de los escalones negativos, se halla complementando los escalones de los niveles positivos, para así obtener una aproximación a la forma de onda senoidal, como se ve en la Fig. 3.6.

$$\text{Nivel -1} = - \frac{V_{max}}{4}$$

$$\text{Nivel -2} = - \frac{V_{max}}{2}$$

$$\text{Nivel -3} = - \frac{3V_{max}}{4}$$

$$\text{Nivel -4} = - V_{max}$$

El voltaje del primer escalón, es la base del cálculo para los voltajes de salida de los transformadores y mediante este valor, se calcula los valores para la salida de cada inversor, mediante la siguiente formula:

$$V_{N^{\circ}inv} = 3^n \left(\frac{V_{max}}{4} \right), \quad \text{donde: } n = 0, 1, 2, 3. \quad (3.11)$$

Para este caso de dos inversores en cascada:

$$V_{principal} = 3^1 \left(\frac{V_{max}}{4} \right) \quad (3.12)$$

$$V_{auxiliar1} = 3^0 \left(\frac{V_{max}}{4} \right) \quad (3.13)$$

Con todos estos datos, elaboramos una tabla con la secuencia de conmutación y los distintos niveles.

TABLA 3.6 9 niveles de conmutación para el inversor de dos etapas

Niveles	Combinación	Voltaje de salida	Etapa principal				Etapa auxiliar 1			
			Q ₅	Q ₆	Q ₇	Q ₈	Q ₁	Q ₂	Q ₃	Q ₄
0	0	0	1	1	0	0	1	1	0	0
1	V_{dc1}	$0.25V_{MAX}$	1	1	0	0	1	0	0	1
2	$2V_{dc1} = V_P - V_{dc1}$	$0.5V_{MAX}$	1	0	0	1	0	1	1	0
3	$3V_{dc1} = V_P$	$0.75V_{MAX}$	1	0	0	1	1	1	0	0
4	$4V_{dc1} = V_P + V_{dc1}$	V_{MAX}	1	0	0	1	1	0	0	1
-1	$-V_{dc1}$	$-0.25V_{MAX}$	1	1	0	0	0	1	1	0
-2	$-2V_{dc1} = -V_P + V_{dc1}$	$-0.5V_{MAX}$	0	1	1	0	1	0	0	1
-3	$-3V_{dc1} = -V_P$	$-0.75V_{MAX}$	0	1	1	0	1	1	0	0
-4	$-4V_{dc1} = -V_P + V_{dc1}$	$-V_{MAX}$	0	1	1	0	0	1	1	0

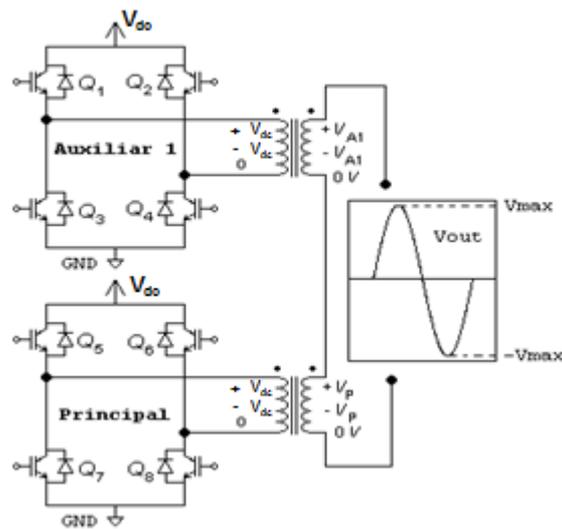


Fig.3.5 diagrama del inversor de 2 etapas [5] [3]

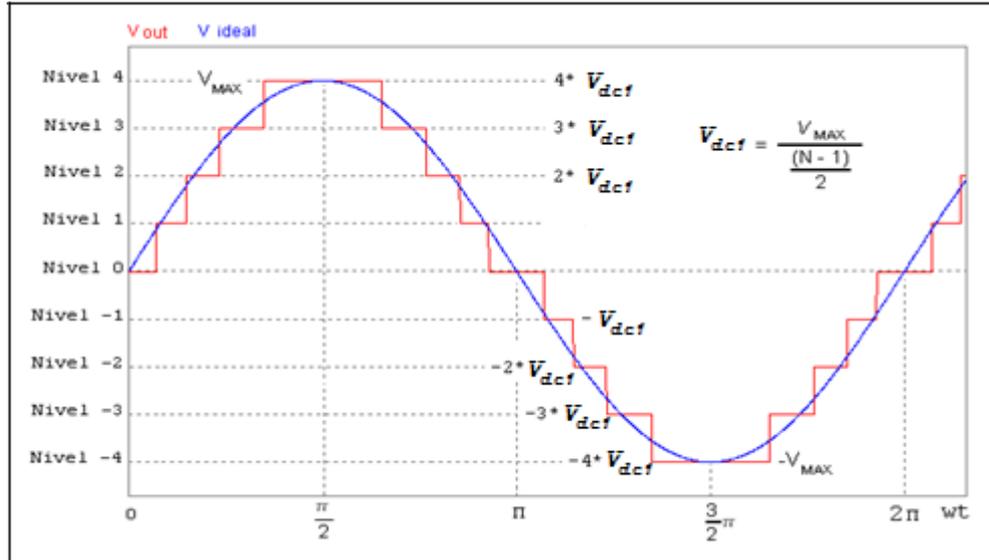


Fig. 3.6 señal de salida a partir de los datos de la TABLA 3.6 [5] [2]

3.7 Inversor monofásico multinivel de 3 etapas

Según la Fig.3.7, este inversor genera 27 niveles, 13 niveles positivo, 13 negativos y el cero (0), el cual sale de la siguiente formula $3^3 = 27$ niveles, para nuestro caso queremos una salida de $220VAC$, 5 amperios para ello utilizaremos una fuente para el inversor de tres etapas, cuyo valor es de $24 Vdc$.

El voltaje alterno máximo de salida: $V_{max} = V_{out}\sqrt{2}$, $V_{max} = 220\sqrt{2} \rightarrow V_{max} = 311$.

Según la Fig. 3.9 el cálculo del primer escalón es V_{dc2}

$$V_{dc2} = \frac{V_{max}}{\frac{27-1}{2}} \rightarrow V_{aux2} = \frac{1}{13}V_{max}$$

V_{dc2} , es el voltaje mínimo del inversor o nivel 1, de la primera etapa o auxiliar 2.

$$V_{aux1} = 3V_{dc2} \rightarrow V_{aux1} = \frac{3}{13}V_{max}$$

V_{aux1} , es el Voltaje en la segunda etapa del inversor

$$V_p = 9V_{dc2} \rightarrow V_p = \frac{9}{13}V_{max}$$

V_p , es el voltaje en la etapa principal del inversor

Luego con los datos hallados, se calcula el resto de los escalones

$$N 1 = \frac{1}{13} V_{max} = V_{dc2} \text{ (aux2)}$$

$$N 2 = \frac{2}{13} V_{max}$$

$$N 3 = \frac{3}{13} V_{max} = V_{aux1}$$

$$N 4 = \frac{4}{13} V_{max}$$

$$N 5 = \frac{5}{13} V_{max}$$

$$N 6 = \frac{6}{13} V_{max}$$

$$N 7 = \frac{7}{13} V_{max}$$

$$N 8 = \frac{8}{13} V_{max}$$

$$N 9 = \frac{9}{13} V_{max} = V_p$$

$$N 10 = \frac{10}{13} V_{max}$$

$$N 11 = \frac{11}{13} V_{max}$$

$$N 12 = \frac{12}{13} V_{max}$$

$$N 13 = \frac{13}{13} V_{max}$$

El cálculo de los escalones negativos, se halla complementando los 13 niveles o escalones positivos.

Al igual que el inversor de dos etapas, para así obtener la forma de onda senoidal aproximada, como se ve en la Fig. 3.8

TABLA 3.7 secuencia de conmutación del inversor de 3 etapas

Niveles	Combinación	Voltaje de salida	Etapa Principal				Auxiliar 1				Auxiliar 2			
			Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈	Q ₉	Q ₁₀	Q ₁₁	Q ₁₂
0	0	0	1	1	0	0	1	1	0	0	1	1	0	0
1	V_{dc2}	$\frac{1}{13}V_{MAX}$	1	1	0	0	1	1	0	0	1	0	0	1
2	$V_{dc1}-V_{dc2}$	$\frac{2}{13}V_{MAX}$	1	1	0	0	1	0	0	1	0	1	1	0
3	V_{dc1}	$\frac{3}{13}V_{MAX}$	1	1	0	0	1	0	0	1	1	1	0	0
4	$V_{dc1}+V_{dc2}$	$\frac{4}{13}V_{MAX}$	1	1	0	0	1	0	0	1	1	0	0	1
5	$+V_P-V_{dc1}-V_{dc2}$	$\frac{5}{13}V_{MAX}$	1	0	0	1	0	1	1	0	0	1	1	0
6	V_P-V_{dc1}	$\frac{6}{13}V_{MAX}$	1	0	0	1	0	1	1	0	1	1	0	0
7	$V_P-V_{dc1}+V_{dc2}$	$\frac{7}{13}V_{MAX}$	1	0	0	1	0	1	1	0	1	0	0	1
8	V_P-V_{dc2}	$\frac{8}{13}V_{MAX}$	1	0	0	1	1	1	0	0	0	1	1	0
9	V_P	$\frac{9}{13}V_{MAX}$	1	0	0	1	1	1	0	0	1	1	0	0
10	V_P+V_{dc2}	$\frac{10}{13}V_{MAX}$	1	0	0	1	1	1	0	0	1	0	0	1
11	$V_P+V_{dc1}-V_{dc2}$	$\frac{11}{13}V_{MAX}$	1	0	0	1	1	0	0	1	0	1	1	0
12	V_P+V_{dc1}	$\frac{12}{13}V_{MAX}$	1	0	0	1	1	0	0	1	1	1	0	0
13	$V_P+V_{dc1}+V_{dc2}$	V_{MAX}	1	0	0	1	1	0	0	1	1	0	0	1
-1	$-V_{dc2}$	$-\frac{1}{13}V_{MAX}$	1	1	0	0	1	1	0	0	0	1	1	0
-2	$-V_{dc1}+V_{dc2}$	$-\frac{2}{13}V_{MAX}$	1	1	0	0	0	1	1	0	1	0	0	1
-3	$-V_{dc1}$	$-\frac{3}{13}V_{MAX}$	1	1	0	0	0	1	1	0	1	1	0	0
-4	$-V_{dc1}-V_{dc2}$	$-\frac{4}{13}V_{MAX}$	1	1	0	0	0	1	1	0	0	1	1	0
-5	$-V_P+V_{dc1}+V_{dc2}$	$-\frac{5}{13}V_{MAX}$	0	1	1	0	1	0	0	1	1	0	0	1
-6	$-V_P+V_{dc1}$	$-\frac{6}{13}V_{MAX}$	0	1	1	0	1	0	0	1	1	1	0	0
-7	$-V_P+V_{dc1}-V_{dc2}$	$-\frac{7}{13}V_{MAX}$	0	1	1	0	1	0	0	1	0	1	1	0
-8	$-V_P+V_{dc2}$	$-\frac{8}{13}V_{MAX}$	0	1	1	0	1	1	0	0	1	0	0	1
-9	$-V_P$	$-\frac{9}{13}V_{MAX}$	0	1	1	0	1	1	0	0	1	1	0	0
-10	$-V_P-V_{dc2}$	$-\frac{10}{13}V_{MAX}$	0	1	1	0	1	1	0	0	0	1	1	0
-11	$-V_P-V_{dc1}+V_{dc2}$	$-\frac{11}{13}V_{MAX}$	0	1	1	0	0	1	1	0	1	0	0	1
-12	$-V_P-V_{dc1}$	$-\frac{12}{13}V_{MAX}$	0	1	1	0	0	1	1	0	1	1	0	0
-13	$-V_P-V_{dc1}-V_{dc2}$	$-V_{MAX}$	0	1	1	0	0	1	1	0	0	1	1	0

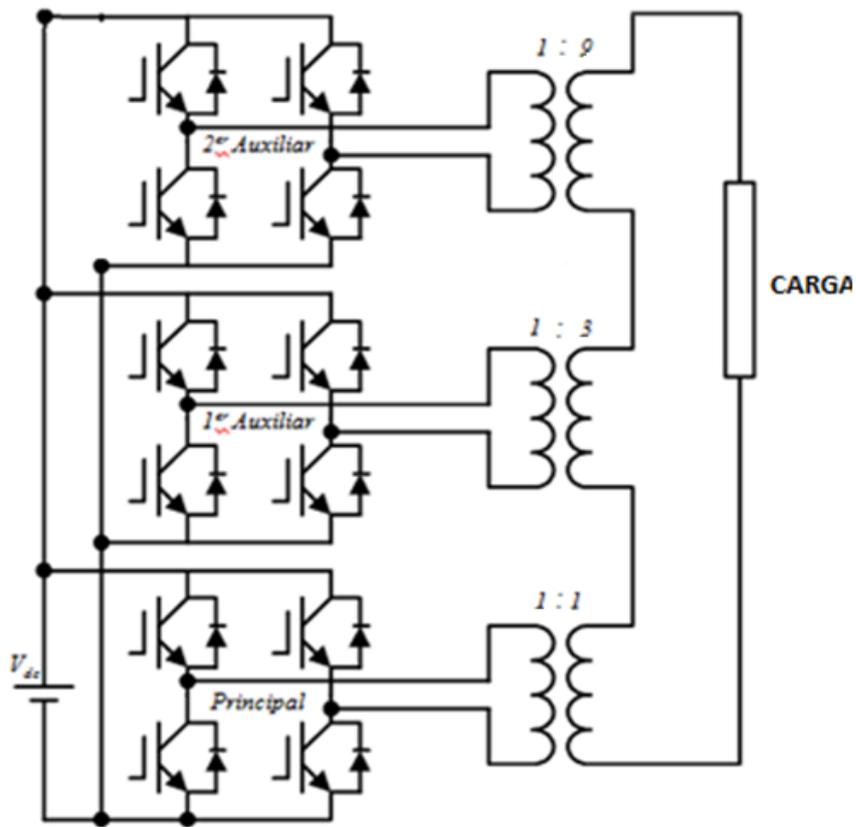


Fig. 3.7 inversor monofásico de tres niveles con transformador [2]

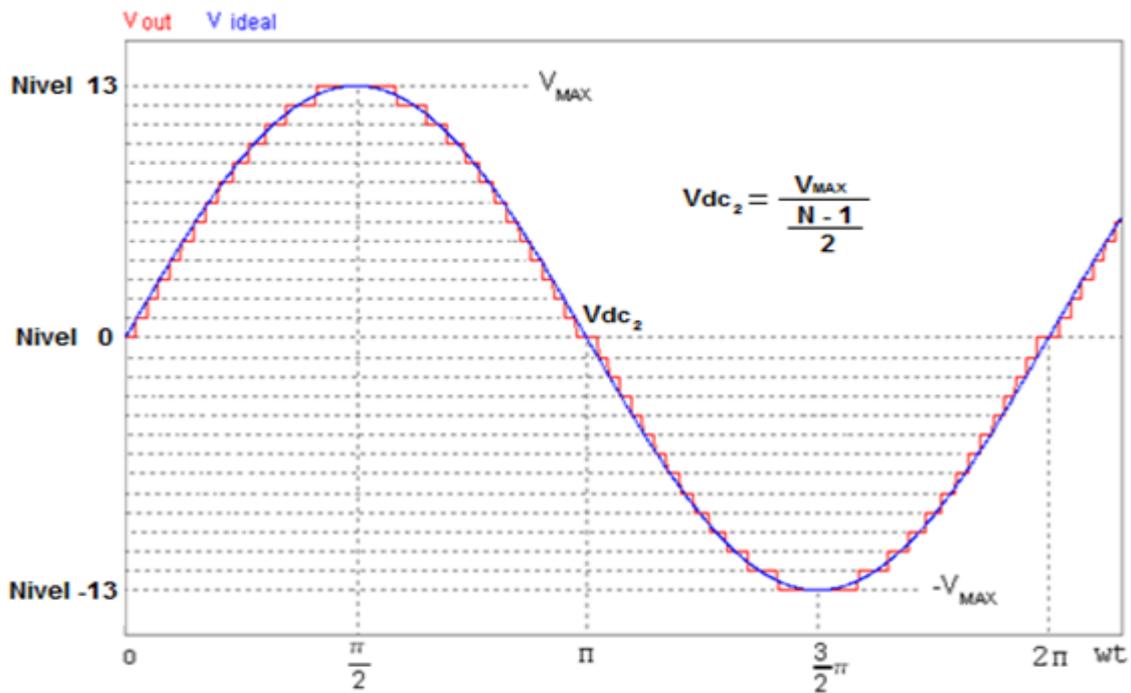


Fig. 3.8 señal de salida del inversor de 3 etapa a partir de la TABLA 3.7

CAPÍTULO IV

CONTROL DEL INVERSOR MULTINIVEL

Las características dinámicas del dispositivo de potencia IGBT, es que se comporta como un transistor de unión en el paso de corte a saturación y como un FET en el paso de saturación a corte, de modo que se tiene que tratar de no salir de la zona segura de funcionamiento, tanto de saturación a corte, como de corte a saturación.

El inversor utilizado consta de 12 transistores de potencia IGBT, para las tres etapas, los cuales según la TABLA 3.7 de conmutación nos indica la secuencia de encendido y apagado de los 12 transistores IGBT.

Para el control de encendido y apagado se puede utilizar el micro controlador PIC16F877, que tiene un rango de operación de 2 a 5.5 voltios y frecuencia de operación de 0 a 20 Mhz, como son 12 transistores a controlar, se empleará del microcontrolador 2 puertos de salida, cada puerto puede controlar 8 bits, como son 12 salidas a controlar y tenemos con los dos puertos del microcontrolador 16 bits o salidas a controlar, quedan 4 bits o salidas libres. Se tiene 27 niveles a controlar, en un periodo de la señal de salida a una frecuencia de 60 hz, tenemos que hacer los cálculos de tiempo para cada escalón o nivel en un periodo con un tiempo de 16.666 milisegundos.

Al realizar el programa, se debe tener en cuenta los tiempos de retardo, para ello hay que crear una subrutina de retardo, el cual se tiene que repetir para cada escalón o nivel y para poder visualizar, la subrutina tiene que ser de un lazo infinito, estos retardos a tomarse en cuenta son los tiempos de encendido y apagado de cada transistor de potencia en cada rama, el tiempo de apagado por lo general es más largo que el de encendido, también se tiene en cuenta el tiempo de retardo que se demora en enviar los datos de un puerto a otro en el micro controlador.

4.1 Optoacoplador digital. [9]

Este dispositivo protege al micro controlador, separando la parte de potencia con diferentes referencias de tierra como vemos en la Fig. 4.1, aislando eléctricamente de cambios y perturbaciones de otras etapas que componen el inversor, como el circuito de control, el opto acoplador es de la serie 6N137, este recibe el dato que viene del micro controlador, el cual es enviado en forma de luz, que es recepcionado por un dispositivo fotosensible en la salida que lo transforma en corriente, generando una caída de tensión equivalente a un nivel alto de la compuerta y esta a su vez es aplicada a un buffer que es el c.i. 74LS04 y la salida de este buffer va a la entrada del driver de potencia que es el IR-2113.

4.2 driver IR-2113 [9]

Este dispositivo electrónico, se encarga de adaptar la señal de control para el IGBT, para que el transistor trabaje en la zona óhmica o de corte y tiene la siguiente característica: tiene una alta impedancia de entrada, posee adaptador de niveles de tensión (TTL-CMOS) o viceversa, corriente de salida necesaria para la puerta del IGBT para realizar la conmutación, posee tiempo de retardo o tiempo muerto de 145 a 240 nanosegundos, para la aplicación de encendido y apagado. Existen muchas opciones para seleccionar un driver, pero los mismos fabricantes de los IGBT, recomiendan el uso del driver IR2110 de la International Rectifier. Describiremos sus componentes según la figura mostrada.

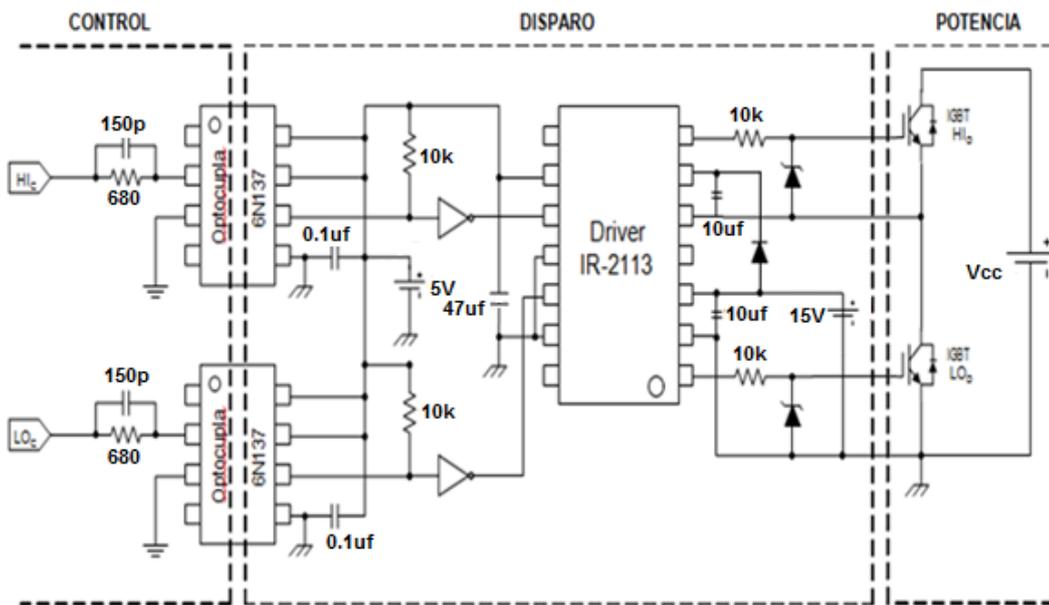


Fig. 4.1 Circuito de aislamiento y driver de potencia [2]

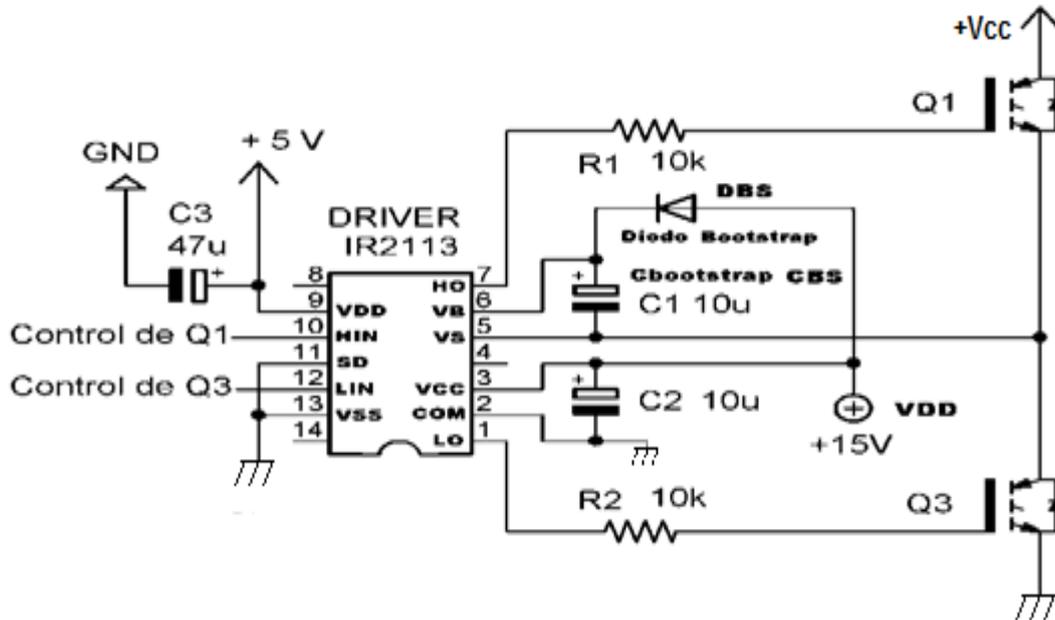


Fig. 4.2 Circuito bootstrap de tierra aislada (data sheet), [3]

El driver IR-2113, Q_1 y Q_3 forman el circuito de potencia, este driver tiene doble alimentación una para la lógica V_{dc} de 5 voltios y otra para la alimentación del circuito de disparo V_{DD} de 15 voltios, según la Fig.4.2, los dos transistores Q_1 y Q_3 conmutan con un voltaje de 15 voltios entre compuerta y emisor, pero cuando Q_1 , que es el lado de alta y como no está referido a masa el driver IR-2113 tiene un adaptador de niveles, para el disparo de este transistor Q_1 a partir de una tensión bootstrap, pero además esta tensión debe tener una masa flotante de 15 voltios en V_B referido a V_S según el diagrama mostrado de la Fig.4.3b, ahora cuando Q_1 conduce o está en ON y Q_3 está en corte o en OFF, el terminal V_S tiene con respecto a masa la tensión V_{CC} del puente inversor, esta es una característica muy importante de este driver, V_S soporta toda la tensión de la fuente, en nuestro caso es $24V_{dc}$ aproximadamente.

El circuito bootstrap lo conforman el diodo bootstrap (D_{BS}) y el condensador bootstrap (C_{BS}) y trabajan de esta forma: según la Fig.4.3a, cuando Q_1 está en corte y Q_3 conduce, el condensador bootstrap se carga a $+V_{DD}$ y según la Fig.4.3b, cuando Q_3 pasa a corte y Q_1 conduce, el diodo bootstrap queda polarizado en inversa y el condensador bootstrap queda con la carga del estado anterior, excitando a Q_1 , para cambiar de estado.

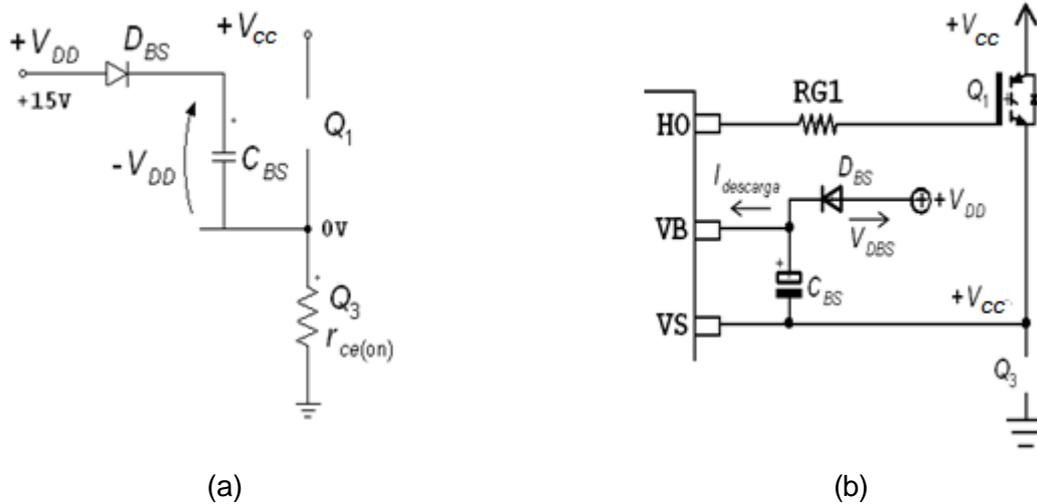


Fig. 4.3(a) Circuito de proceso de carga, (b) condensador de descarga del C_{BS} [3][7][9]

El diodo bootstrap que cumple con la tensión inversa de ruptura, la máxima corriente directa y el tiempo inverso de recuperación requerido es el diodo FR107 y el condensador bootstrap es de 10 microfaradios a 50 voltios, por cada etapa se usan 2 driver de este tipo (Fig.4.4), como tenemos 3 etapas en nuestro inversor, necesitaremos 6 driver IR-2113 para nuestra implementación.

En cuanto al transistor IGBT de potencia, para nuestro diseño del inversor de puente completo, se eligió el de la serie STGP10NC60H, es un transistor discreto que cumple nuestros requerimiento, como la tensión V_{CEmax} es de 600V, corriente de colector I_C a $100^\circ C = 100A$ y V_{CE} (saturación) a $25^\circ C < 2.5 V$, para nuestro diseño hay que tener en cuenta que estos transistores no traen en su encapsulado el diodo de protección para que circule la corriente inversa o negativa, el diodo a utilizar puede ser también el FR107.

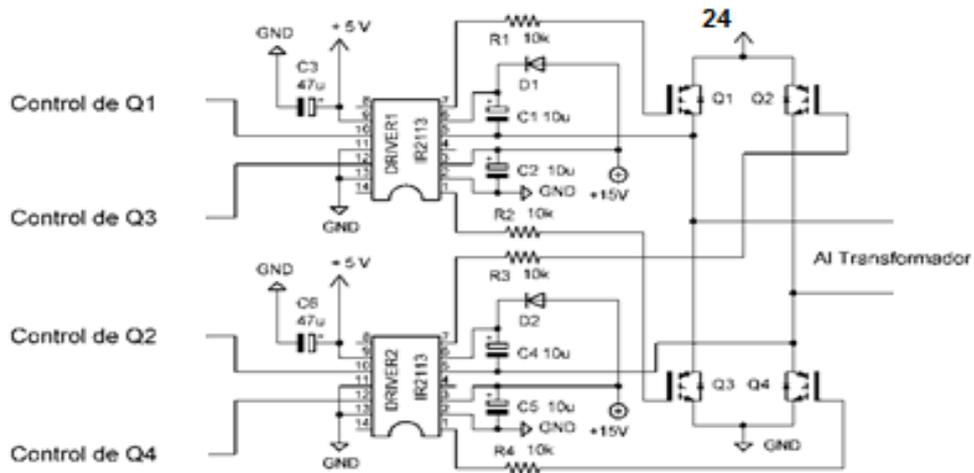


Fig.4.4 Diagrama completo de una etapa de potencia del inversor tipo puente [3]

4.3 Filtro de salida

Para reducir los armónicos de salida en el inversor se requieren filtros de salida, el objetivo del filtro es conseguir aplicar a la carga únicamente el armónico fundamental de todo el espectro que aparece a la salida del puente inversor y para nuestro caso aplicaremos un filtro LC pasa bajo de segundo orden, como vemos en la Figura 4.4

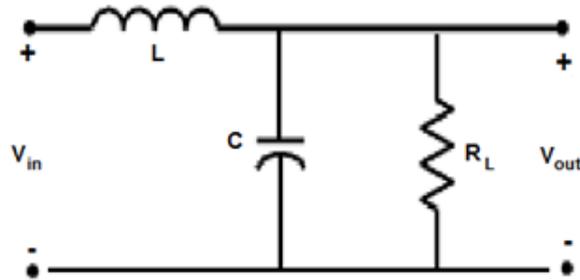


Fig. 4.4 Filtro LC Pasa bajo [9][7]

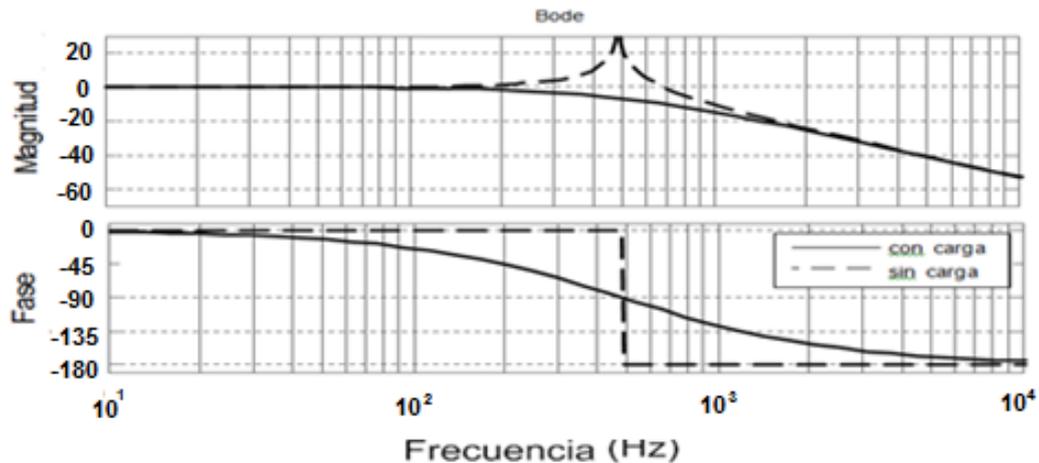


Fig. 4.5 Diagrama de Bode del filtro.[9][7]

La función de transferencia de este circuito de la Fig. 4.4 considerando los efectos de carga R :

$$H(s) = \frac{\frac{1}{LC}}{s^2 C^2 L^2 + \frac{L}{R} s + 1},$$

Donde: $\omega_0 = \frac{1}{\sqrt{LC}}$ (4.1)

$$Q = R \sqrt{\frac{C}{L}} \quad (4.2)$$

Donde ω_0 , es la frecuencia natural del filtro y Q es el factor de calidad.

En la Fig. 4.5, se muestra el diagrama de bode en modulo y fase del filtro LC paso bajo de segundo orden, donde ω_0 es la frecuencia natural del filtro, se puede observar que a frecuencias menores que la frecuencia natural del filtro ($\omega < \omega_0$), la ganancia del filtro es 0db y para frecuencias mayores ($\omega > \omega_0$), el filtro atenúa la señal a razón de -40db/dec , pero cuando la frecuencia $\omega = \omega_0$, aparece un gran pico de resonancia, la frecuencia natural del filtro debe encontrarse al menos una década antes de los primeros armónicos producidos por la conmutación.

Los inversores PWM trabajan con una frecuencia de conmutación desde 10khz hasta 100khz, en cambio los inversores multinivel operan a frecuencias de conmutación baja, que van desde 60 hz como frecuencia fundamental, por lo tanto los semiconductores de estos inversores conmutan una vez por ciclo, teniendo baja perdida por conmutación y tienen bajo nivel de interferencia electromagnética debido a los niveles de tensión o un numero de escaleras que van de 9, 27 y para nuestro caso en el inversor multinivel de tres etapas, la etapa auxiliar 2, es la que menos

potencia aporta al inversor, que es de 7.62 % y la etapa principal, es la que más potencia entrega alrededor del 69.2 % y la etapa auxiliar 1 aporta con 23.09 %, si tenemos una frecuencia de conmutación promedio de 120 hz la frecuencia natural f_0 para diseño es dos veces menor, en nuestro caso 60 hz y considerando los efectos de carga de $P_0 = 1000 \text{ W}$ y una tensión de salida de $V_0 = 220V \text{ AC}$, la resistencia de carga: $R_L = \frac{V_0^2}{P_0}$

Reemplazando datos: $R_L = \frac{220^2 V}{1000} = 48.4 \text{ ohmios}$, se usa 47 Ohmios.

De la ecuación 4.1:

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \equiv 120 \text{ hz.} \rightarrow \sqrt{LC} = \frac{1}{2\pi \cdot 120} \rightarrow LC = 1.75 \times 10^{-6} \quad (4.3)$$

de la ecuación 4.2: para $Q=1$

$$\sqrt{\frac{C}{L}} = \frac{1}{47} \rightarrow \frac{C}{L} = 4.41 \times 10^{-4} \quad (4.4)$$

De las ecuaciones (4.3) y (4.4) tenemos: $L = 0.189 \text{ mh}$ y $C = 8.5\mu\text{f}$

Normalizando valores: $C = 10\mu\text{f}$ y $L = 0.24 \text{ mh}$

4.4 Transformadores [4] [7]

Los transformadores tienen el objetivo de inducir un voltaje, desde el devanado primario hacia el devanado secundario del transformador, la proporción de voltaje inducido está en razón de la relación de transformación n , esta relación se obtiene de la división entre los voltajes de los devanados primarios y secundarios, para el inversor multinivel que estamos desarrollando los transformadores están conectados a los terminales de salida de cada puente a través del primario del transformado y los secundarios de cada transformador se conectan en serie, de tal forma que los voltajes de salida se suman. Para nuestro caso el voltaje en el primario, para todos los transformadores es de 24 voltios, pero son tensiones instantáneas y para nuestro diseño cada transformador tiene un voltaje de salida tres veces mayor que el transformador anterior y el voltaje alterno máximo V_{max} de salida es:

$$V_{max} = \sqrt{2} \cdot 220V = 311V \text{ AC}$$

Para determinar el valor de cada escalón, se divide V_{max} entre 13 partes y así tenemos $V_{escalon} = \frac{311}{13} = 23.9$, es la base para calcular el voltaje de salida de cada transformador, por lo tanto los voltajes hallados en la salida de cada transformador son:

$$V_{principal} = 3^2(23.9) = 215 \text{ V AC}$$

$$V_{aux2} = 3(23.9) = 71.7 \text{ V AC}$$

$$V_{aux1} = 3^0(23.9) = 23.9 \text{ V AC}$$

Para hallar la relación de transformación para cada transformador, empleamos la siguiente ecuación:

$$n = \frac{V_{in\ dc}}{V_{inversor}} = \frac{I_0}{I_{inversor}} \quad (4.5)$$

dónde: n es la relación de transformación

$$n_{principal} = \frac{24}{215} = 0.11$$

$$n_{aux2} = \frac{24}{71.7} = 0.33$$

$$n_{aux1} = \frac{24}{23.9} = 1$$

Sabiendo el valor de la relación de transformación de cada uno de los tres transformadores, se puede calcular la corriente para cada transformador, que es un dato importante para calcular el cable del conductor y tamaño del núcleo, por datos iniciales sabemos que a la salida del inversor multinivel circula una corriente de 5 amperios y empleando la formula (4.5)

$$\frac{I_0}{I_{inversor}} = n$$

$$I_{inv\ primario} = \frac{5amp}{0.11} = 45.5 \text{ amp}, \text{ corriente de salida en el transformador principal}$$

$$I_{aux2} = \frac{5amp}{0.33} = 15.5amp, \text{ corriente de salida en el transformador de la etapa auxiliar2}$$

$$I_{aux1} = \frac{5amp}{1} = 5amp, \text{ corriente de salida en el transformador de la etapa auxiliar 1}$$

Con los datos obtenidos de corriente, voltaje y la relación de transformación, para la implementación de este inversor tenemos que usar los conmutadores o transistores de potencia adecuados, en la etapa principal la corriente de salida es de 45.5 amperios, puede ser un IGBT o un MOSFET.

Para la etapa principal, se puede utilizar el IGBT NGTB75N60SWG, que tiene características eléctricas (ver anexo A) que satisfacen al inversor a implementar, este IGBT tiene V_{ce} de 600 V y soporta una corriente de colector de 100 amperios, para las etapas auxiliares 1 y 2 se puede usar el IGBT MGW20N60D, que tiene una V_{ce} de 600 V y soporta una corriente en el colector de 32 amperios.

4.5 Fuentes de alimentación de 5V DC, 15 V DC

Se necesita implementar la fuente de salida fija de 5V, ver Fig. 4.6, para una corriente de 1 amperio usaremos el circuito integrado 7805, estos reguladores que son de la familia LM78XX (ver anexo A), poseen protección contra sobrecargas y contra cortocircuitos, este circuito se utilizara en el desarrollo e implementación de inversores en la parte de control para alimentar a los driver, opto acopladores y el PIC; el uso del circuito integrado LM 7815, ver Fig.4.7, que tiene una salida fija de 15V, es para activar los IGBT'S entre compuerta y emisor V_{GE} y estos dispositivos de potencia a su vez son controlados por los driver IFR2113.

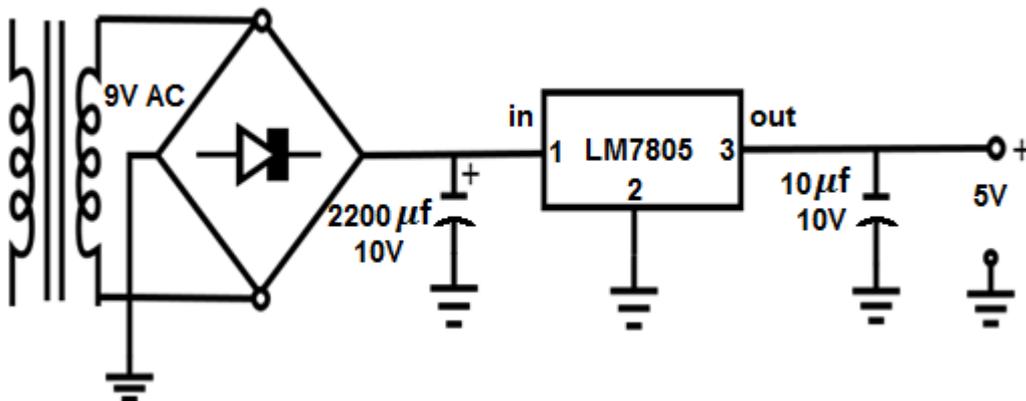


Fig. 4.6 fuente de 5 voltios

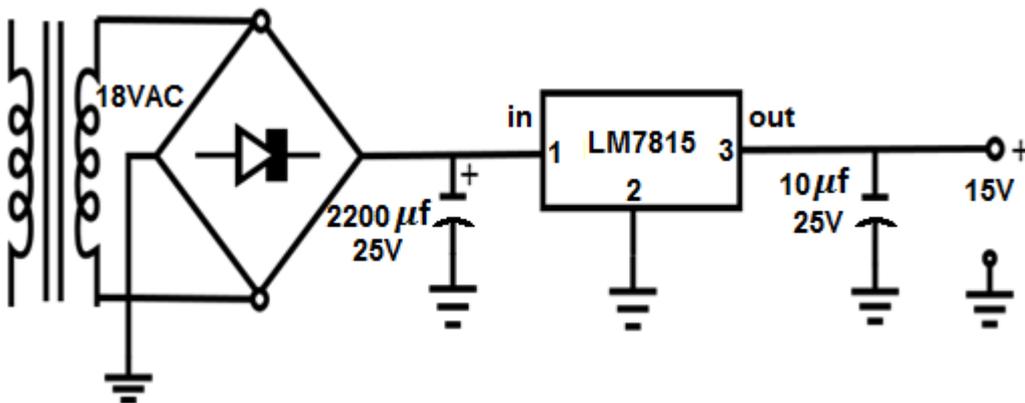
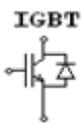


Fig. 4.7 fuente de 15 voltio

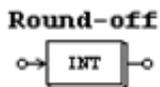
CAPÍTULO V

SIMULACIÓN DEL INVERSOR MULTINIVEL DE DOS ETAPAS

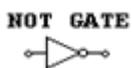
Para la simulación del inversor de 2 etapas, se utilizó el programa simulador de circuitos PSIM (simulador de electrónica de potencia y motores drive); el circuito a simular, se muestra en la Fig.5.1, antes hacemos una breve descripción de los elementos utilizados en la simulación; indicando la función que desempeña cada elemento.



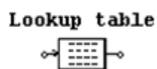
IGBT Símbolo del IGBT, puede utilizarse en forma ideal o utilizarlo con algunos parámetros reales como voltaje de saturación, caída de voltaje en el diodo, posición inicial (Apagado o encendido) y corriente de conducción.



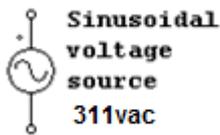
Round-off Este elemento sirve de interface entre el circuito de potencia y el circuito control, proporciona el voltaje necesario en la compuerta del IGBT para que se active y conduzca.



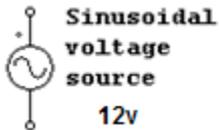
NOT GATE Compuerta negadora que sirve para crear la secuencia inversa de los IGBT3 e IGBT4 de cada etapa.



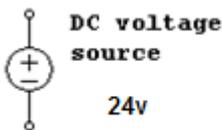
Lookup table Contiene una tabla con valores de entrada y su correspondiente valor de salida en un archivo con extensión *.tbl, dicho archivo contendrá las secuencias de disparo, para uno de los IGBT de cada rama del puente inversor.



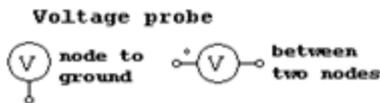
Fuente alterna de referencia para compararla con la señal de salida del inversor, con una frecuencia de 60Hz.



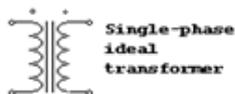
Fuente de señal alterna para generar valores instantáneos de -12 a 12, con una frecuencia de 60Hz. Estos valores son enviados y procesados por el bloque Round-off.



Fuente de DC, con un valor de $24V_{dc}$, de la cual se formará la señal de onda sinusoidal en la salida del inversor



Elementos que sirven para medir los voltajes en un nodo o entre dos nodos.



Símbolo del transformador monofásico se utilizan 3, uno por cada puente, la suma de todos los voltajes secundarios genera la señal de salida del inversor.



Controla los parámetros de la simulación, como por ejemplo el rango de tiempo en el cual se bosquejará, las señales de salida.

5.1 Simulación con carga resistiva inductiva del inversor multinivel de dos etapas

El objetivo de esta prueba experimental, es el de verificar el funcionamiento del inversor multinivel, con diferentes cargas resistiva e inductiva, con filtro y sin filtro en la salida; la topología empleada es el dos etapas en cascada (Fig. 5.1), en la salida de este circuito, se observa la reproducción de la tensión sin filtro de salida en la carga, esta reproducción es una tensión de salida de forma escalonada de diferentes niveles de tensión, en la misma figura se observa la tabla donde se indica la conmutación de los transistores de potencia y la forma de tensión de salida, luego para corroborar la tabla de conmutación se realiza la simulación en cinco pasos señalados como paso 1, paso 2, paso 3, paso 4 y paso 5. En la Fig. 5.2, se puede observar la salida del mismo circuito de la Fig. 5.1, pero con filtro en la tensión de salida y se puede observar

la forma de onda de tensión de salida senoidal, totalmente filtrada y reduciendo el TDH en más de la mitad.

En la Fig.5.3, se observa la simulación de la tensión de salida del circuito multinivel de dos etapas con una carga resistiva- inductiva, se puede apreciar la simulación de la tensión de salida distorsionada, la carga inductiva representa un motor y este a su vez genera armónicos, distorsionando la tensión de salida.

En cuanto a la distribución de potencia con carga resistiva, la corriente está en fase con el voltaje, entregando mayor potencia promedio a dicha carga y cuando el inversor de dos etapas tiene carga inductiva, la corriente está desfasada a la tensión un determinado ángulo, que puede variar entre 0 y $\frac{\pi}{2}$, de esta forma la potencia promedio es menor cuando la carga es inductiva, porque es multiplicado por $\cos \phi$, el inversor de dos etapas esta simulado para suministrar: 1000 VA , un voltaje de 220 VAC a una frecuencia de 60 Hz y una corriente de 5 amperios , para una carga resistiva e inductiva de $R = 47\Omega$ y $L = 25\text{mh}$.

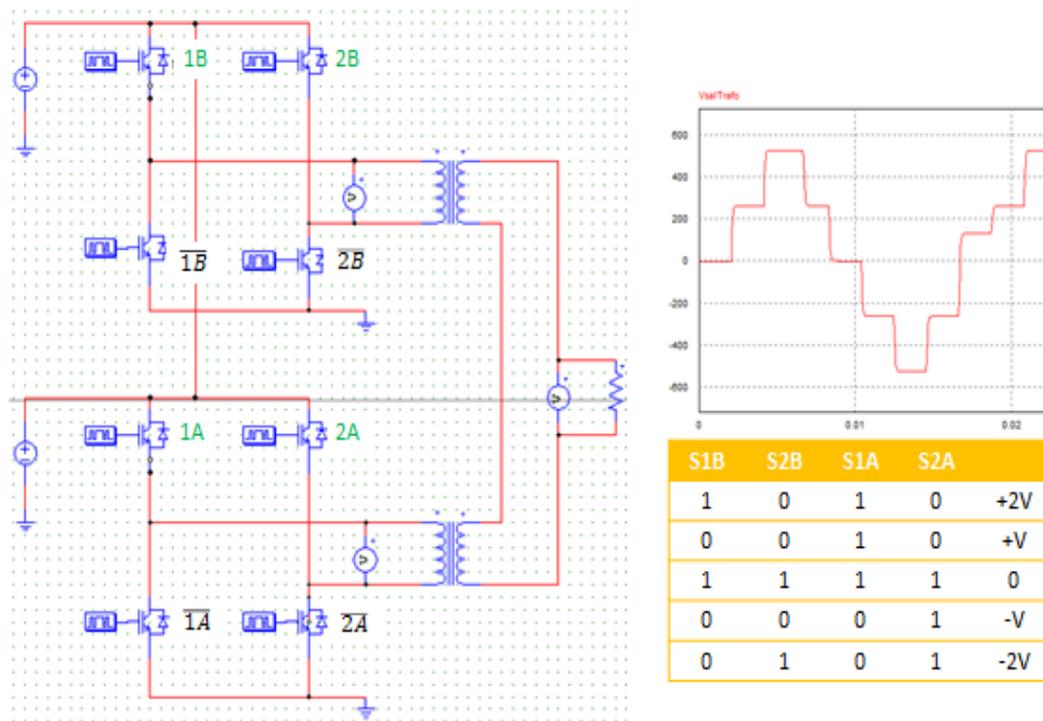
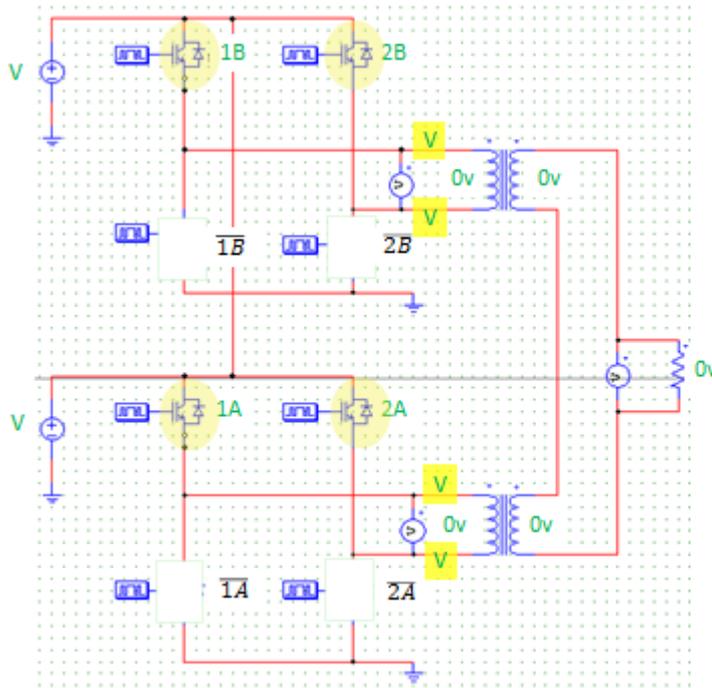
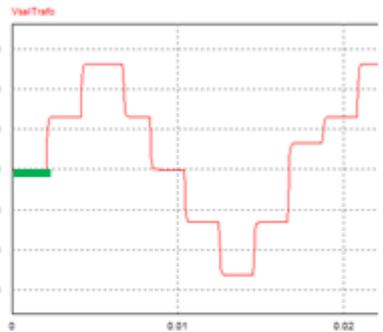


Fig.5.1 Circuito inversor multinivel de 2 etapas a simular

SIMULACION PASO 1

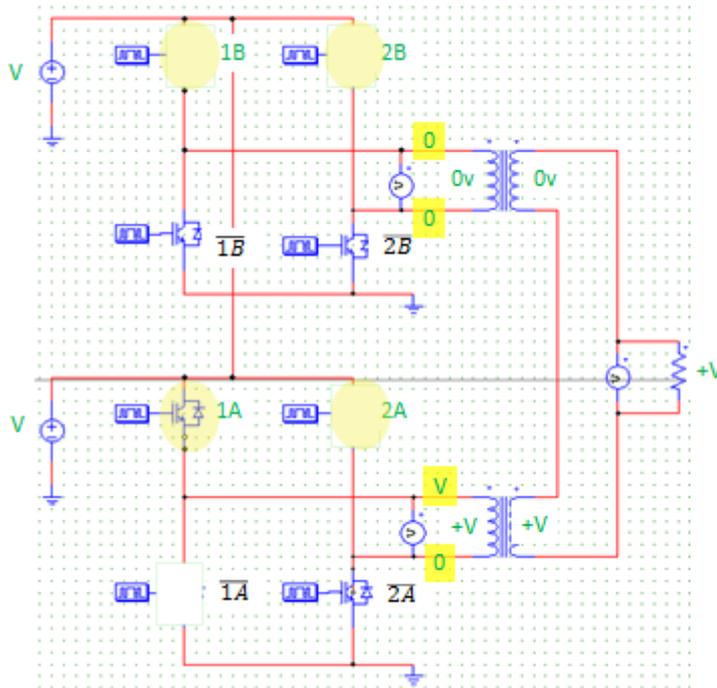


Abierto

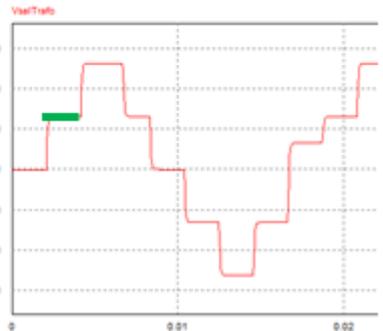


S1B	S2B	S1A	S2A	
1	0	1	0	+2V
0	0	1	0	+V
1	1	1	1	0
0	0	0	1	-V
0	1	0	1	-2V

SIMULACION PASO 2

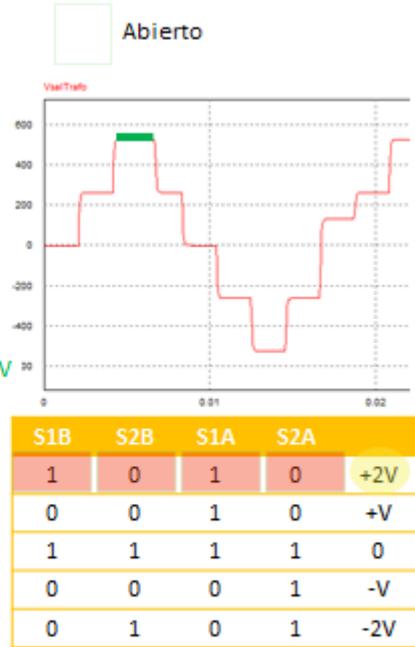
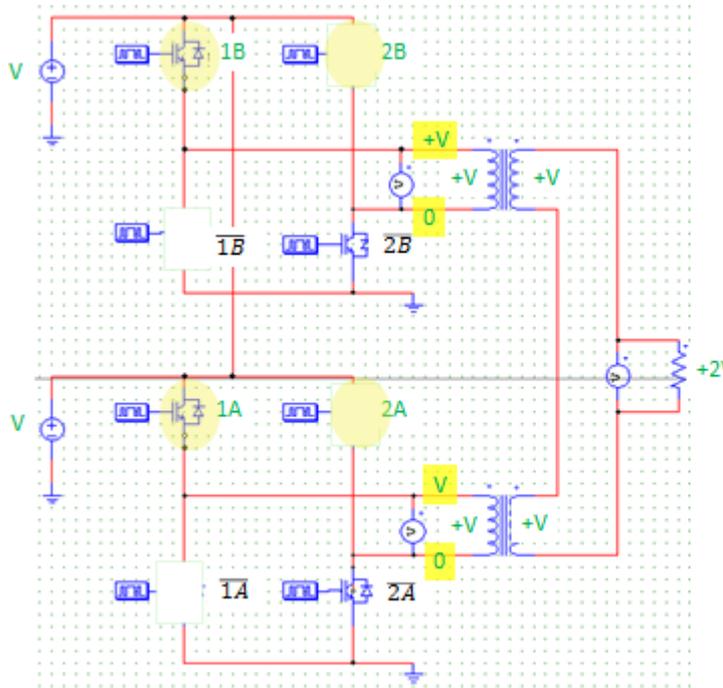


Abierto

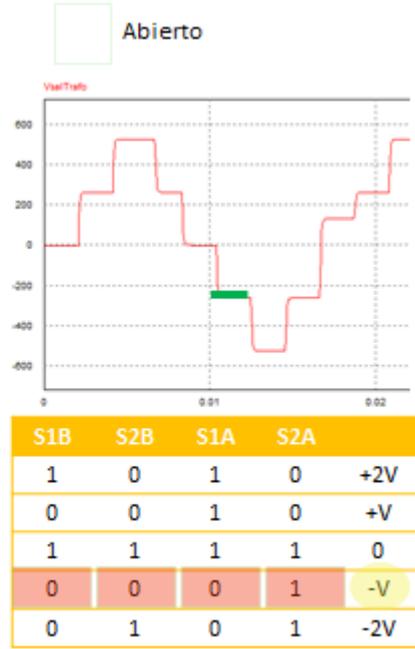
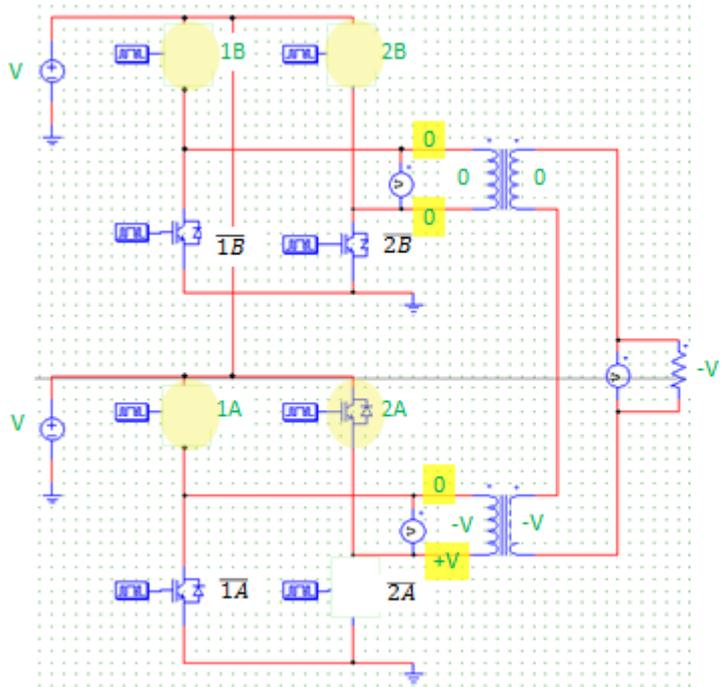


S1B	S2B	S1A	S2A	
1	0	1	0	+2V
0	0	1	0	+V
1	1	1	1	0
0	0	0	1	-V
0	1	0	1	-2V

SIMULACION PASO 3



SIMULACION PASO 4



SIMULACION PASO 5

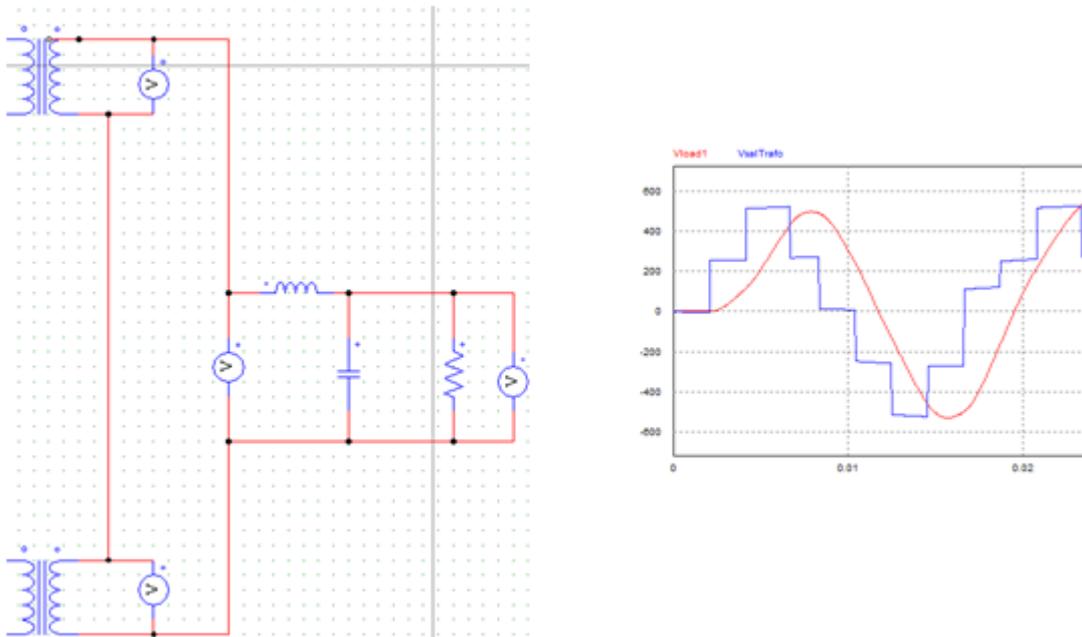
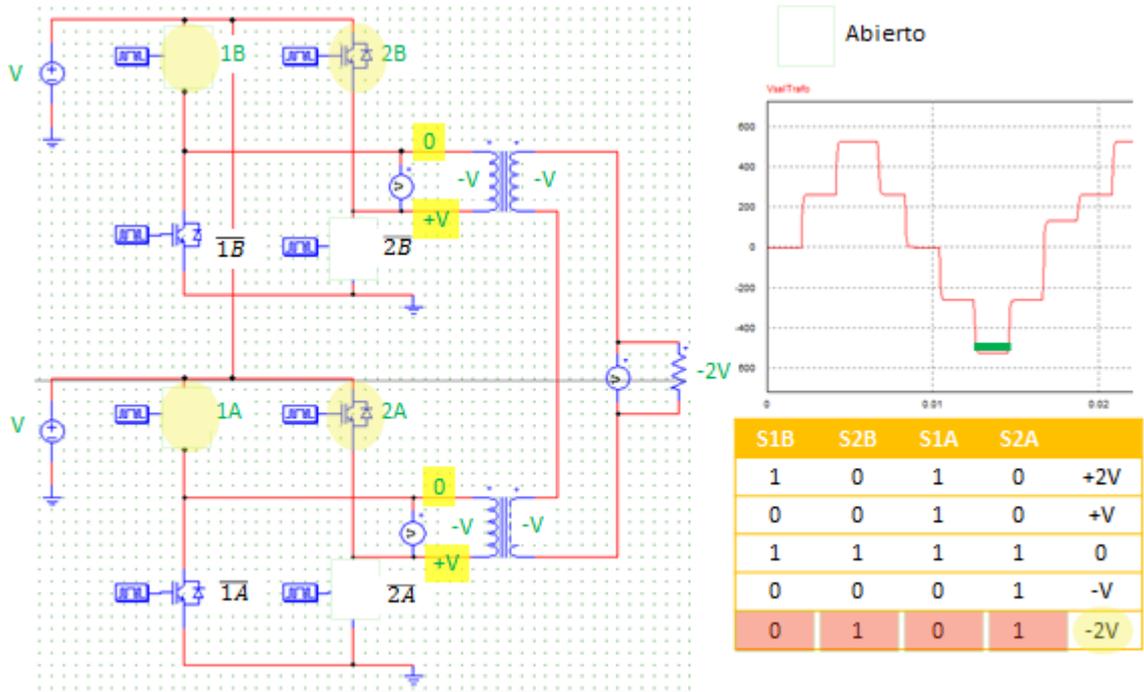


Fig. 5.2 señal con filtro de salida del inversor multinivel de dos etapas

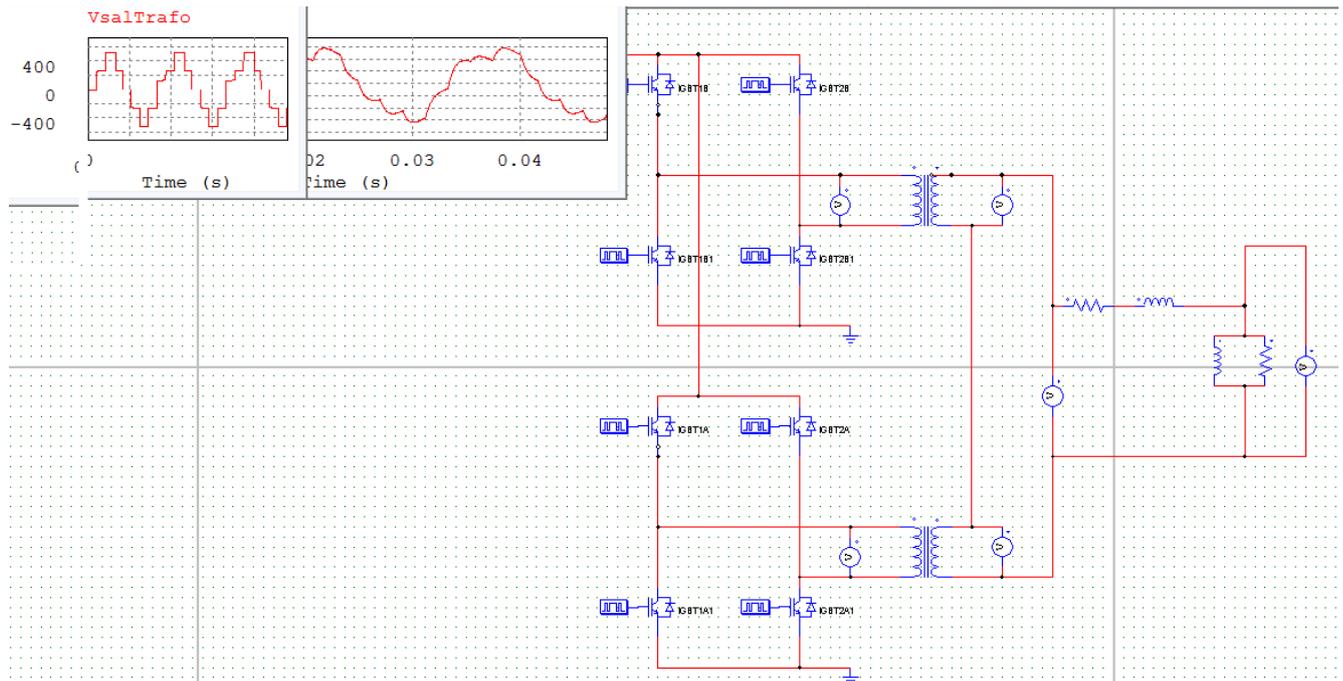


Fig.5.3 Inversor monofásico multinivel de dos etapas con carga inductiva

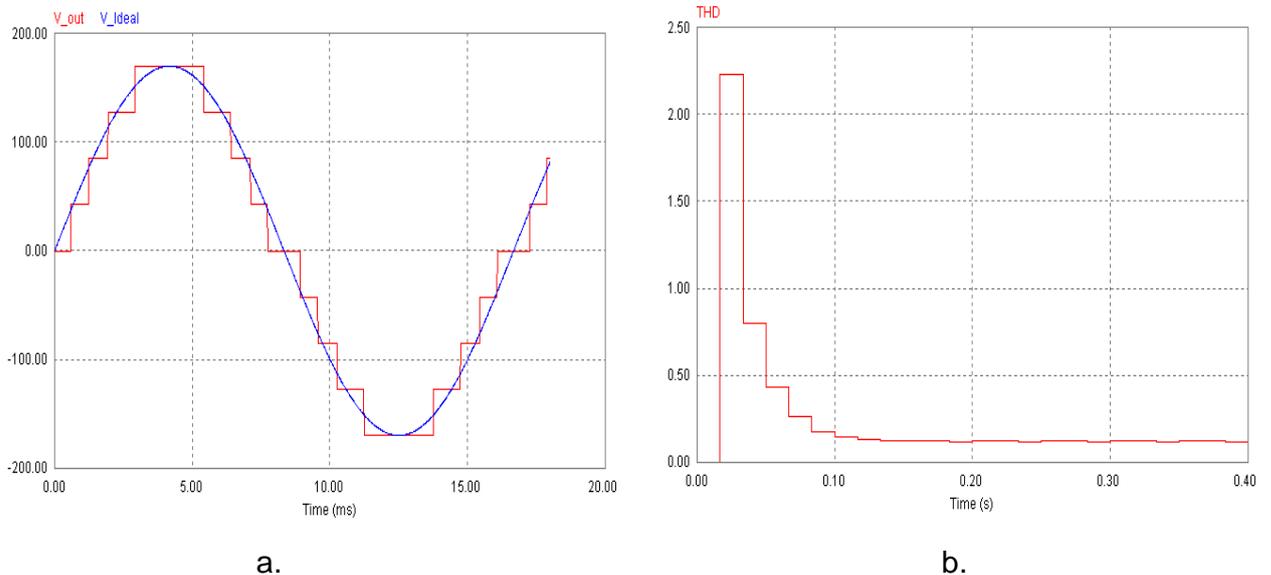


Fig. 5.4 (a) Señal de salida (b) THD del inversor multinivel de 2 etapas [3]

En la figura 5.4a, se observa el voltaje de salida de un inversor multinivel de dos etapas, con nueve niveles de salida 4 positivos y 4 negativos, más el cero (0) y en la Fig. 5.4b, para una carga inductiva la simulación arroja una distorsión armónica total (TDH) de 2.3 y que al transcurrir el tiempo el THD tiende a 0.2, la carga inductiva y la salida del inversor con transformador de diferente relación de transformación reduce la distorsión armónica, teniendo una onda de mejor calidad en la salida.

CONCLUSIONES

- 1** Al comparar el inversor monofásico modulado por ancho de pulso de dos niveles $+V$ y $-V$, con el inversor multinivel de fuente común o el de fuente independiente, el que tiene mayor ventaja es el inversor multinivel, debido a la atenuación de armónicos y a la corriente con menor rizo en la salida.
- 2** Entre los inversores multinivel de fuente común y el de fuente independiente, el que mejor prestación tiene es el de fuente común, debido a que atenúa más la distorsión armónica.
- 3** En los inversores multinivel, cuando se tiene mayor número de etapas, mayor es el número de niveles en la tensión de salida, aproximándose más a la forma de onda deseada.
- 4** Las señales de control, en la conmutación de los transistores de potencia, deben incluir en los tiempos de disparo un tiempo muerto o de retardo en la puerta del transistor, para evitar un corto circuito en la fuente de alimentación.
- 5** En los inversores multinivel con transformador de salida y de diferente relación de transformación, los secundarios de los transformadores de salida, deben instalarse en cascada para maximizar los niveles de tensión de salida.
- 6** Como sistema de seguridad y evitar la destrucción del equipo ante cualquier corto circuito, es necesario aislar eléctricamente la etapa de control, con el sistema de potencia del inversor multinivel.
- 7** Al instalar un filtro pasivo de segundo orden a la salida del inversor, la señal de salida mejora sustancialmente, porque atenúa el tercer, quinto y séptimo armónico.

RECOMENDACIONES

- 1** Al comparar los dos tipos de inversores, el modulado por ancho de pulso y el multinivel, se recomienda el inversor multinivel debido al bajo contenido armónico.
- 2** Al poner en práctica o uso el inversor multinivel, se recomienda el uso de batería de 24 voltios de alto amperaje de 100 amperios en adelante para tener buena autonomía de funcionamiento.
- 3** El inversor de tres etapas, puede ser usado para trabajar con motores eléctricos y para uso de equipos de oficina, por su bajo contenido armónico.

GLOSARIO DE TERMINOS

Carga resistiva: son aquellas, cuando el consumo se produce sobre una resistencia, donde la corriente está en fase con la tensión.

Carga inductiva: son aquellas en las que el consumo se produce principalmente sobre una bobina y la corriente queda retrasada 90° respecto de la tensión.

Cadena de frío: es el proceso de conservación, manejo y distribución de vacunas y alimentos.

Circuito Bootstrap: es el circuito que aprovecha la carga de un capacitor, para usarlo como fuente flotante, en la activación y desactivación del transistor principal.

Circuito driver: es un dispositivo electrónico y controlador básico, que permite al sistema comunicarse entre una entrada y una salida se encarga de adaptar la señal de control para el IGBT, para que el transistor trabaje en la zona óhmica o de corte y tiene la siguiente característica: tiene una alta impedancia de entrada, posee adaptador de niveles de tensión (TTL-CMOS) o viceversa, corriente de salida necesaria para activar la puerta del IGBT, para realizar la conmutación, posee tiempo de retardo o tiempo muerto, para la aplicación de encendido y apagado.

Distorsión armónica total (TDH): es una medida de cuán alejado esta una onda de tensión senoidal, en relación de su componente fundamental, este valor se expresa en porcentaje.

Factor de potencia (f.p.d.): se define como la relación entre la potencia activa P y la potencia aparente S . Da una medida de la capacidad de una carga de absorber potencia activa. Por esta razón, $f.p.d. = 1$ en cargas puramente resistivas; y en elementos inductivos y capacitivos ideales sin resistencia $f.p.d. = 0$.

IGBT: el transistor bipolar de puerta aislada, conocido por la sigla IGBT, del inglés Insulated Gate Bipolar Transistor, es un dispositivo semiconductor, que generalmente se aplica como interruptor controlado en circuitos de electrónica de potencia, este dispositivo se comporta como un transistor de unión, en el paso de corte a saturación y como un FET, en el paso de saturación a corte, de modo que se tiene que tratar de no salir de la zona segura de funcionamiento, tanto de saturación a corte, como de corte a saturación.

Inversor monofásico: es un procesador estático de energía, donde su función es cambiar un voltaje de entrada V_{cd} a un voltaje simétrico V_{CA} , de magnitud y frecuencia deseada, usando señales de control a dispositivos de encendido y apagado.

Inversor multinivel: es una estructura de inversores puente completo, dispuestos en cascada, cuya salida es una onda casi senoidal, obtenidos a partir de varios niveles de voltaje cd.

Inversor multinivel simétrico: tienen en cada circuito puente, fuentes de alimentación independientes del mismo valor de tensión.

Inversor multinivel asimétrico: tienen en cada circuito puente, fuentes de alimentación independientes pero de diferente valor de tensión.

Índice de modulación: el índice de modulación, es una relación sin unidad y se utiliza sólo para describir la profundidad de la modulación, lograda para una señal modulada en amplitud y frecuencia dada.

Índice de modulación en Amplitud: es la relación entre la amplitud de la señal moduladora (V_{senp}) y la amplitud de la señal portadora (V_{trip}).

Índice de modulación en frecuencia: Es la relación entre la frecuencia de la señal portadora (f_{tri}) y la frecuencia de la señal moduladora (f_{sen}).

Modulación en ancho de pulso: el principio básico de esta modulación consiste en comparar la señal de control o moduladora, con una señal portadora o triangular, generando una modulación en ancho de pulso.

Modulación bipolar: es un tipo básico de modulación en ancho de pulso, en un inversor tipo puente de dos ramas con cuatro interruptores, en el que el modulador o circuito de control se encarga de activar los cuatro interruptores del inversor tipo puente, donde la tensión de salida oscila continuamente entre el valor positivo $+V_{dc}$ y su valor negativo $-V_{dc}$.

Modulación unipolar: es un tipo básico de modulación en ancho de pulso, en un inversor tipo puente de dos ramas con cuatro interruptores, en el que el modulador o circuito de control activa por separado cada rama del inversor y comparten la misma señal portadora, pero a una rama se le aplica la señal de control con un desfase respecto a la otra, obteniendo que para semiciclos positivos, la tensión de salida conmute entre $+V_{dc}$ y 0, mientras que para el otro semiciclo negativo conmute de $-V_{dc}$ y 0.

Opto acoplador: es un dispositivo electrónico diseñado con el propósito de aislar eléctricamente a otros dispositivos, los cuales pueden ser sensibles a interferencias y perturbaciones provocadas en otras etapas,

Transformador eléctrico: es una máquina electromagnética, que se usa para aumentar o disminuir una fuerza electromotriz, ya sea una tensión eléctrica o voltaje, también se puede usar para aislar eléctricamente un circuito.

UPS: es un sistema o dispositivo electrónico, que proporciona energía de 220V AC ininterrumpida, a una determinada carga durante cierto tiempo, luego de una interrupción del suministro eléctrico de Red de 220VAC, gracias a unas baterías de soporte que alimenta el circuito inversor del UPS.

AVR: regulador automático de voltaje.

LLAVE DE TRANSFERENCIA: es un relé de conmutación que pasa de la línea primaria de alimentación a la alterna o viceversa.

UCI: unidad de cuidados intensivos

IGSS: instituto general de servicios de salud

EESS: establecimientos de salud.

MINSA: Ministerio de Salud.

Red LEM: Red Lima Este Metropolitana

1KVA: 1000 volt amperios o potencia aparente, que multiplicado por el $\cos \phi$ da la pote

ANEXO A



STGP10NC60H

N-channel 10A - 600V - TO-220

VeryfastPowerMESH™ IGBT

Features

Type	V _{CES}	V _{CE(sat)} (Max)@	I _C @100°C
STGP10NC60H	600V	< 2.5V	10A

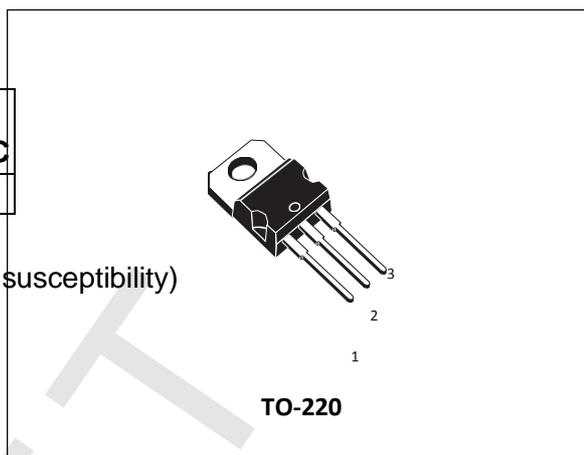
- Low on-voltage drop (V_{cesat})
- Low C_{RES} / C_{IES} ratio (no cross-conduction susceptibility)

Description

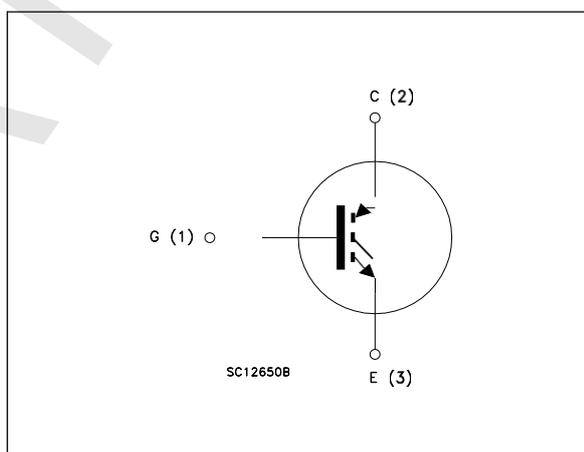
Using the latest high voltage technology based on a patented strip layout, STMicroelectronics has designed an advanced family of IGBTs, the PowerMESH™ IGBTs, with outstanding performances. The suffix "H" identifies a family optimized for high frequency applications in order to achieve very high switching performances (reduced t_{fall}) maintaining a low voltage drop.

Applications

- High frequency motor controls
- SMPS and PFC in both hard switch and resonant topologies
- Motor drivers



Internal schematic diagram



NGTB50N60FWG

IGBT

This Insulated Gate Bipolar Transistor (IGBT) features a robust and cost effective Trench construction, and provides superior performance in demanding switching applications, offering both low on state voltage and minimal switching loss.

Features

- Optimized for Very Low V_{CEsat}
- Low Switching Loss Reduces System Power Dissipation
- Soft Fast Reverse Recovery Diode
- 5 μ s Short-Circuit Capability
- These are Pb-Free Devices

Typical Applications

- Solar Inverters
- Uninterruptible Power Supplies (UPS)
- Motor Drives

ABSOLUTE MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-emitter voltage	V_{CES}	600	V
Collector current @ $T_C = 25^\circ\text{C}$ @ $T_C = 100^\circ\text{C}$	I_C	100 50	A
Pulsed collector current, T_{pulse} limited by T_{Jmax}	I_{CM}	200	A
Diode Forward Current @ $T_C = 25^\circ\text{C}$ @ $T_C = 100^\circ\text{C}$	I_F	100 50	A
Diode Pulsed Current T_{pulse} limited by T_{Jmax}	I_{FM}	200	A
Short-circuit withstand time $V_{GE} = 15\text{ V}$, $V_{CE} = 300\text{ V}$, $T_J \leq +150^\circ\text{C}$	t_{SC}	5	μ s
Gate-emitter voltage Transient Gate-Emitter Voltage	V_{GE}	± 20 ± 30	V
Power Dissipation @ $T_C = 25^\circ\text{C}$ @ $T_C = 100^\circ\text{C}$	P_D	223 89	W
Operating junction temperature range	T_J	-55 to +150	$^\circ\text{C}$
Storage temperature range	T_{stg}	-55 to +150	$^\circ\text{C}$
Lead temperature for soldering, 1/8" from case for 5 seconds	T_{SLD}	260	$^\circ\text{C}$

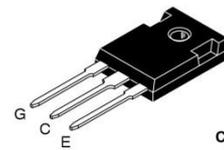
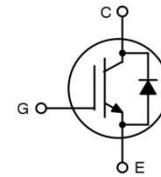
Stresses exceeding Maximum Ratings may damage the device. Maximum Ratings are stress ratings only. Functional operation above the Recommended Operating Conditions is not implied. Extended exposure to stresses above the Recommended Operating Conditions may affect device reliability.



ON Semiconductor®

<http://onsemi.com>

50 A, 600 V
 $V_{CEsat} = 1.45\text{ V}$
 $E_{OFF} = 1.20\text{ mJ}$



TO-247
CASE 340L
STYLE 4

MARKING DIAGRAM



A = Assembly Location
Y = Year
WW = Work Week
G = Pb-Free Package

ORDERING INFORMATION

Device	Package	Shipping
NGTB50N60FWG	TO-247 (Pb-Free)	30 Units / Rail

NGTB50N60FWG

THERMAL CHARACTERISTICS

Rating	Symbol	Value	Unit
Thermal resistance junction-to-case, for IGBT	$R_{\theta JC}$	0.56	$^{\circ}\text{C}/\text{W}$
Thermal resistance junction-to-case, for Diode	$R_{\theta JC}$	0.74	$^{\circ}\text{C}/\text{W}$
Thermal resistance junction-to-ambient	$R_{\theta JA}$	40	$^{\circ}\text{C}/\text{W}$

ELECTRICAL CHARACTERISTICS ($T_J = 25^{\circ}\text{C}$ unless otherwise specified)

Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
-----------	-----------------	--------	-----	-----	-----	------

STATIC CHARACTERISTIC

Collector-emitter breakdown voltage, gate-emitter short-circuited	$V_{GE} = 0\text{ V}, I_C = 500\ \mu\text{A}$	$V_{(BR)CES}$	600	-	-	V
Collector-emitter saturation voltage	$V_{GE} = 15\text{ V}, I_C = 50\text{ A}$ $V_{GE} = 15\text{ V}, I_C = 50\text{ A}, T_J = 150^{\circ}\text{C}$	V_{CEsat}	1.25 -	1.45 1.7	1.7 -	V
Gate-emitter threshold voltage	$V_{GE} = V_{CE}, I_C = 350\ \mu\text{A}$	$V_{GE(th)}$	4.5	5.5	6.5	V
Collector-emitter cut-off current, gate-emitter short-circuited	$V_{GE} = 0\text{ V}, V_{CE} = 600\text{ V}$ $V_{GE} = 0\text{ V}, V_{CE} = 600\text{ V}, T_J = 150^{\circ}\text{C}$	I_{CES}	-	-	0.5 2	mA
Gate leakage current, collector-emitter short-circuited	$V_{GE} = 20\text{ V}, V_{CE} = 0\text{ V}$	I_{GES}	-	-	200	nA

DYNAMIC CHARACTERISTIC

Input capacitance	$V_{CE} = 20\text{ V}, V_{GE} = 0\text{ V}, f = 1\text{ MHz}$	C_{ies}	-	7300	-	pF
Output capacitance		C_{oes}	-	275	-	
Reverse transfer capacitance		C_{res}	-	170	-	
Gate charge total	$V_{CE} = 480\text{ V}, I_C = 50\text{ A}, V_{GE} = 15\text{ V}$	Q_g	-	310	-	nC
Gate to emitter charge		Q_{ge}	-	60	-	
Gate to collector charge		Q_{gc}	-	150	-	

SWITCHING CHARACTERISTIC, INDUCTIVE LOAD

Turn-on delay time	$T_J = 25^{\circ}\text{C}$ $V_{CC} = 400\text{ V}, I_C = 50\text{ A}$ $R_g = 10\ \Omega$ $V_{GE} = 0\text{ V}/15\text{ V}$	$t_{d(on)}$	-	117	-	ns
Rise time		t_r	-	43	-	
Turn-off delay time		$t_{d(off)}$	-	285	-	
Fall time		t_f	-	105	-	
Turn-on switching loss		E_{on}	-	1.1	-	
Turn-off switching loss	E_{off}	-	1.2	-		
Total switching loss	E_{ts}	-	2.3	-		
Turn-on delay time	$T_J = 150^{\circ}\text{C}$ $V_{CC} = 400\text{ V}, I_C = 50\text{ A}$ $R_g = 10\ \Omega$ $V_{GE} = 0\text{ V}/15\text{ V}$	$t_{d(on)}$	-	112	-	ns
Rise time		t_r	-	45	-	
Turn-off delay time		$t_{d(off)}$	-	300	-	
Fall time		t_f	-	214	-	
Turn-on switching loss		E_{on}	-	1.4	-	
Turn-off switching loss	E_{off}	-	2.0	-		
Total switching loss	E_{ts}	-	3.4	-		

NGTB50N60FWG

ELECTRICAL CHARACTERISTICS ($T_J = 25^\circ\text{C}$ unless otherwise specified)

Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
DIODE CHARACTERISTIC						
Forward voltage	$V_{GE} = 0\text{ V}, I_F = 50\text{ A}$ $V_{GE} = 0\text{ V}, I_F = 50\text{ A}, T_J = 150^\circ\text{C}$	V_F	1.4 -	1.95 2.1	2.5 -	V
Reverse recovery time	$T_J = 25^\circ\text{C}$ $I_F = 50\text{ A}, V_R = 200\text{ V}$ $di_F/dt = 200\text{ A}/\mu\text{s}$	t_{rr}	-	77	-	ns
Reverse recovery charge		Q_{rr}	-	0.4	-	μC
Reverse recovery current		I_{rrm}	-	8	-	A

NGTB75N60SWG

IGBT - Inverter Welding

This Insulated Gate Bipolar Transistor (IGBT) features a robust and cost effective Trench construction, and provides superior performance in demanding switching applications, offering both low on state voltage and minimal switching loss. The IGBT is well suited for welding applications. Incorporated into the device is a soft and fast co-packaged free wheeling diode with a low forward voltage.

Features

- $T_{Jmax} = 175^{\circ}C$
- Soft Fast Reverse Recovery Diode
- Optimized for High Speed Switching
- 5 μs Short-Circuit Capability
- These are Pb-Free Devices

Typical Applications

- Welding

ABSOLUTE MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-emitter voltage	V_{CES}	600	V
Collector current @ $T_C = 25^{\circ}C$ @ $T_C = 100^{\circ}C$	I_C	100 75	A
Diode Forward Current @ $T_C = 25^{\circ}C$ @ $T_C = 100^{\circ}C$	I_F	100 75	A
Diode Pulsed Current T_{PULSE} Limited by T_J Max	I_{FM}	200	A
Pulsed collector current, T_{pulse} limited by T_{Jmax}	I_{CM}	200	A
Short-circuit withstand time $V_{GE} = 15 V, V_{CE} = 400 V,$ $T_J \leq +150^{\circ}C$	t_{SC}	5	μs
Gate-emitter voltage	V_{GE}	± 20	V
Transient gate-emitter voltage ($T_{PULSE} = 5 \mu s, D < 0.10$)		± 30	V
Power Dissipation @ $T_C = 25^{\circ}C$ @ $T_C = 100^{\circ}C$	P_D	595 265	W
Operating junction temperature range	T_J	-55 to +175	$^{\circ}C$
Storage temperature range	T_{stg}	-55 to +175	$^{\circ}C$
Lead temperature for soldering, 1/8" from case for 5 seconds	T_{SLD}	260	$^{\circ}C$

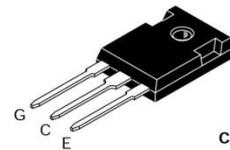
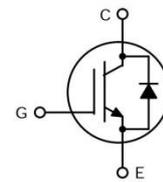
Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.



ON Semiconductor®

www.onsemi.com

75 A, 600 V
 $V_{CEsat} = 1.70 V$
 $E_{OFF} = 1.0 mJ$



TO-247
CASE 340AL

MARKING DIAGRAM



A = Assembly Location
Y = Year
WW = Work Week
G = Pb-Free Package

ORDERING INFORMATION

Device	Package	Shipping
NGTB75N60SWG	TO-247 (Pb-Free)	30 Units / Rail

NGTB75N60SWG

THERMAL CHARACTERISTICS

Rating	Symbol	Value	Unit
Thermal resistance junction-to-case, for IGBT	$R_{\theta JC}$	0.28	$^{\circ}\text{C}/\text{W}$
Thermal resistance junction-to-case, for Diode	$R_{\theta JC}$	0.62	$^{\circ}\text{C}/\text{W}$
Thermal resistance junction-to-ambient	$R_{\theta JA}$	40	$^{\circ}\text{C}/\text{W}$

ELECTRICAL CHARACTERISTICS ($T_J = 25^{\circ}\text{C}$ unless otherwise specified)

Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
-----------	-----------------	--------	-----	-----	-----	------

STATIC CHARACTERISTIC

Collector-emitter breakdown voltage, gate-emitter short-circuited	$V_{GE} = 0\text{ V}, I_C = 500\ \mu\text{A}$	$V_{(BR)CES}$	600	-	-	V
Collector-emitter saturation voltage	$V_{GE} = 15\text{ V}, I_C = 75\text{ A}$ $V_{GE} = 15\text{ V}, I_C = 75\text{ A}, T_J = 175^{\circ}\text{C}$	V_{CEsat}	1.50 -	1.70 1.85	2.00 -	V
Gate-emitter threshold voltage	$V_{GE} = V_{CE}, I_C = 350\ \mu\text{A}$	$V_{GE(th)}$	4.5	5.5	6.5	V
Collector-emitter cut-off current, gate-emitter short-circuited	$V_{GE} = 0\text{ V}, V_{CE} = 600\text{ V}$ $V_{GE} = 0\text{ V}, V_{CE} = 600\text{ V}, T_J = 175^{\circ}\text{C}$	I_{CES}	-	-	0.1 4.0	mA
Gate leakage current, collector-emitter short-circuited	$V_{GE} = 20\text{ V}, V_{CE} = 0\text{ V}$	I_{GES}	-	-	200	nA

DYNAMIC CHARACTERISTIC

Input capacitance	$V_{CE} = 20\text{ V}, V_{GE} = 0\text{ V}, f = 1\text{ MHz}$	C_{ies}	-	7500	-	pF
Output capacitance		C_{oes}	-	300	-	
Reverse transfer capacitance		C_{res}	-	190	-	
Gate charge total	$V_{CE} = 480\text{ V}, I_C = 75\text{ A}, V_{GE} = 15\text{ V}$	Q_g	-	310	-	nC
Gate to emitter charge		Q_{ge}	-	60	-	
Gate to collector charge		Q_{gc}	-	150	-	

SWITCHING CHARACTERISTIC, INDUCTIVE LOAD

Turn-on delay time	$T_J = 25^{\circ}\text{C}$ $V_{CC} = 400\text{ V}, I_C = 75\text{ A}$ $R_g = 10\ \Omega$ $V_{GE} = 0\text{ V}/15\text{ V}$	$t_{d(on)}$	-	110	-	ns
Rise time		t_r	-	48	-	
Turn-off delay time		$t_{d(off)}$	-	270	-	
Fall time		t_f	-	70	-	
Turn-on switching loss		E_{on}	-	1.5	-	
Turn-off switching loss	E_{off}	-	1.0	-		
Total switching loss	E_{TS}	-	2.5	-		
Turn-on delay time	$T_J = 150^{\circ}\text{C}$ $V_{CC} = 400\text{ V}, I_C = 75\text{ A}$ $R_g = 10\ \Omega$ $V_{GE} = 0\text{ V}/15\text{ V}$	$t_{d(on)}$	-	100	-	ns
Rise time		t_r	-	50	-	
Turn-off delay time		$t_{d(off)}$	-	280	-	
Fall time		t_f	-	100	-	
Turn-on switching loss		E_{on}	-	1.9	-	
Turn-off switching loss	E_{off}	-	1.8	-		
Total switching loss	E_{TS}	-	3.7	-		

DIODE CHARACTERISTIC

Forward voltage	$V_{GE} = 0\text{ V}, I_F = 75\text{ A}$ $V_{GE} = 0\text{ V}, I_F = 50\text{ A}, T_J = 175^{\circ}\text{C}$	V_F	1.70 -	2.20 2.40	2.90 -	V
Reverse recovery time	$T_J = 25^{\circ}\text{C}$ $I_F = 75\text{ A}, V_R = 200\text{ V}$ $di_F/dt = 200\text{ A}/\mu\text{s}$	t_{rr}	-	80	-	ns
Reverse recovery charge		Q_{rr}	-	0.40	-	μC
Reverse recovery current		I_{rrm}	-	8	-	A

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

IR2110/IR2113(S)

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O}+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

Packages

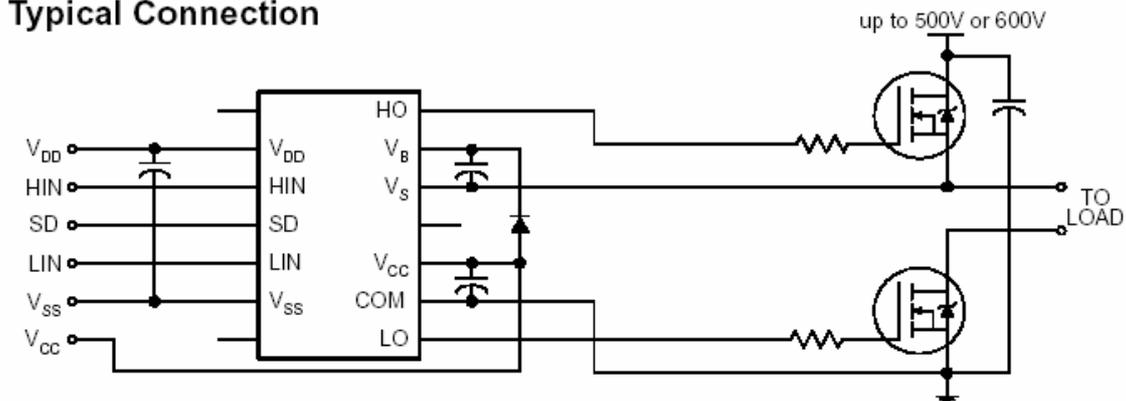


14-Lead PDIP
IR2110/IR2113



16-Lead SOIC
IR2110S/IR2113S

Typical Connection



(Refer to Lead Assignments for correct pin configuration). This/These diagram(s) show electrical connections only. Please refer to our Application Notes and DesignTips for proper circuit board layout.

IR2110/IR2113 (S)

International
IOR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V _B	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3		
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3		
V _{CC}	Low side fixed supply voltage	-0.3	25		
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3		
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25		
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3		
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3		
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50		V/ns
P _D	Package power dissipation @ T _A ≤ +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C	
T _S	Storage temperature	-55	150		
T _L	Lead temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 3	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	°C

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110)	—	—	—		10
		(IR2113)	—	—	—	20	

Static Electrical Characteristics

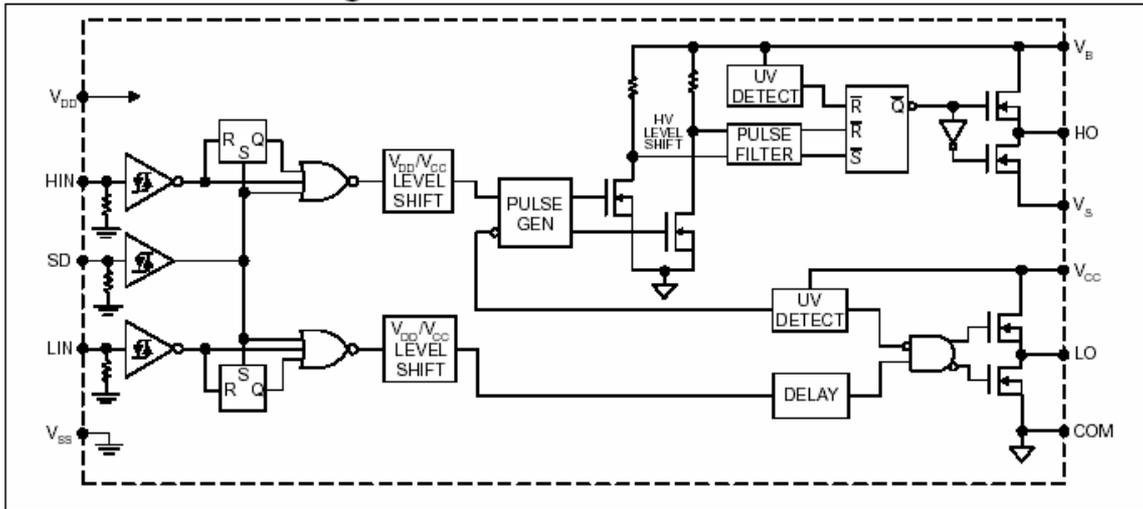
V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0	$V_{IN} = 0V$	
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

IR2110/IR2113 (S)



Functional Block Diagram



Lead Definitions

Symbol	Description
V _{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V _{SS}	Logic ground
V _B	High side floating supply
HO	High side gate drive output
V _S	High side floating supply return
V _{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments

<p>14 Lead PDIP</p>	<p>16 Lead SOIC (Wide Body)</p>
IR2110/IR2113	IR2110S/IR2113S
Part Number	

IR2110/IR2113 (S)

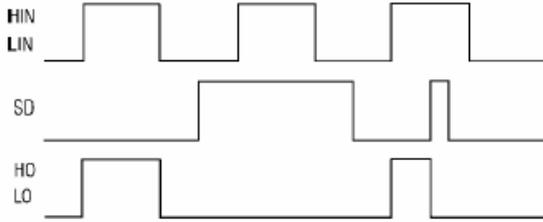


Figure 1. Input/Output Timing Diagram

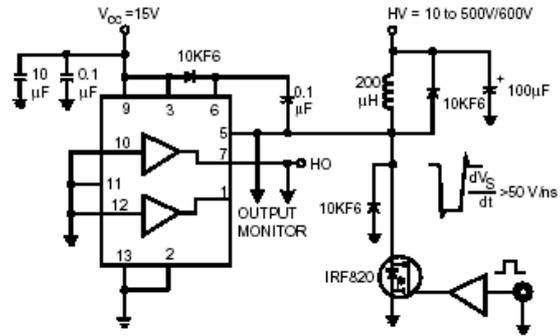


Figure 2. Floating Supply Voltage Transient Test Circuit

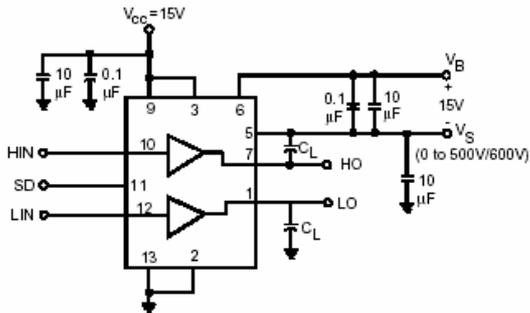


Figure 3. Switching Time Test Circuit

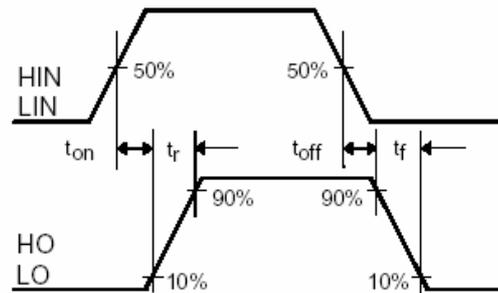


Figure 4. Switching Time Waveform Definition

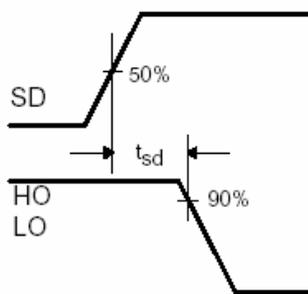


Figure 5. Shutdown Waveform Definitions

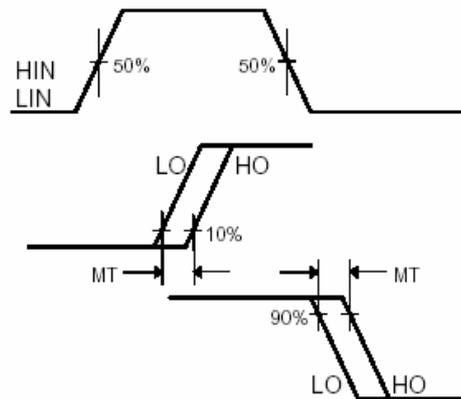


Figure 6. Delay Matching Waveform Definitions

IR2110/IR2113(S)

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O}+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

Packages

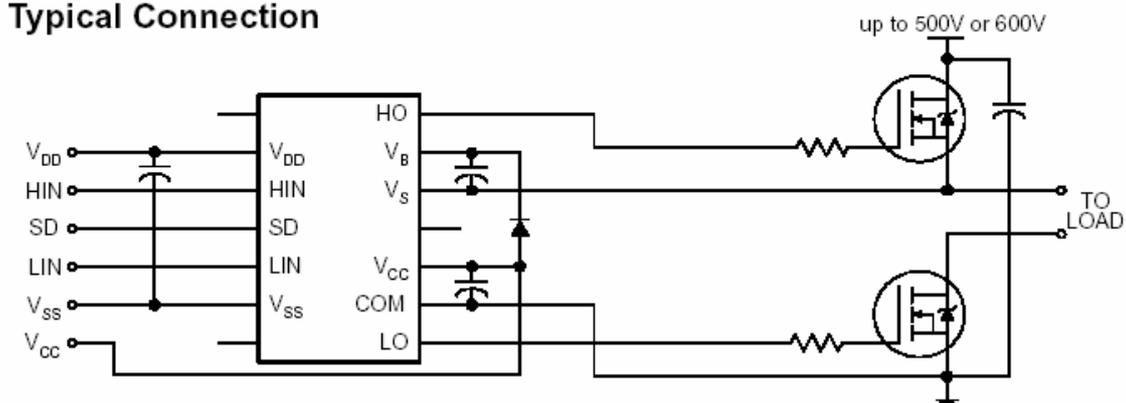


14-Lead PDIP
IR2110/IR2113



16-Lead SOIC
IR2110S/IR2113S

Typical Connection



(Refer to Lead Assignments for correct pin configuration). This/These diagram(s) show electrical connections only. Please refer to our Application Notes and DesignTips for proper circuit board layout.

IR2110/IR2113 (S)

International
IR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V _B	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3		
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3		
V _{CC}	Low side fixed supply voltage	-0.3	25		
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3		
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25		
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3		
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3		
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50		V/ns
P _D	Package power dissipation @ T _A ≤ +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C	
T _S	Storage temperature	-55	150		
T _L	Lead temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 3	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	°C

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110)	—	—	—		10
		(IR2113)	—	—	—	20	

Static Electrical Characteristics

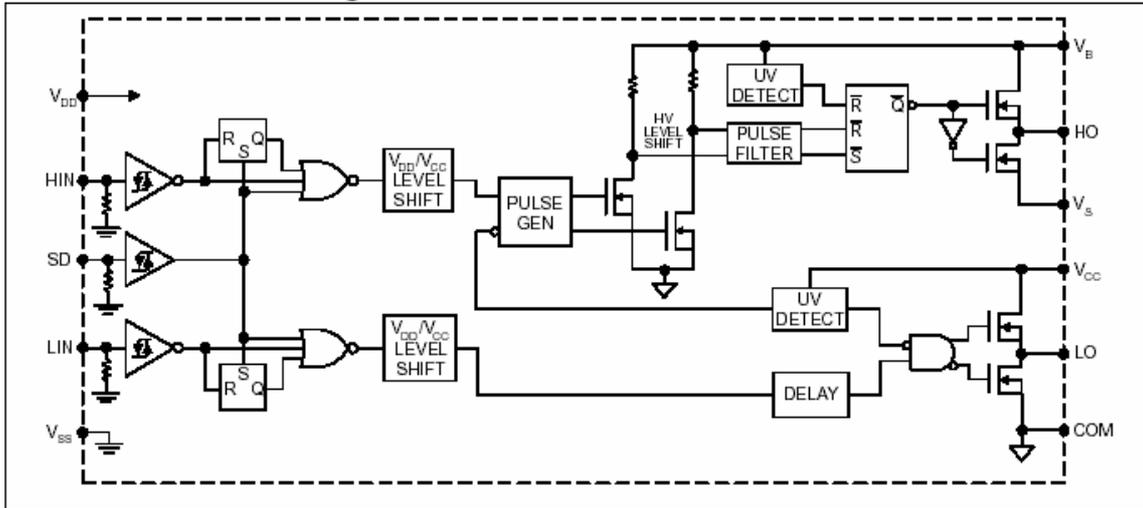
V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0	$V_{IN} = 0V$	
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

IR2110/IR2113 (S)



Functional Block Diagram



Lead Definitions

Symbol	Description
VDD	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
VSS	Logic ground
VB	High side floating supply
HO	High side gate drive output
VS	High side floating supply return
VCC	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments

<p>14 Lead PDIP</p>	<p>16 Lead SOIC (Wide Body)</p>
IR2110/IR2113	IR2110S/IR2113S
Part Number	

IR2110/IR2113 (S)

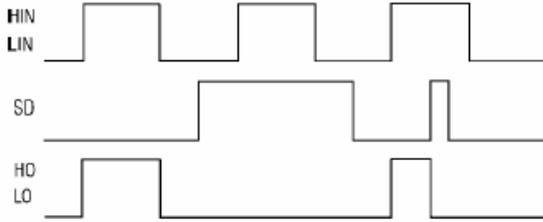


Figure 1. Input/Output Timing Diagram

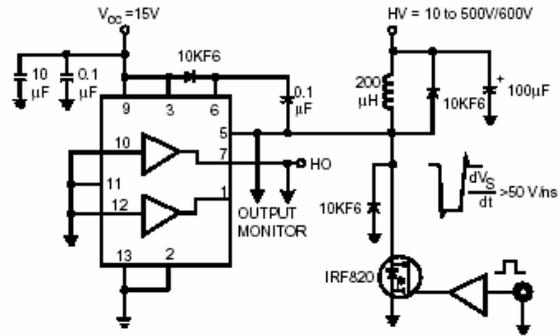


Figure 2. Floating Supply Voltage Transient Test Circuit

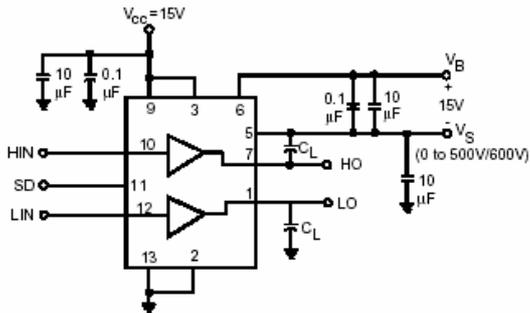


Figure 3. Switching Time Test Circuit

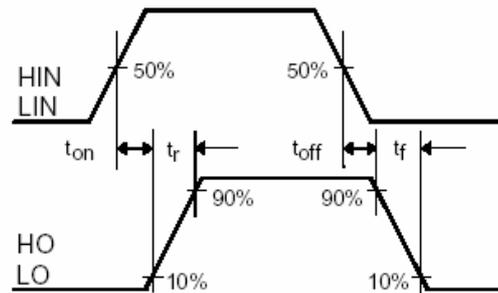


Figure 4. Switching Time Waveform Definition

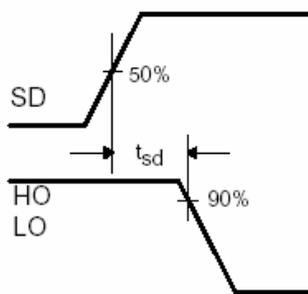


Figure 5. Shutdown Waveform Definitions

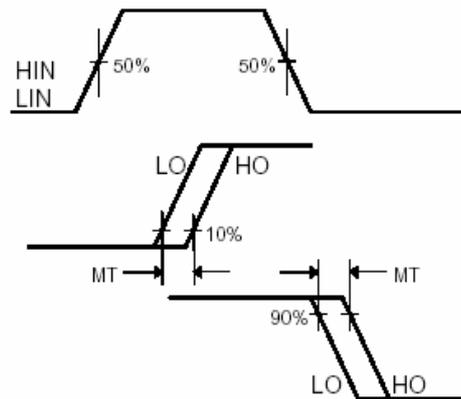


Figure 6. Delay Matching Waveform Definitions

OPTOACOPLADOR 6N137



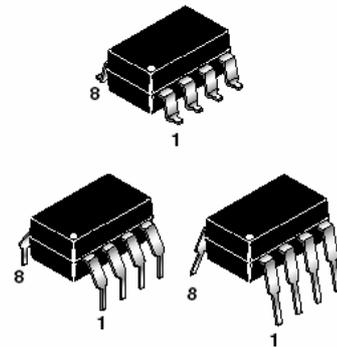
**HIGH SPEED-10 MBit/s
LOGIC GATE OPTOCOPLERS**

**SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611**

**DUAL-CHANNEL
HCPL-2630
HCPL-2631**

DESCRIPTION

The 6N137, HCPL-2601/2611 single-channel and HCPL-2630/2631 dual-channel optocouplers consist of a 850 nm AlGaAs LED, optically coupled to a very high speed integrated photodetector logic gate with a strobable output. This output features an open collector, thereby permitting wired OR outputs. The coupled parameters are guaranteed over the temperature range of -40°C to +85°C. A maximum input signal of 5 mA will provide a minimum output sink current of 13 mA (fan out of 8).
An internal noise shield provides superior common mode rejection of typically 10 kV/μs. The HCPL- 2601 and HCPL- 2631 has a minimum CMR of 5 kV/μs. The HCPL-2611 has a minimum CMR of 10 kV/μs.

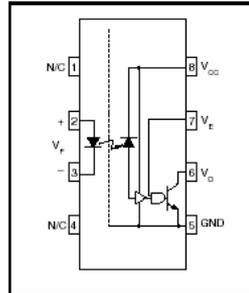


FEATURES

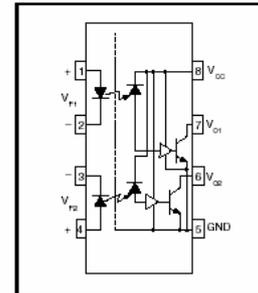
- Very high speed-10 MBit/s
- Superior CMR-10 kV/μs
- Double working voltage-480V
- Fan-out of 8 over -40°C to +85°C
- Logic gate output
- Storable output
- Wired OR-open collector
- U.L. recognized (File # E90700)

APPLICATIONS

- Ground loop elimination
- LSTTL to TTL, LSTTL or 5-volt CMOS
- Line receiver, data transmission
- Data multiplexing
- Switching power supplies
- Pulse transformer replacement
- Computer-peripheral interface



6N137
HCPL-2601
HCPL-2611



HCPL-2630
HCPL-2631

TRUTH TABLE
(Positive Logic)

Input	Enable	Output
H	H	L
L	H	H
H	L	H
L	L	H
H	NC	L
L	NC	H

A 0.1 μF bypass capacitor must be connected between pins 8 and 5.
(See note 1)



HIGH SPEED-10 MBit/s LOGIC GATE OPTOCOUPLERS

SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

ABSOLUTE MAXIMUM RATINGS (No derating required up to 85°C)			
Parameter	Symbol	Value	Units
Storage Temperature	T_{STG}	-55 to +125	°C
Operating Temperature	T_{OPR}	-40 to +85	°C
Lead Solder Temperature	T_{SOL}	260 for 10 sec	°C
EMITTER			
DC/Average Forward Input Current	I_F	50	mA
Single channel			
Dual channel (Each channel)		30	
Enable Input Voltage	V_E	5.5	V
Single channel			
Not to exceed V_{CC} by more than 500 mV			
Reverse Input Voltage	V_R	5.0	V
Power Dissipation	P_I	100	mW
Single channel			
Dual channel (Each channel)		45	
DETECTOR			
Supply Voltage	V_{CC} (1 minute max)	7.0	V
Output Current	I_O	50	mA
Single channel			
Dual channel (Each channel)		50	
Output Voltage	V_O	7.0	V
Collector Output	P_O	85	mW
Single channel			
Dual channel (Each channel)		60	

RECOMMENDED OPERATING CONDITIONS				
Parameter	Symbol	Min	Max	Units
Input Current, Low Level	I_{FL}	0	250	µA
Input Current, High Level	I_{FH}	*6.3	15	mA
Supply Voltage, Output	V_{CC}	4.5	5.5	V
Enable Voltage, Low Level	V_{EL}	0	0.8	V
Enable Voltage, High Level	V_{EH}	2.0	V_{CC}	V
Low Level Supply Current	T_A	-40	+85	°C
Fan Out (TTL load)	N		8	

* 6.3 mA is a guard banded value which allows for at least 20 % CTR degradation. Initial input current threshold value is 5.0 mA or less



HIGH SPEED-10 MBit/s LOGIC GATE OPTOCOUPLED

SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

ELECTRICAL CHARACTERISTICS ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$ Unless otherwise specified.)						
INDIVIDUAL COMPONENT CHARACTERISTICS						
Parameter	Test Conditions	Symbol	Min	Typ**	Max	Unit
EMITTER						
Input Forward Voltage	($I_F = 10\text{ mA}$) ($T_A = 25^\circ\text{C}$)	V_F		1.4	1.8	V
Input Reverse Breakdown Voltage	($I_R = 10\ \mu\text{A}$)	B_{VR}	5.0			V
Input Capacitance	($V_F = 0$, $f = 1\text{ MHz}$)	C_{IN}		60		pF
Input Diode Temperature Coefficient	($I_F = 10\text{ mA}$)	$\Delta V_F/\Delta T_A$		-1.4		mV/ $^\circ\text{C}$
DETECTOR						
High Level Supply Current	Single Channel Dual Channel ($V_{CC} = 5.5\text{ V}$, $I_F = 0\text{ mA}$) ($V_E = 0.5\text{ V}$)	I_{CCH}		7 10	10 15	mA
Low Level Supply Current	Single Channel Dual Channel ($V_{CC} = 5.5\text{ V}$, $I_F = 10\text{ mA}$) ($V_E = 0.5\text{ V}$)	I_{CCL}		9 14	13 21	mA
Low Level Enable Current	($V_{CC} = 5.5\text{ V}$, $V_E = 0.5\text{ V}$)	I_{EL}		-0.8	-1.6	mA
High Level Enable Current	($V_{CC} = 5.5\text{ V}$, $V_E = 2.0\text{ V}$)	I_{EH}		-0.6	-1.6	mA
High Level Enable Voltage	($V_{CC} = 5.5\text{ V}$, $I_F = 10\text{ mA}$)	V_{EH}	2.0			V
Low Level Enable Voltage	($V_{CC} = 5.5\text{ V}$, $I_F = 10\text{ mA}$) (Note 3)	V_{EL}			0.8	V
SWITCHING CHARACTERISTICS ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = 5\text{ V}$, $I_F = 7.5\text{ mA}$ Unless otherwise specified.)						
AC Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
Propagation Delay Time to Output High Level	(Note 4) ($T_A = 25^\circ\text{C}$) ($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Fig. 12)	T_{PLH}	20	45	75	ns
Propagation Delay Time to Output Low Level	(Note 5) ($T_A = 25^\circ\text{C}$) ($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Fig. 12)	T_{PHL}	25	45	75	ns
Pulse Width Distortion	($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Fig. 12)	$ T_{PHL} - T_{PLH} $		3	35	ns
Output Rise Time (10-90%)	($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Note 6) (Fig. 12)	t_r		50		ns
Output Fall Time (90-10%)	($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Note 7) (Fig. 12)	t_f		12		ns
Enable Propagation Delay Time to Output High Level	($I_F = 7.5\text{ mA}$, $V_{EH} = 3.5\text{ V}$) ($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Note 8) (Fig. 13)	t_{ELH}		20		ns
Enable Propagation Delay Time to Output Low Level	($I_F = 7.5\text{ mA}$, $V_{EH} = 3.5\text{ V}$) ($R_L = 350\ \Omega$, $C_L = 15\text{ pF}$) (Note 9) (Fig. 13)	t_{EHL}		20		ns
Common Mode Transient Immunity (at Output High Level)	($T_A = 25^\circ\text{C}$) $ V_{CM} = 50\text{ V}$, (Peak) ($I_F = 0\text{ mA}$, $V_{OH}(\text{Min.}) = 2.0\text{ V}$) 6N137, HCPL-2630 ($R_L = 350\ \Omega$) (Note 10) HCPL-2601, HCPL-2631 (Fig. 14) HCPL-2611 $V_{CM} = 400\text{ V}$	$ CM_H $	5000	10,000	10,000	V/ μs
Common Mode Transient Immunity (at Output Low Level)	($R_L = 350\ \Omega$) ($I_F = 7.5\text{ mA}$, $V_{OL}(\text{Max.}) = 0.8\text{ V}$) 6N137, HCPL-2630 $ V_{CM} = 50\text{ V}$ (Peak) HCPL-2601, HCPL-2631 ($T_A = 25^\circ\text{C}$) (Note 11) (Fig. 14) HCPL-2611 ($T_A = 25^\circ\text{C}$) $V_{CM} = 400\text{ V}$	$ CM_L $	5000	10,000	10,000	V/ μs

FAST RECOVERY RECTIFIER

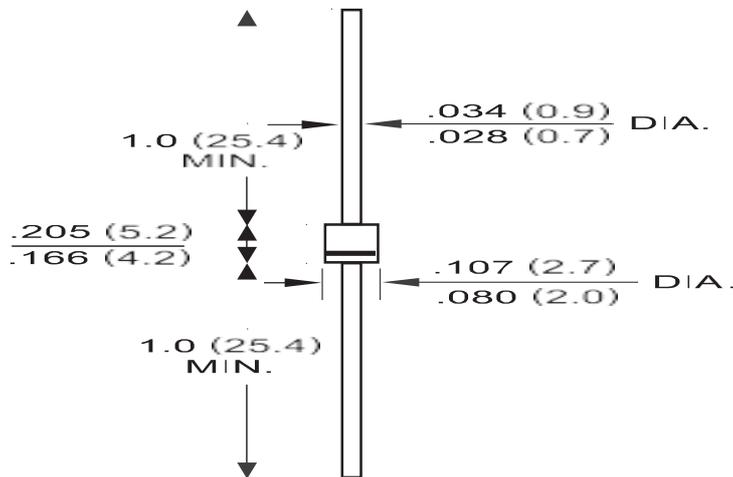
VOLTAGE RANGE - 50 to 1000 Volts CURRENT - 1.0 Ampere

MECHANICAL DATA

- * Case: Molded plastic
- * Epoxy: UL 94V-0 rate flameretardant
- * Lead: MIL-STD-202E, Method 208 guaranteed
- * Mounting position: Any
- * Weight: 0.33gram
- *

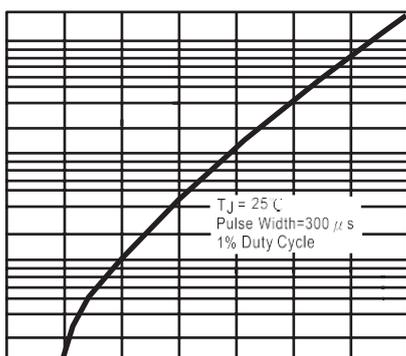
FEATURES

- * Fastswitching
- * Lowleakage
- * Low forward voltage drop
- * High current capability
- * High surge capability
- * Highreliability





Dimensions in inches and (millimeters)



PARAMETER	SYMBOL	FR1	FR1	FR1	FR1	FR1	FR1	FR1	FR1	UNITS
Maximum Recurrent Peak Voltage	VRRM	50	100	200	400	600	800	1000		Volts
Maximum RMS Voltage	VRMS	35	70	140	280	420	560	700		Volts
Maximum DC Blocking Voltage	VDC	50	100	200	400	600	800	1000		Volts
Maximum Average Forward Rectified Current TA = 75°C	IO	1.0								Amps
Peak Forward Surge Current 8.3 ms single half sine-wave Superimposed on rated load (JEDEC Method)	IFSM	30								Amps
Maximum Instantaneous Forward Voltage at 1.0A DC	VF	1.3								Volts
Maximum DC Reverse Current at Rated DC Blocking Voltage TA = 25°C	IR	5.0								uAmps
Maximum Full Load Reverse Current Full Cycle Average, .375*(9.5mm)leadlengthatTL=55°C		100								uAmps
Typical Junction Capacitance (Note 1)	CJ	15								pF
Maximum Reverse Recovery Time (Note 2)	Trr	150	150	150	150	250	500	500		nSec
Operating and Storage Temperature	TJ,TST	-65 to +150								C

ANEXO B

OFERTA DE SERVICIOS QUE EXISTEN EN LOS EESS DE LA RED LEM

a.- Consultorios externos y estrategias sanitarias o programas

- | | |
|--------------------|------------------------------------|
| .-Medicina general | .- inmunizaciones |
| .-Pediatría | |
| .-Cirugía | .-PCTBC |
| .-Ginecología | .-Salud del adolescente |
| .-Odontología | .- Malaria |
| .-Obstetricia | .-Planificación Familiar |
| .-Psicología | .-Medicina física y rehabilitación |
| .- Adulto Mayor | |
| .- nutrición | |

b.- Hospitalización

- | | |
|---------------|-----------------------------|
| .-Obstetricia | .-Atención al recién nacido |
| .-Pediatría | .- Neonatología |
| .-Cirugía | .- Medicina |
| .-Ginecología | .- Centro quirúrgico |

c.- Emergencia

Se brinda atención de emergencia de las especialidades de Gineco-Obstetricia, Pediatría, en los 4 establecimientos de nivel I-4 llamado Centro Materno Infantil y la atención es de 24 horas, estos Centros son CS. Miguel Grau ubicado en Chaclacayo, Cs. Tambo Viejo ubicado en la Molina, Cs. San Fernando ubicado en Ate, CS. Santa Anita ubicado en Santa Anita.

d.- Unidades de apoyo al diagnóstico y soporte a la atención

- .- Laboratorio clínico
- .- Diagnóstico por imágenes
- .- Farmacia
- .-Asistencia social
- .- Nutrición y dietética

ANEXO C

AREA DE SERVICIOS GENERALES

La Red LEM. Tiene el área de Servicios Generales, encargado de realizar el Mantenimiento Preventivo, correctivo y predictivo de los equipos Biomédicos, electromecánicos y de los vehículos como ambulancias, camionetas.

GESTIÓN DEL AREA DE SERVICIOS GENERALES

PLANIFICA todas las actividades de mantenimiento de los equipos Biomédicos y de las instalaciones de los 74 Centros de Salud, a través de órdenes de trabajo y de inventarios de fichas técnicas de los Equipos biomédicos

PROGRAMA los trabajos de mantenimiento de los Equipos Biomédicos, con criterios de prioridad, basado en Programas Presupuestales, de acuerdo a la existencia de recursos para optimizarlos, tomando nota de las ordenes de trabajo.

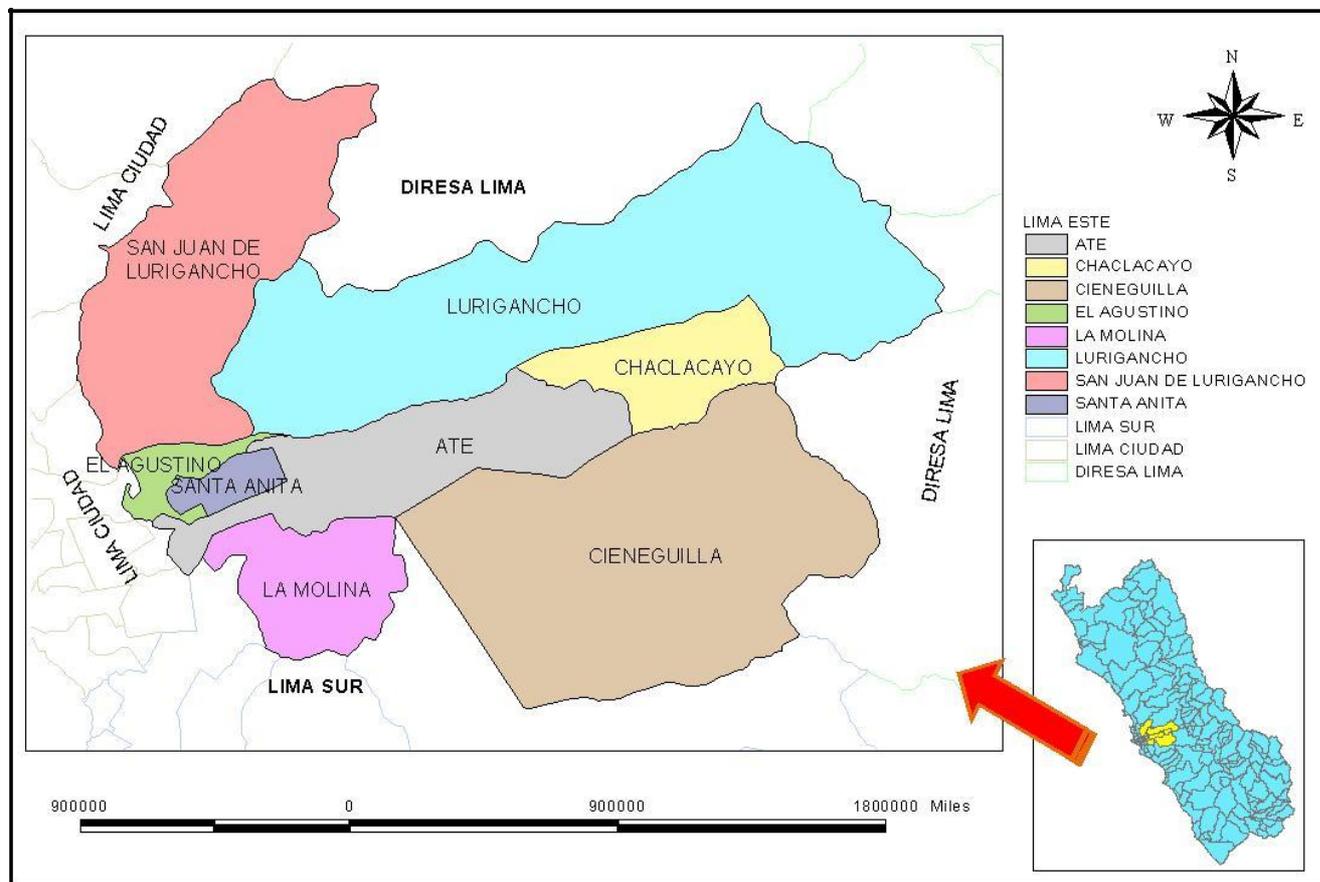
EJECUTA las órdenes de trabajo, de acuerdo a lo planificado y lo registra seleccionando la ficha técnica, si es mantenimiento Preventivo, Correctivo o predictivo y asignando recurso humano y físico.

SUPERVISA, verificando que las actividades se realicen de forma apropiada y que se cumpla en la hora y día señalado los trabajos realizados.

El Área de servicios Generales, está conformado por un Jefe de servicios Generales y dos supervisores, uno es el Ingeniero Biomédico quien se encarga de la elaboración del Plan Anual de Mantenimiento, Equipamiento y Reposición de Equipos según Resolución N° 148 /2013 MINSA y Resolución N° 533/2016/MINSA y del Mantenimiento Correctivo y Preventivo de los Equipos Biomédicos de los 74 Establecimientos de Salud de Red LEM, el otro ingeniero civil o arquitecto supervisor, es el que se encarga del mantenimiento de la de la infraestructura de los establecimientos de salud.

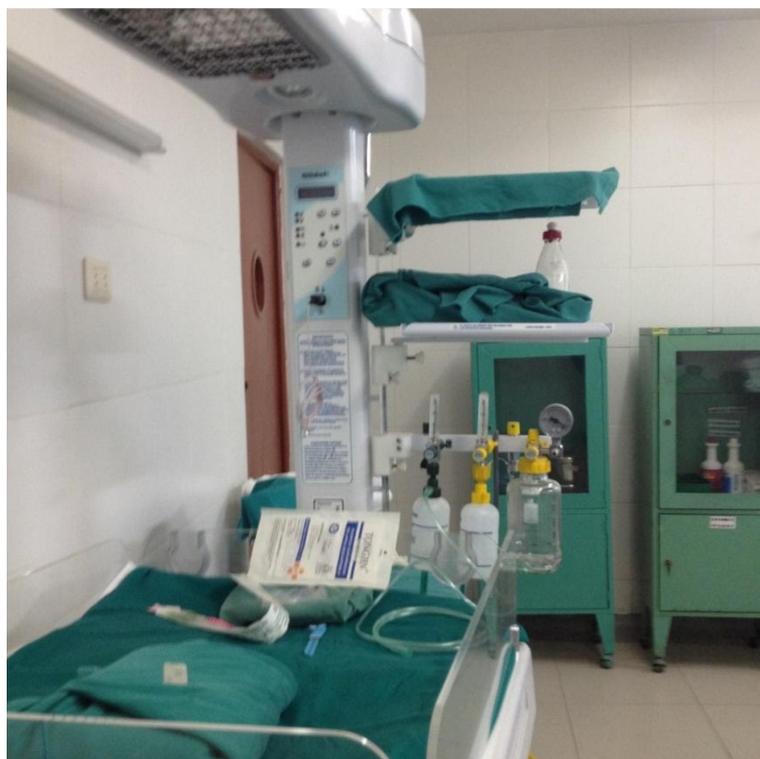
ANEXO D

CARACTERÍSTICAS GEOGRÁFICAS DE LA RED LEM Y UBICACIÓN





TUBO DE RAYOS X MARCA BENNET



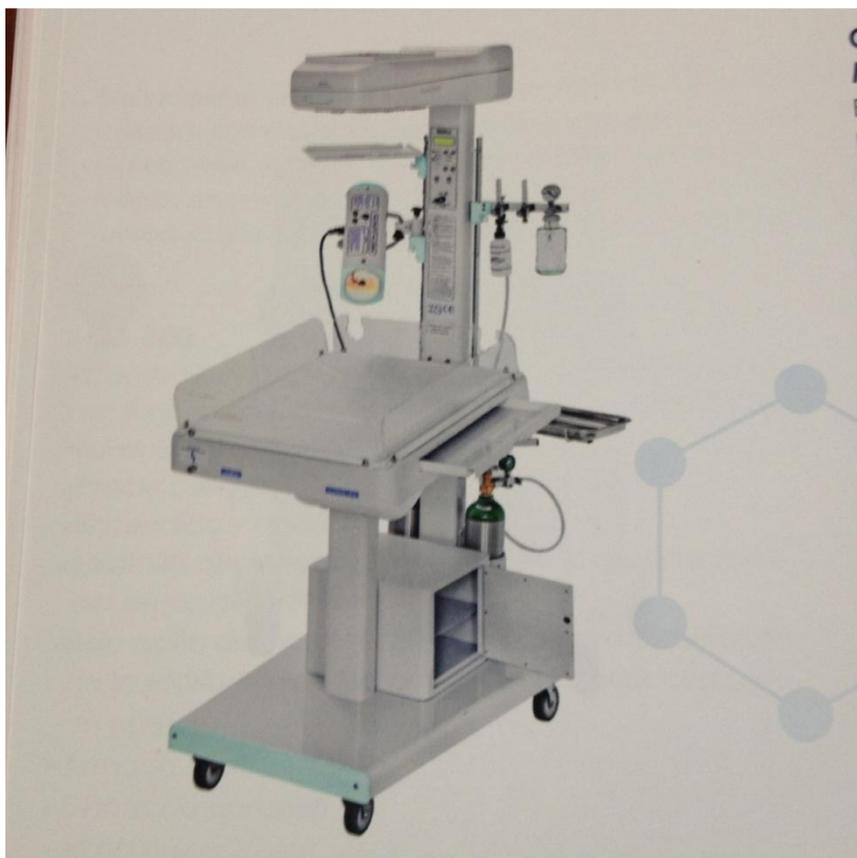
SERVOCUNA NEONATAL



RAYOS X DENTAL



BANCO DE CONDENSADORES DE LA FUENTE DE ALIMENTACIÓN DEL EQUIPO DE RAYOS X MARCA BENNET



SERVOCUNA NEONATAL



ACCESORIO DE UN DETECTOR FETAL



TUBO DE RAYOS X EN REPARACIÓN



RAYOS X DENTAL CON EQUIPO REVELADOR MARCA KABO



DETECTOR DE LATIDOS FETALES NEONATAL

BIBLOGRAFÍA

- [1] Muhammad H. Rashid Electrónica de Potencia
- [2] Pontificia Universidad Católica de Chile Escuela de Ingeniería, tesis: Diseño y construcción de un Inversor Trifásico Multinivel de cuatro Etapas para compensación Armónica y de Reactivos, por Alberto Andrés Breton Schuwirth. (2003)
- [3] Universidad de El Salvador, Facultad de Ingeniería Eléctrica Tesis: Diseño y construcción de inversor Monofásico de cuatro Etapas por Oscar Armando Alfaro Cruz y Regis Ernesto Murgas Zelaya. (2010)
- [4] Daniel W. Hart Electrónica de Potencia, Editorial Prentice Hall (2001)
- [5] Escuela Politécnica Nacional de Ingeniería Eléctrica y Electrónica, Quito-Ecuador, Revista N°1 (2014), Diseño y Construcción de un Inversor Multinivel por Franklin Chauca-Fausto Llerena-Patricio Chico.
- [6] Timothy J. Maloney, Electrónica Industrial Moderna, quinta edición (2006)
- [7] Eduardo Ballesteros-Robert Pique, Electrónica de Potencia, Principios Fundamentales y Estructuras Básicas.
- [8] Corporación Universitaria Minuto de Dios, Facultad de ingeniería Tecnología Electrónica, Soacha 2012, por Edison Saúl Moreno Fontecha, Bogotá DC y Dillan Alejandro Torres Pérez Si bate-Cundinamarca.

[9] Universidad Carlos III, Escuela Politécnica Superior “Diseño e Implementación Experimental de un Inversor Monofásico operando en modo Isla” por Martin Delgado Raúl, 2012

[10] Pontificia Universidad Católica del Perú, Facultad de Ciencias e Ingeniería, “Diseño de un Inversor Multinivel en Cascada Monofásico de Bajo contenido Armónico para cargas resistivas” por Edgardo Alberto Portugal Fernández, 2006

[11] Pontificia Universidad Católica de Valparaíso, Escuela de Ingeniería Eléctrica “ Estudio de un Inversor Multinivel Monofásico Basado en Inversores Puente Completo conectados en Cascada para la Realización de un Compensador Sincrónico Estático (STATCOM) por Mauricio Orlando Gonzales Geraldo, 2006.

[12] Salvador Martínez García y Juan Andrés Gualda Gil “Electrónica de Potencia Componentes Topología y Equipos” Editorial Thomson, 2006.

[13] Revista Saber Electrónica N° 28, 47, 56

[14] Normas para el mantenimiento preventivo de equipos médicos de hospitales y clínicas. Escuela Superior Politécnica del Litoral, Guayaquil-Ecuador

[15] Centro Nacional de Investigación y desarrollo tecnológico (cenidet), Análisis y Desarrollo de un Inversor Multinivel.

[16] Organización Mundial de la Salud (OMS) Introducción al programa de Mantenimiento de equipos médicos.

[17]Universidad de San Carlos de Guatemala, Facultad de Ingeniería. Escuela de Ingeniería Mecánica Industrial. Propuesta de un Plan de Mantenimiento para el Área de pediatría del Hospital General San Juan de Dios.

[18] MINSA, Análisis Situacional de Salud de la Dirección de Salud IV Lima Este-2015.

[19] Topología de sistemas de potencia ininterrumpida. Revista Electro-Electrónica. Universidad Católica Lima –Perú.

[20] Universidad Pedagógica y tecnológica de Colombia, Facultad secciona Duitama, Desarrollo de un inversor monofásico didáctico

[21]FUNCIONAMIENTO DEL INVERSOR

http://construyasuvideorockola.com/proyecto_inversor_tanque_01.php.