

**Universidad Nacional de Ingeniería**

**Programa Académico de Ingeniería**

**Mecánica y Eléctrica**



# **Cronómetro Digital con Circuitos Integrados**

**TRABAJO MONOGRAFICO**

**Para optar el Grado de Bachiller en Ciencias con**

**Mencion en Ingeniería Mecánica y Eléctrica**

**LUIS RAFAEL WONG CAMPOS**

**PROMOCION 1973 - 1**

**Lima • Perú 1973**

CRONOMETRO DIGITAL CON CIRCUITOS INTEGRADOS

Monografía de Bachiller  
Programa Académico de Ingeniería Mecánica-Eléctrica  
Departamento de Electricidad y Electrónica

Luis Rafael Wong Campos  
680292-E  
Agosto de 1973

C O N T E N I D O

1.	GENERALIDADES.....	1
2.	FUNCIONAMIENTO.....	2
2.1	Descripción del Cronómetro.....	2
2.2	Descripción del Contador.....	3
3.	DESCRIPCION DE LAS ETAPAS.....	4
3.1	Cronómetro.....	4
3.11	Reloj.....	4
3.12	Compuerta.....	11
3.13	Control.....	12
3.14	Salida .....	16
3.2	Contador.....	22
3.3	Fuente de Alimentación.....	25
4.	OBSERVACIONES.....	26
5.	CONCLUSIONES.....	28

6.	APENDICE A .....	29
	N7400 .....	30
	N7410 .....	31
	N7413 .....	32
	N7473 .....	33
	N7441 .....	35
	N7447 .....	35
	N7490 .....	35
7.	APENDICE B .....	
	Vista Superior de la Etapa del Reloj .....	37
	Vista Superior de la Etapa de Control.....	38
	Vista Superior de la Etapa de Salidas .....	39
	Fuente de Alimentación Regulada .....	40
	El Cronómetro Instalado Provisionalmente .....	41
8.	RELACION DE COMPONENTES.....	42
9.	BIBLIOGRAFIA .....	45

I L U S T R A C I O N E S

FIGURA		PAGINA
1	Diagrama de Bloques del Cronómetro .....	3
2	Diagrama de Bloques del Contador .....	3
3	Diagrama de Bloques del Reloj .....	4
4	Diagrama interno del $\frac{1}{2}$ N7413 .....	6
5	Diagrama Simbólico del $\frac{1}{2}$ N7413 .....	6
6	Voltajes de Entrada y Salida del N7413 .....	7
7	Diagrama de Bloque del Divisor entre 6 .....	8
8	Diagrama de Tiempo del Divisor entre 6 .....	8
9	Conexiones Externas del Divisor entre 6 .....	9
10	Diagrama Lógico del Reloj .....	10
11	La Compuerta y su Tabla de Verdad.....	11
12	Diagrama de la Etapa de Control .....	12
13	Diagrama de Tiempo de la Etapa de Control....	14
14	Diagrama de Bloques de la Etapa de Salida....	16
15	Diagrama de Tiempo de la Etapa de Salida.....	18
16	Circuito Excitador del Tubo Nixie .....	20
17	Efecto del Rebote del Pulsador .....	22
18	El Latch y su Tabla de Verdad .....	23
19	Circuito de la Fuente de Alimentación.....	25

P R E F A C I O

El presente trabajo se diseñó con la intención de usarlo posteriormente como parte de un proyecto mas ambicioso. Es por ello que el montaje y acabado dejan mucho que desear pues se intaló en forma provisional. Algunos componentes aparecen en las ilustraciones mas no en la literatura pues no forman parte del presente trabajo y no ha sido posible aislarlos.

El lector dirá quizás que algunos puntos han recibido demasiada atención y otros se presentan un poco ambiguos. Es probable también que crea que se ha errado en la forma en que se enfocó el trabajo o el modo en que se redactó. Nunca es fácil decidir sobre lo que se debe hacer y como hacerlo para contentar a una amplia gama de lectores. Se ha hecho lo mejor que se ha podido buscando siempre lo mejor.

En mucho de los casos no se ha podido evitar el uso de terminos en inglés por no existir una traducción adecuada para ciertos terminos. Para facilidad en la lectura adjunto un cuadro de vocablos con su respectiva traducción.

T E R M I N O L O G I A

Bl	= Blanking = blanqueo
Clear	= Limpiador, limpio, puesta en "0"
Chip	= Modulo
Display	= Visualizador
Driver	= Exitador
Fan In	= Abanico de entrada, #entradas a una compuerta lógica.
Fan Out	= N° de circuitos subsiguientes a que conduce una compuerta lógica
Gate	= Compuerta
IC	= Circuito Integrado
IN	= Entrada
Lamp Test	= Probador
Latch	= Cerrojo
Out	= Salida
Pin	= Patilla
RBI	= Blanqueo de entrada
RBO	= Blanqueo de salida
R <sub>0</sub>	= Puesta en cero
R <sub>9</sub>	= Puesta en nueve
Set	= Puesta en "1"

## 1.- GENERALIDADES.-

El presente trabajo es un cronómetro digital para la medición de tiempos de intervalos de diferentes rangos. También se puede usar alternativamente como un contador manual o electrónico añadiendo un circuito adicional. Usarlo como cronómetro o como contador basta sólo conectar ciertas etapas controladas por un interruptor.

El cronómetro puede realizar cuentas de tiempo entre 0.1 segundo a 100 segundos. Es controlado por dos señales sincrónicas pero el funcionamiento del sistema es controlado por una señal asíncrona. Esta última tiene prioridad sobre las dos anteriores y el hecho de ser asíncrona proporciona facilidades para diferentes usos.

El sistema está compuesto íntegramente por circuitos integrados de la familia TTL. El empleo de los circuitos integrados simplifica el diseño y ocupa mucho menos espacio que los sistemas convencionales a transistores.

## 2. FUNCIONAMIENTO.-

### 2.1 Descripción del Cronómetro.-

El cronómetro es mostrado en el diagrama de bloques de la figura(1). Consta de cuatro partes :

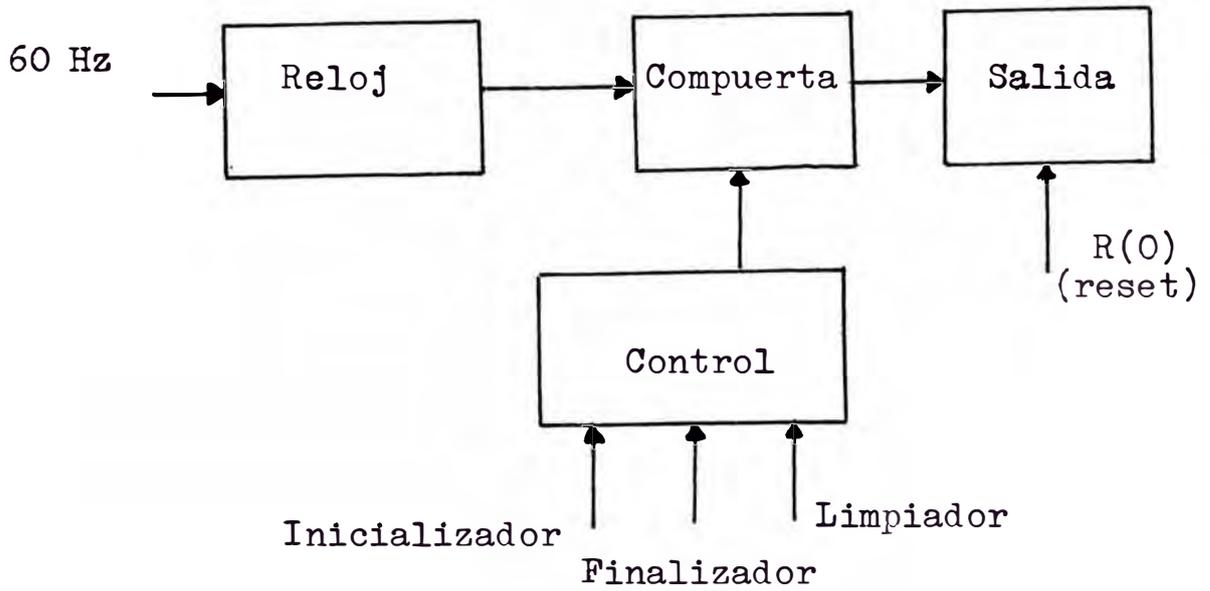
- a.- Reloj
- b.- Control
- c.- Compuerta
- d.- Salida

El reloj utiliza la señal de la red de alimentación de 220 V. 60 Hz. con un máximo de error en frecuencia de aproximadamente 1 %. Es por ello que el error del cronómetro dependerá de las variaciones de la red de alimentación. El reloj proporciona señales de cuatro diferentes frecuencias :

- a.-  $f = 10 \text{ Hz}$  ;  $T = 0.1 \text{ seg.}$
- b.-  $f = 1 \text{ Hz}$  ;  $T = 1 \text{ seg.}$
- c.-  $f = 0.1 \text{ Hz}$  ;  $T = 10 \text{ seg.}$
- d.-  $f = .01 \text{ Hz}$  ;  $T = 100 \text{ seg.}$

Mediante la combinación de tres señales, el control abre o cierra la compuerta controlando el paso de la señal del reloj. Esta señal es contada y decodificada por la etapa de salida mostrando el tiempo medido en un tubo nixie(visualizador). El procedimiento es el siguiente :

- a.- Poner el contador de la etapa de salida en cero con un pulso en R(0), puesta en cero(reset) de la fig.(1)
- b.- Poner la etapa de control en "limpio" con un pulso en el "Limpiador" de la fig.(1)
- c.- Se inicia la cuenta mediante el "inicializador" de la fig.(1)
- d.- Se termina la cuenta con el "Finalizador"



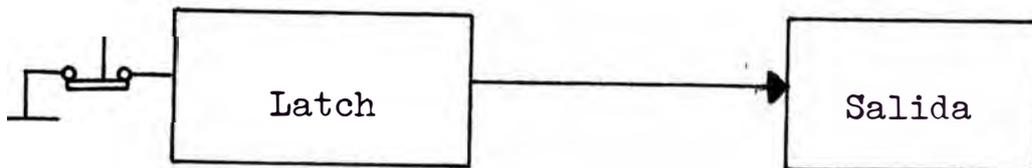
FIGURA(1)

## 2.2 Descripción del Contador.-

Usando la etapa de salida del Cronómetro y añadiendo un "Latch" obtenemos un contador(fig.2) compuesto por :

- a.- Latch
- b.- Etapa de Salida

El "latch" soluciona el problema del "rebote" creado por el pulsador y proporciona señales asíncronas para ser contadas y decodificadas por la etapa de salida.



FIGURA(2)

### 3. DESCRIPCIÓN DE LAS ETAPAS.-

#### 3.1 Cronómetro.-

##### 3.1.1 Reloj.-

El Reloj consta de 6 partes :

- a.- Dos transformadores : 220 - 110 V. y 117 - 6.3 V. y un divisor de tensión.
- b.- Schmitt Trigger
- c.- Divisor entre 6
- d.- Tres divisores entre 10

El diagrama de bloques se muestra en la figura (3) :

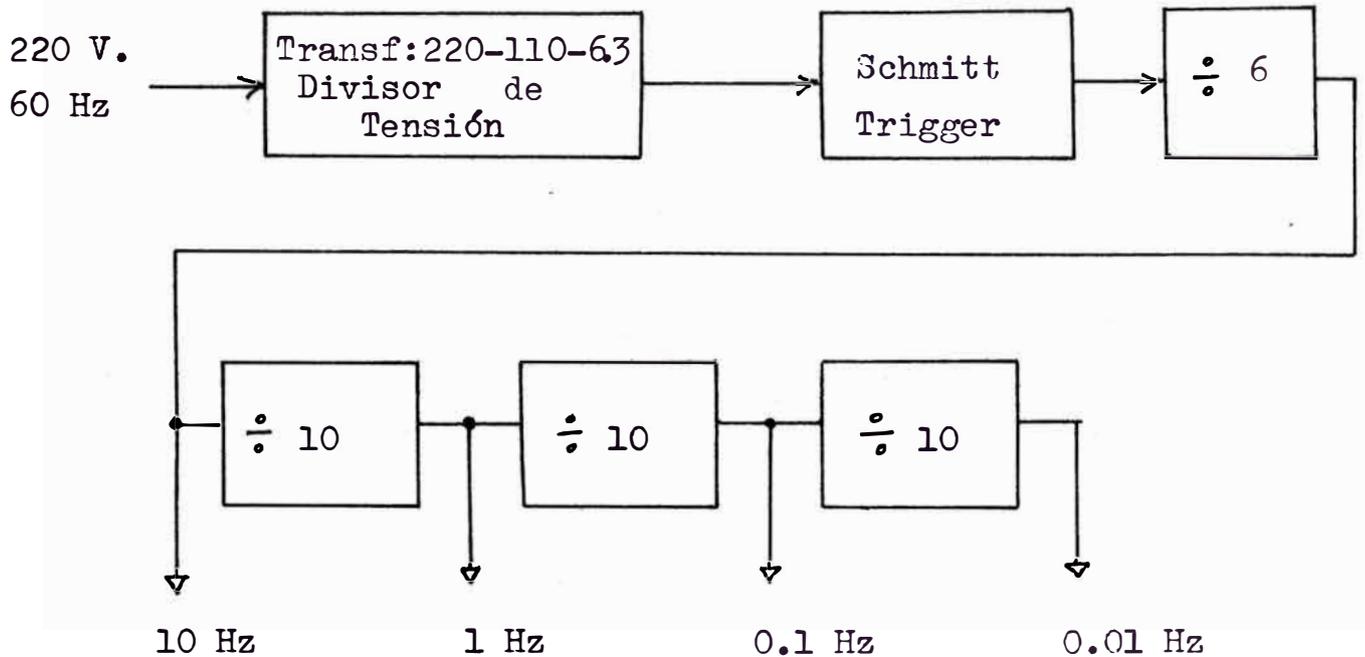


FIGURA (3)

El Schmitt Trigger usado es un circuito integrado (IC) tipo N7413. El N7413 se dispara con señales de bajo voltaje por ello se usó debido a la disponibilidad un transformador de 117 V. a 6.3 V. cuyas características son :

$$f = 60 \text{ Hz}$$

$$V_{\text{primario}} = 117 \text{ V.}$$

$$V_{\text{secundario}} = 6.3 \text{ V.}$$

$$I_{\text{secundario}} = 1.2 \text{ Amp.}$$

Para usarlo con la red de alimentación se tuvo que utilizar otro transformador de 220 V. a 110 V. El N7413 tiene las siguientes características :<sup>(1)</sup>

$$V^+ = V. \text{ positivo de subida} = \text{de } 1.5 \text{ a } 2.0 \text{ V.}$$

$$V^- = V. \text{ positivo de bajada} = \text{de } 0.6 \text{ a } 1.1 \text{ V.}$$

$$V_H = V. \text{ de histéresis} = \text{de } 0.4 \text{ a } 0.8 \text{ V.}$$

$$I_1 = I. \text{ de entrada a } V. \text{ max.} = 1 \text{ mA. max.}$$

$$I_{1H} = I. \text{ de entrada a } V. \text{ alto} = 40 \text{ uA. max.}$$

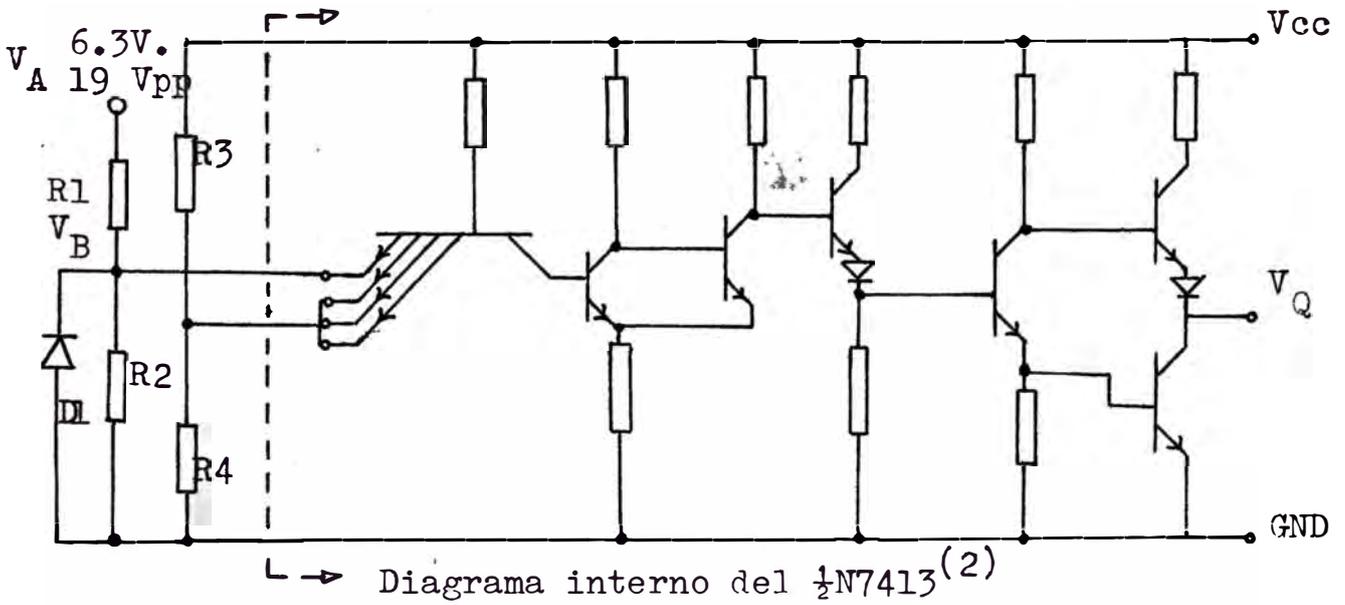
$$V_1 = V. \text{ de entrada del enclavador} = -1.5 \text{ max.}$$

Es por ello que se usó un divisor de tensión para suministrar la corriente necesaria sin que alcance el valor máximo. Se usó  $R_1$  y  $R_2$  2k y 3k ohms ( $\frac{1}{2}$  watt) conectando la entrada del N7413 al de 3k (Ver figura 4).

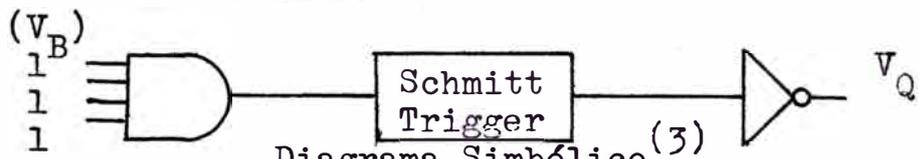
El IC N7413 soporta como máximo una tensión negativa de -1.5 v. por ello se usa el diodo D1 de la fig.(4) D1, colocado a la entrada del IC N7413 lo protege y rectifica la onda de entrada. Como consecuencia a tensión negativa la

1. Signetics, "Digital Linear Mos IC," (California : Signetics Corporation, 1972), p.2-26.

conducción es a través del diodo y no por el IC N7413. En la figura (6) se muestran las formas de onda a la salida del transformador ( $V_A$ ), a la entrada del IC N7413 ( $V_B$ ) y a la salida de éste ( $V_Q$ ).  $R_3$  y  $R_4$  forman un divisor de tensión para proporcionar el "1" lógico a las tres entradas restantes no utilizadas. Con ello evitamos que se introduzcan señales indeseables. Como se observará, la salida tiene un desfase de  $180^\circ$  con respecto a la entrada debido al inversor incluido internamente en el N7413 (fig.5). Existe además un desfase proporcionado por el tiempo de demora de propagación



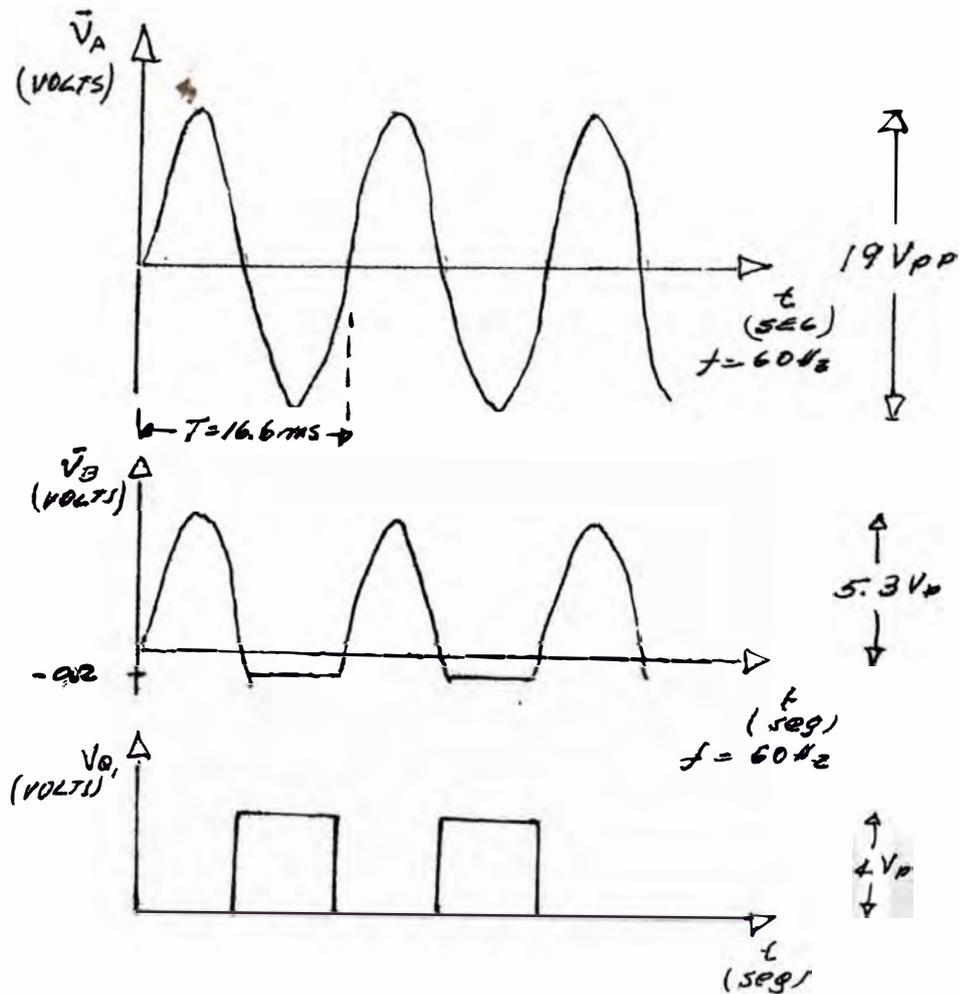
FIGURA(4)



FIGURA(5)

2. Philips, "Digital Integrated Circuits," Semiconductors and Integrated Circuits, VI(March, 1972), FJLi3i pg.2.

3. Signetics, op. cit., p.2-26



FIGURA(6)

de subida pero es insignificante pues es menor que 30 ns. El desfase producido por la histéresis no afecta en nada pues da un valor típico de 800 mV con cambios de 3% para rangos de  $0^{\circ}$  a  $70^{\circ}C$ . Estos desfases no influyen pues la señal tomada como patrón del reloj es la obtenida en (Q).

Como divisor entre 6 se utilizó una combinación de un IC N7490 con IC N7441 como se muestra en la figura(7) y su correspondiente diagrama de tiempo en la figura (8).

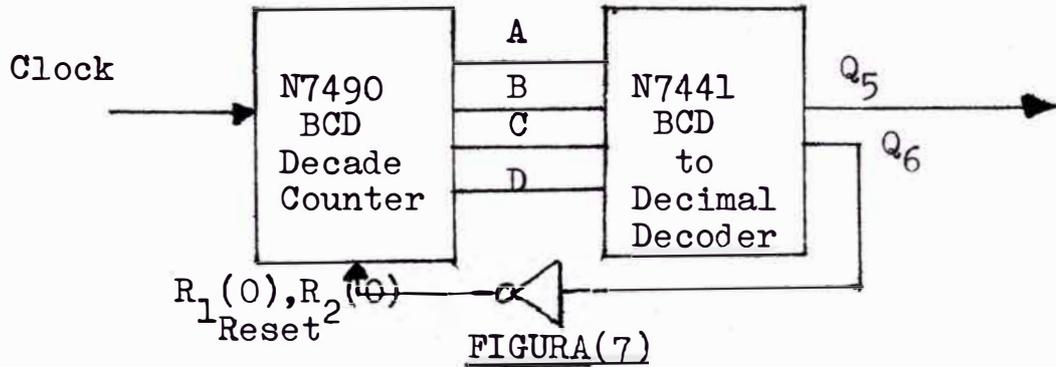


Diagrama en Bloque

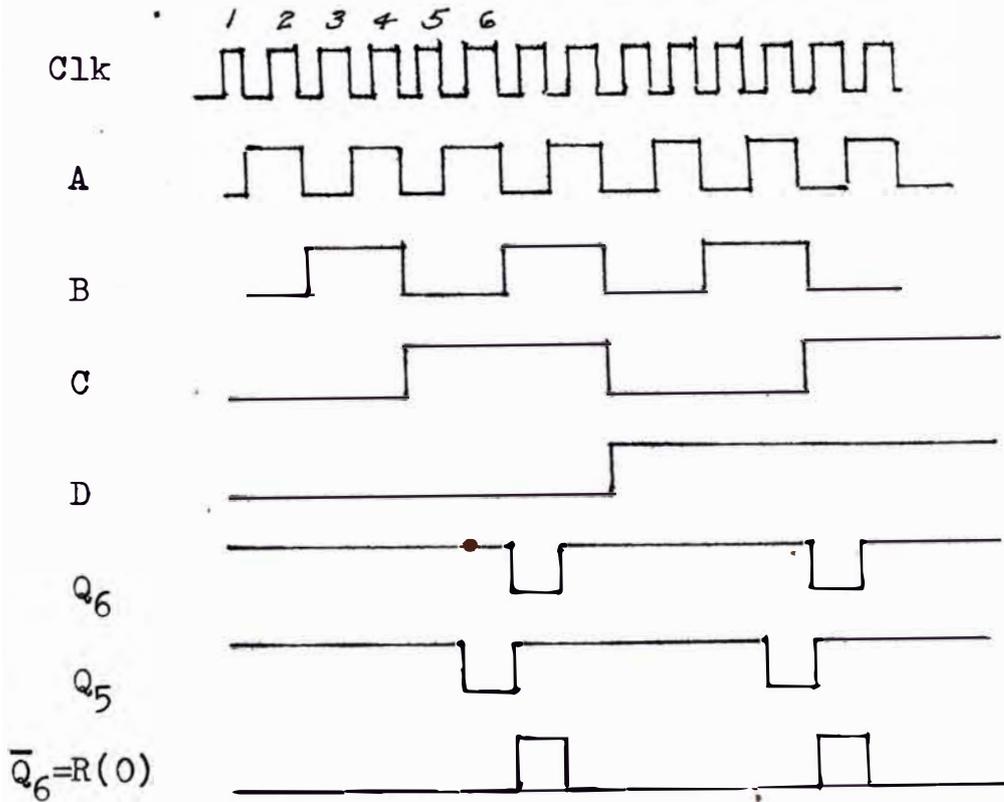
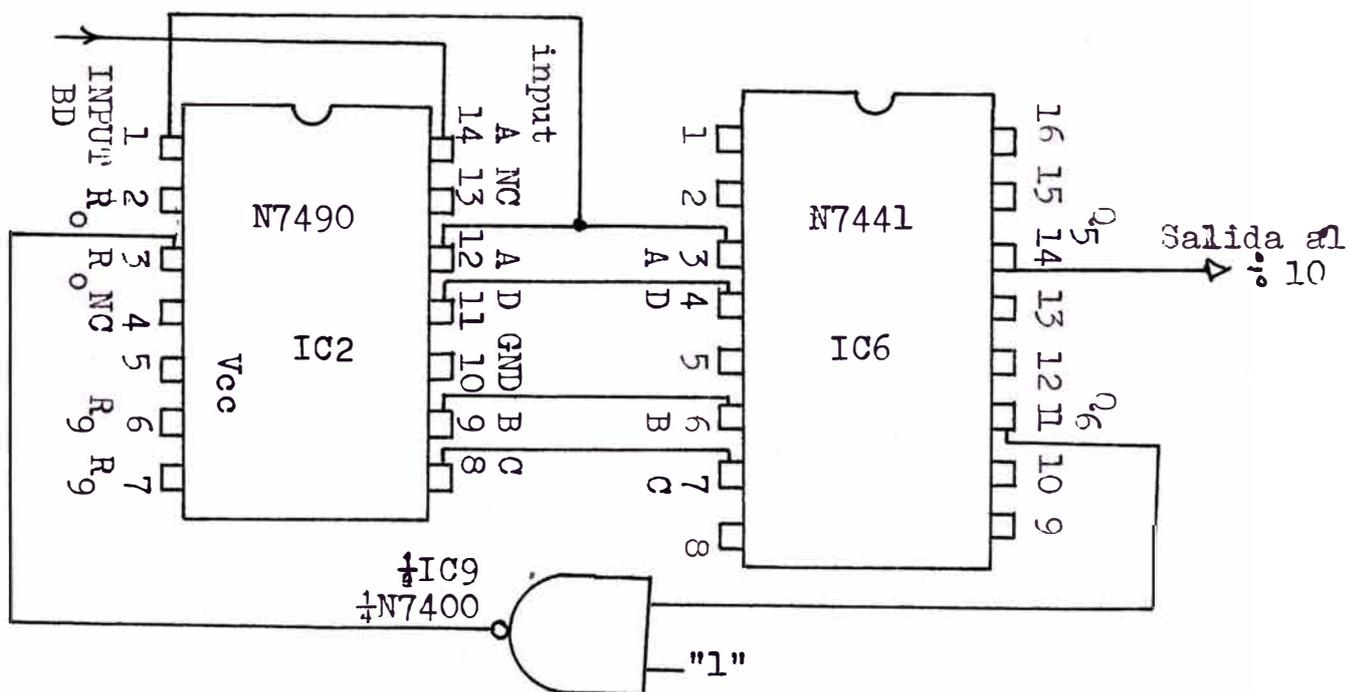


Diagrama de tiempo

Como se muestra en la fig.(7) el N7490 se usó como un contador de década del código binario. Para ello se conectó externamente la entrada BD(patilla#1) con la salida A(patilla # 12).(Ver Apéndice A ). La entrada A recibe los pulsos a contarse,obteniendose una cuenta de secuencia de código binario en las salidas A,B,C,D,(patillas# 12,9,8,11) (Ver figura 9). El decodificador N7441 tiene sus entradas conectadas respectivamente a las salidas del N7490(fig.9). Cada 6 pulsos, la señal en Q6 es invertida e introducida al N7490 para ponerlo en "cero"(reset). De Q5 obtenemos pulsos de 10 Hz de frecuencia (se pudo haber usado cualquier otra salida indistintamente)



Conexiones externas del 6  
(Ver Apéndice A )

FIGURA(9)

Los divisores entre 10 estan en cascada como se muestra en la figura(3) y nos dan las frecuencias mostradas en dicha figura. Un divisor entre 10 consiste en un N7490 con la salida D conectada externamente a la entrada A (patilla#14)(Ver Apéndice A). Los pulsos a contarse entran por la entrada BD(patilla#1) y la onda cuadrada dividida entre 10 se obtiene de la salida A (patilla#12)(fig 10)

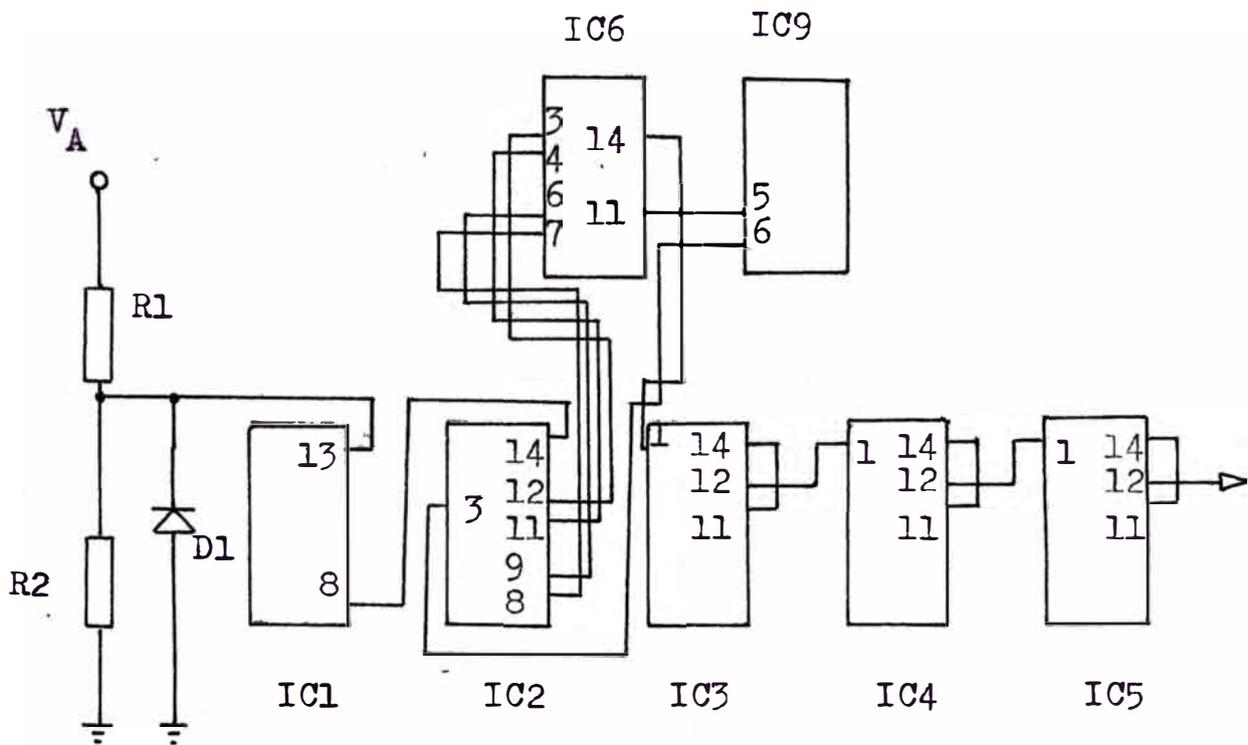
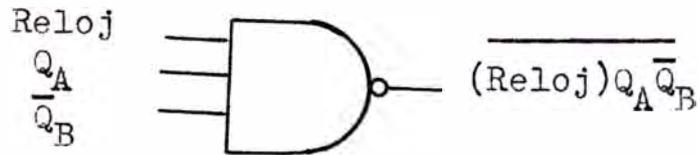


Diagrama Lógico del Reloj

FIGURA(10)

3.12 Compuerta.-

Esta etapa consiste en una compuerta NAND de tres entradas. Se usò un 1/3(N7410) mostrado en la figura 11 con su correspondiente tabla de verdad :



	$Q_A$	$\bar{Q}_B$	Reloj	$\overline{(\text{Reloj})Q_A Q_B}$	
Limpiador 1-0	0	1	X	1	Compuerta cerrada
Inicializador 1-0	1	1	X	$\bar{X}$	Compuerta abierta
Finalizador 1-0	0	1	X	1	Compuerta cerrada

FIGURA(11)

Los  $Q_A$  y  $\bar{Q}_B$  corresponden a los flip-flop A y B de la figura(12). (1-0) representa el cambio de "1" lógico a "0" lógico. (X) indica que el "1" ó el "0" lógico pueden estar presentes. La compuerta se muestra como IC7 en la figura (12) y en el Apéndice B .

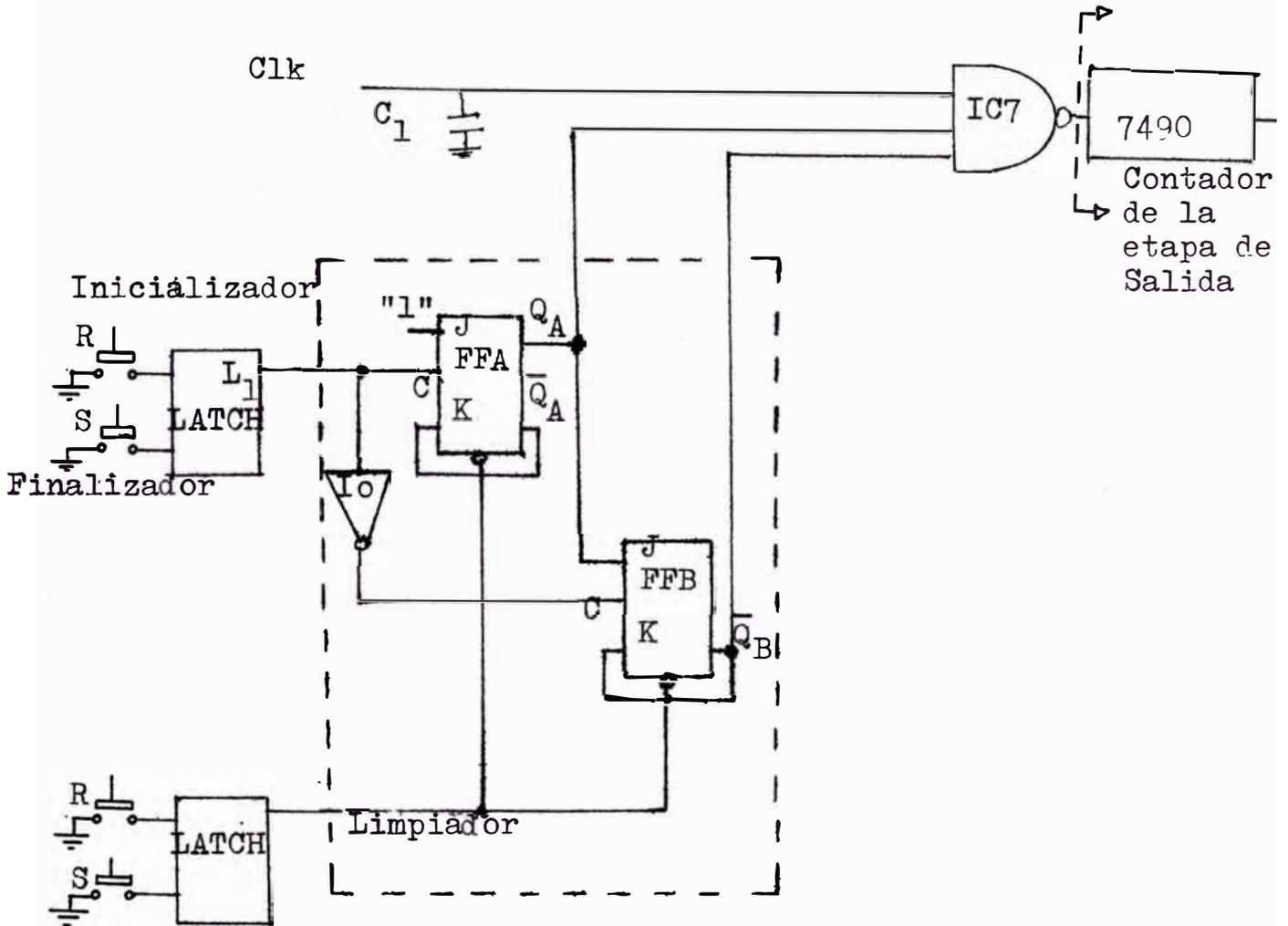
Cuando se inicializa, observamos de la tabla de verdad de la figura(11) que a la salida obtenemos la señal del reloj invertida, la cual pasa al contador de la etapa de salida. La única restricción que debemos observar en el N7410 es el de no cortocircuitar mas de una salida a la vez. (4)

---

4. Ibid., p.2-25

3.13- Control.-.

El diagrama se muestra en el recuadro de la figura (12) (líneas punteadas)

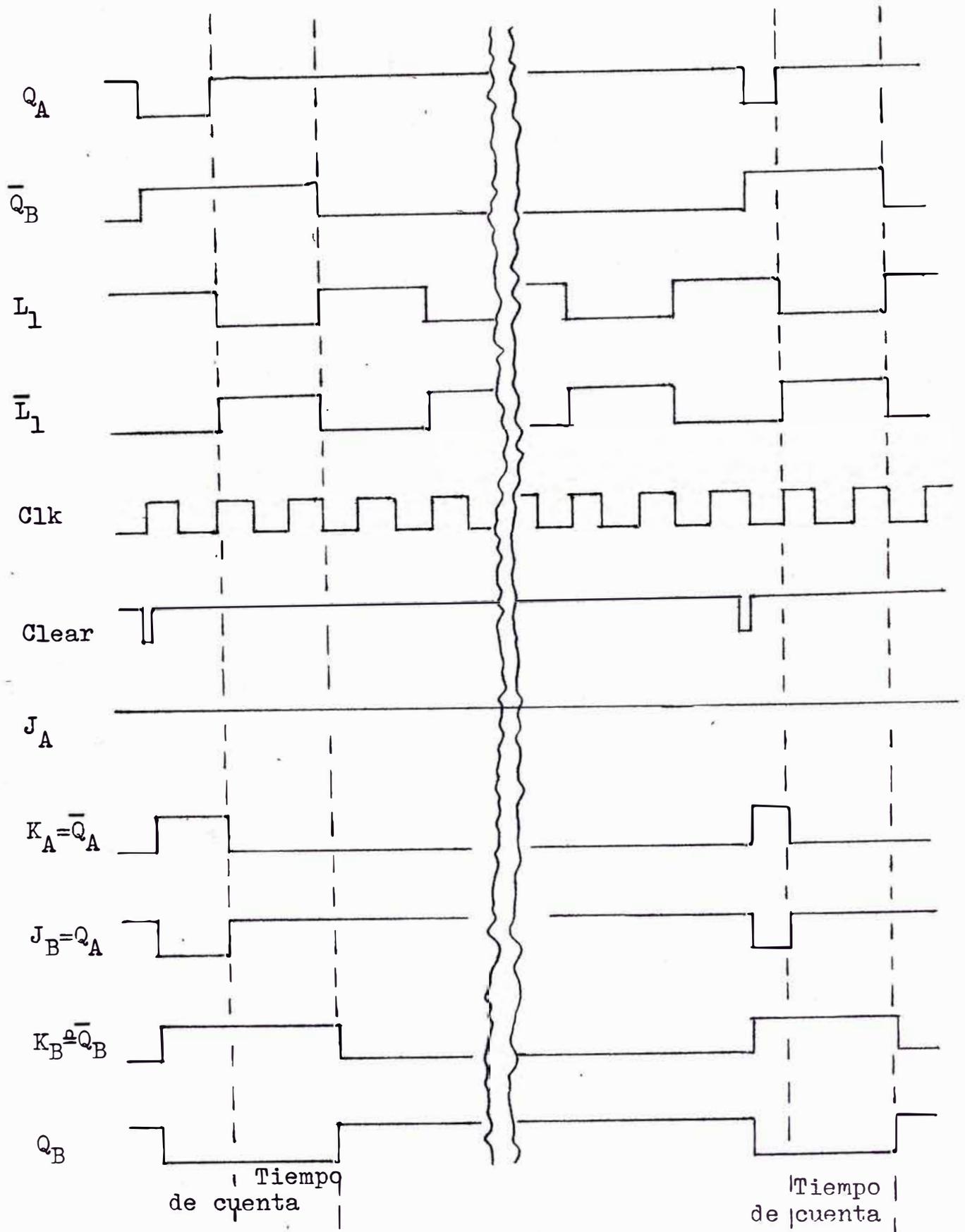


Los flip-flop FFA y FF B conforman el IC8 N7473, Dual J-K Master-slave Flip-Flop

FIGURA (12)

Usando una de las compuertas del N7410 es decir 1/3(N7410) y poniendo las dos restantes entradas de las tres posibles entradas en "1" lógico, obtenemos el inversor ( $I_0$ ). La señal  $L_1$  se introduce por la tercera entrada y su valor invertido es transmitido al FFB (figura 12). El "latch" que recibe las señales de "Inicializador" y "Finalizador" para producir  $L_1$  está conformado por la compuerta restante del N7410 (poniendo una de las entradas en "1" lógico) y por una de las compuertas del IC9(N7400) de la etapa de salida. El "latch" que proporciona la señal de "Limpiador" usa dos compuertas del IC9(N7400) de la etapa de salida. Este "latch" puede ser usado alternadamente para la etapa de control como para crear los pulsos del contador(Ver fig. 14)

Los FFA y FFB al recibir la señal de "Limpiador",  $Q_A$  se pone en "0" y  $Q_B$  en "1". En este momento la compuerta está cerrada por tener una de sus entradas en "0". En la primera transición de 1-0 de  $L_1$  (empieza a contarse el tiempo del intervalo requerido) se dispara el FFA y pone  $Q_A$  en "1" y la compuerta se abre empezando la cuenta. El FFB no varía su estado, es decir  $Q_B$  permanece en "1" pues debido al inversor  $I_0$  la transición invertida ( 1-0 = 0-1) no es capaz de disparar FFB (sólo se dispara cuando ocurre 1-0). Cuando la señal a medirse  $L_1$  cambia de 0-1, el inversor  $I_0$  nos da una transición de 1-0 disparando FFB y poniendo  $Q_B=1$  y  $Q_A = 0$ . La compuerta se cierra y termina la cuenta. El intervalo contado es el tiempo de duración en el nivel "0" de la señal a medirse  $L_1$ . El diagrama de tiempo se muestra en la figura (13).



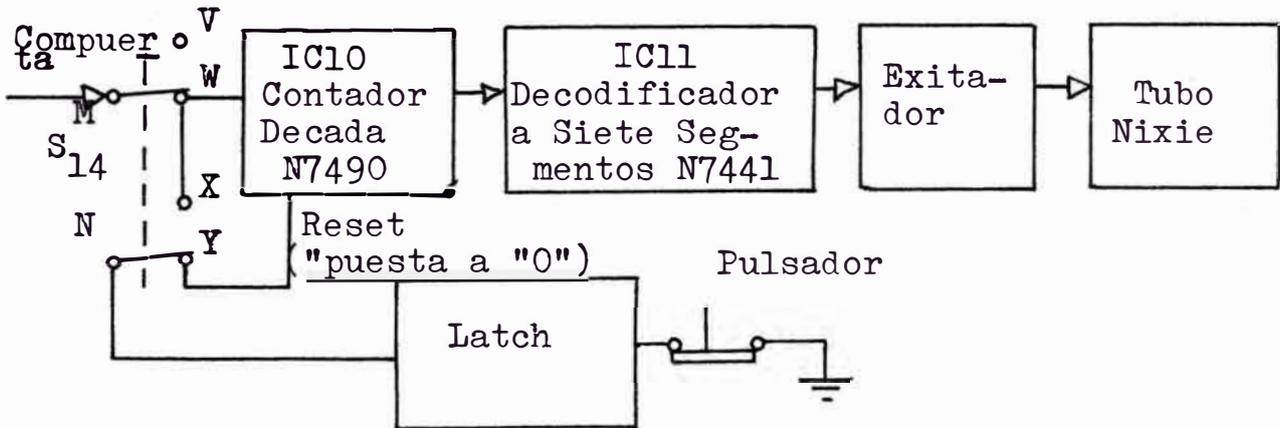
FIGURA(13)

Como  $Q_A$  y  $Q_B$  están conectados a sus respectivos K de cada flip-flop, FFA y FFBB permanecerán en el estado "0" independientemente de la señal en la entrada C. De esta forma la compuerta no se abrirá hasta que se reciba la señal de "Limpiador" nuevamente. Esta señal es asíncrona e independiente de  $L_1$ . Si se recibe la señal del "Limpiador" cuando  $L_1$  está en una transición 0-1, FFBB no se dispara debido a la conexión de J con  $Q_A$  que está en "0" en este instante. Así se evita que los flip-flop se disparen en el orden incorrecto. El condensador  $C_1$  (10 uf, 20Vdc) amortigua los picos de los pulsos del reloj. D2 sirve de protección a las variaciones del voltaje de alimentación. D2 es un diodo zener de 7.6 V.

R5 y R6 forman el divisor de tensión (Ver Apendice<sup>B</sup>) el circuito impreso) para proporcionar el "1" lógico de  $J_A$  del  $\frac{1}{2}$ (IC8). También se conectó el "1" lógico a toda entrada no usada para evitar que se introduzca el ruido. Se hizo esto con el inversor Io y del latch formado por  $\frac{1}{3}$ (IC7) y  $\frac{1}{2}$ (IC9) (N7400 de la etapa de salida).

### 3.14 Salida.-

El diagrama de bloques se muestra a continuación :



FIGURA(14)

El N7490 para ser usado como contador de década del código binario, se conectó externamente la entrada BD(patilla#1) a la salida A(patilla#12). La entrada A(patilla#14) recibe los pulsos a contarse, obteniéndose una cuenta de secuencia del código binario en las salida A,B,C,D,(patilla#12,9,8,11) (Igual que el IC2,fig.9,pg.9). Estas salidas se conectan a las entradas A,B,C,D,(patillas#7,1,2,6) del N7447. Las "puestas" en 9, R<sub>9</sub>(1) y R<sub>9</sub>(2) se conectaron a "0"(N7490). Las puestas a "0", R<sub>0</sub>(1) y R<sub>0</sub>(2) del N7490 se conectaron a un pulsador para poner la cuenta en cero cuando así se requiera (Ver conexiones externas en la figura 16 y las patillas en el apendiceA).

En el N7447 el probador ("Lamp test"), patilla# 3, se puso en "1" lógico con la posibilidad de ponerlo en "0" lógico para probar el excitador("driver") y/o el tubo nixie. La entrada del "blanqueo"(RBI)("ripple-blanking") se

puso en "1" lógico. (Ver Apendice). Al ponerlo en "0" lógico, cuando  $A = B = C = D = 0$ , obtenemos un "1" lógico en todas las salidas del decodificador y los transistores del excitador se saturan. Esto causa que no exista voltaje suficiente en los segmentos del tubo y el tubo no se prende. Esto se hace cuando no se requiere el número cero en el tubo. También obtenemos un "1" lógico en todas las salidas sin importar la condición de cualquier entrada ( es decir,  $A = B = C = D = X$ ) al poner en "0" RBO (blanqueo de salida, patilla #14). Las entradas A,B,C,D,(patillas#7,1,2,6) se conectan con las salidas el N7490(patillas#12,9,8,11). El decodificador N7447 convierte así del código BCD a lecturas de siete segmentos.

El diagrama de tiempo se muestra en la figura(15) mostrando las entradas,salidas,controles adicionales y las figuras obtenidas en el tubo nixie. Se utilizó un tubo nixie de siete segmentos que indica los números por medio de la excitación de los segmentos de fósforo. Los segmentos son excitados por la emisión de electrones eimitidos por el cátodo de calentamiento directo.

El Nixie tiene las siguientes características:

- 1.-Es excitado por un Decoder/Driver N7447,BCD a 7 segmentos
- 2.-La potencia total requerida es menor que 175 mW
- 3.-Proporciona normalmente 200 pies lamberts a 25 Vdc.
- 4.-Voltaje de segmento máximo permitido es de 35 Vdc.

Las especificaciones del tubo nixie utilizados para el diseño del excitador (transistores y resistencias) se muestra a continuación en la TABLA (1)

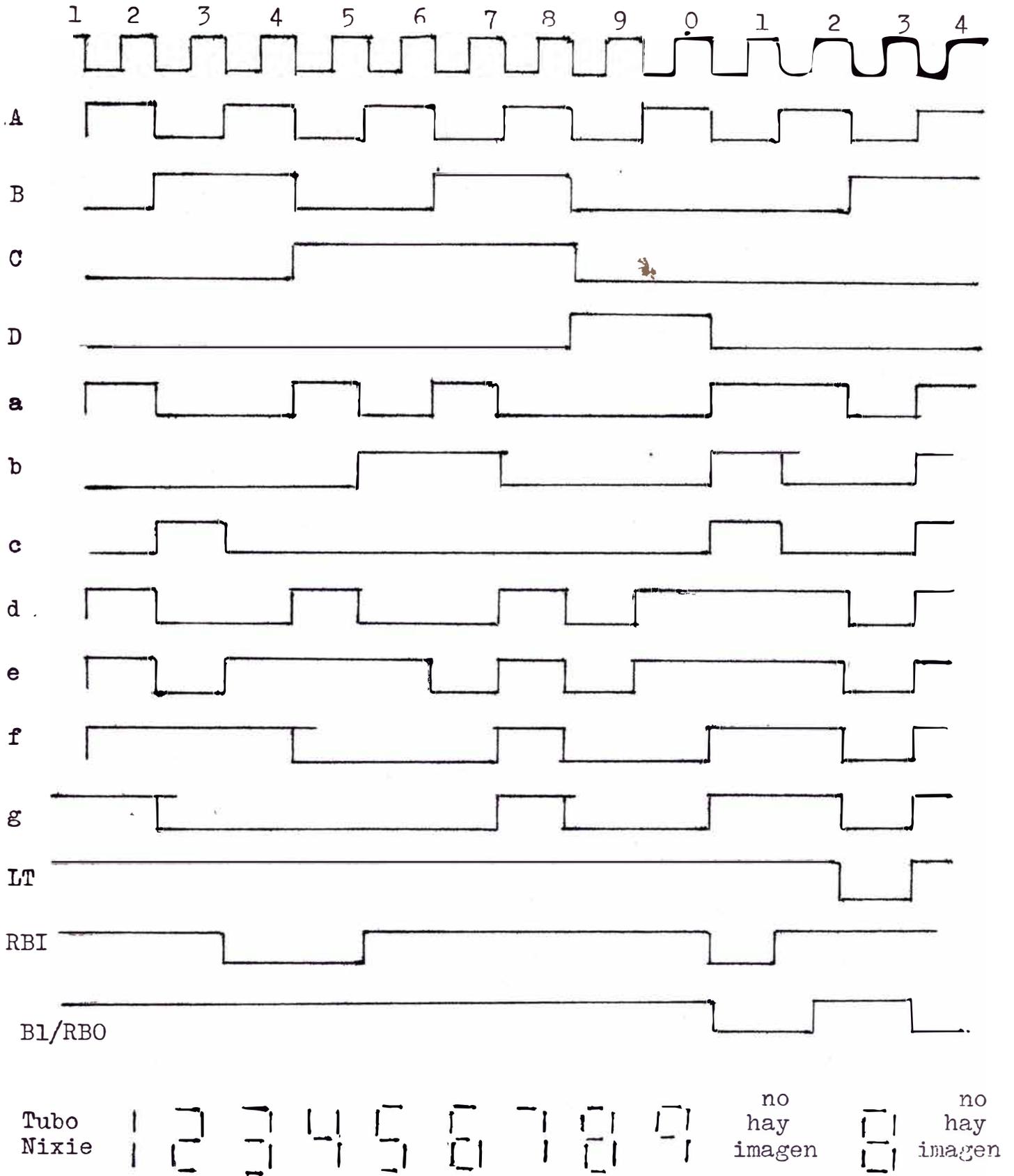


Diagrama de tiempo

FIGURA(15)

		seg. V.	Fil. V.	Min.	Nom.	Max.
Filament current	mA. ac/dc	27	1.5	35	40	45
Cathode current	mA. dc	27	1.5	-	4.0	9.0
Segment current	mA. dc	27	1.5	-	0.5	1.5
Average brightness	Ft/Lambert	27	1.5	100	200	-

TABLA(1)

Calculo de R9 y P1 : (fig.16)

Considerando una caída de 1.5 V. en el filamento tenemos :

$$R_9 = \frac{(27.0 - 1.5)V.}{45 \text{ mA.}} = 563 \text{ ohms}$$

Escojemos R9 = 100 ohms y P1 = 5k ohms. Controlamos el brillo con P1 ajustandolo para un brillo adecuado. R9 y P1 se escogieron por su facilidad de adquisición. (figura 16)

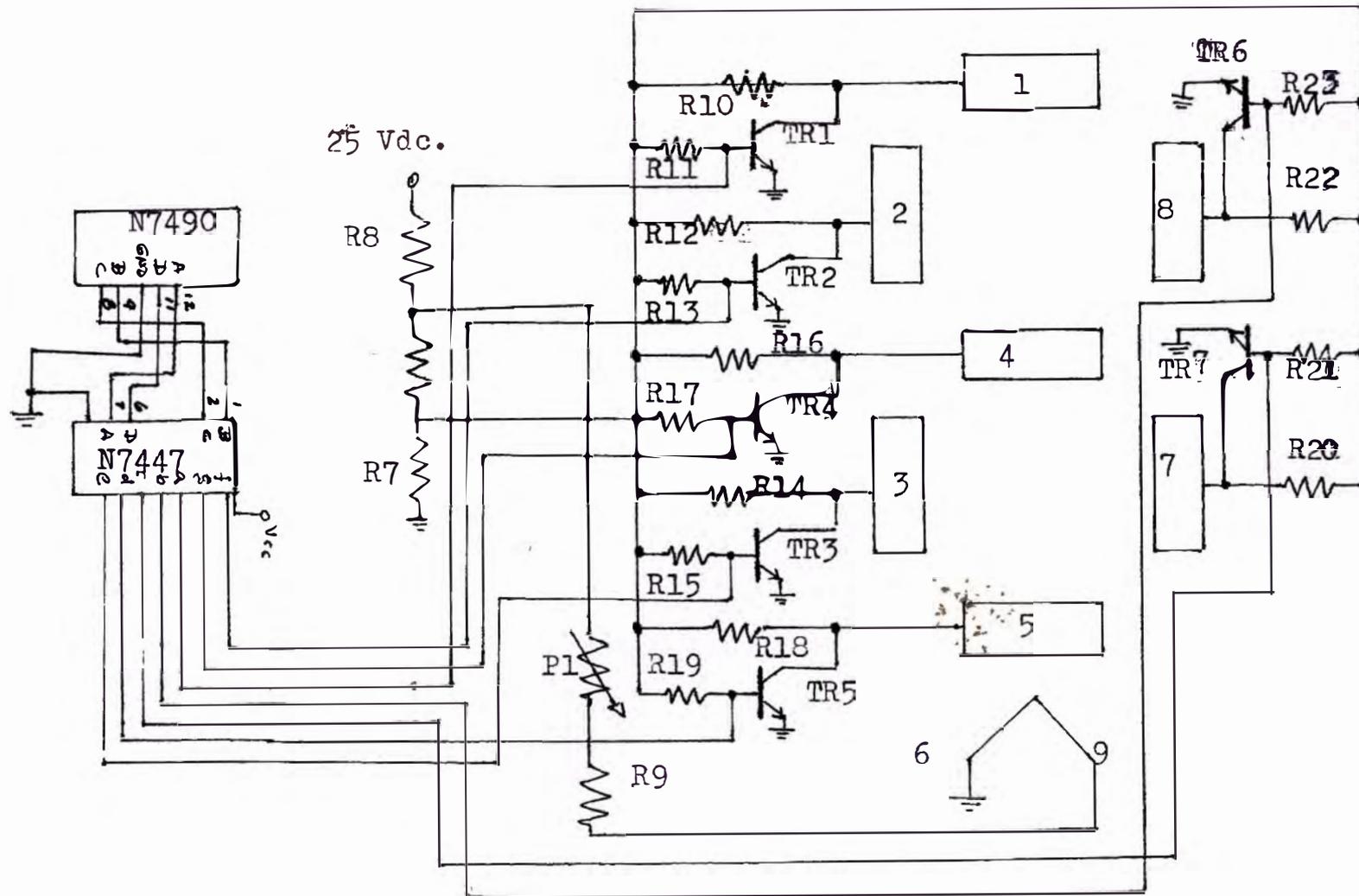
El transistor usado para cada segmento es un 2N3904 NPN de silicio cuyas especificaciones son :

$$\begin{aligned} h_{FE} \text{ typ} &= 250 \\ V_{CE} \text{ max} &= 40 \text{ V.} \\ I_C \text{ max} &= 200 \text{ mA.} \\ P_{Diss.} &= 360 \text{ mW.} \end{aligned}$$

Para tener un  $I_B = 0.4 \text{ mA.}$  se calculó la resistencia de base :

$$\begin{aligned} R_{11}, R_{13}, R_{15}, R_{17}, R_{19}, R_{21} &= R_B \\ R_B &= \frac{(20.0 - 0.7)V.}{0.4 \text{ mA.}} = 48 \text{ k ohms.} \text{ escojemos } R_B = 47 \text{ k ohms} \end{aligned}$$

En todos estos cálculos y los subsiguientes se tuvo que adecuar las exigencia a la disponibilidad de elementos para el diseño.



Circuito del Driver del Tubo Nixie

FIGURA (16)

Para trabajar con  $I_C = 2 \text{ mA}$  cuando el transistor está saturado se calculó  $R_C$

$$R_C = \frac{20.0 \text{ V.} - V_{ce}(\text{sat})}{2.0 \text{ mA.}}$$

$$= \frac{(20.0 - 0.3) \text{ V.}}{2.0 \text{ mA.}}$$

$$R_C = 9.85 \text{ k ohms}$$

Por la disponibilidad de componentes se usó :

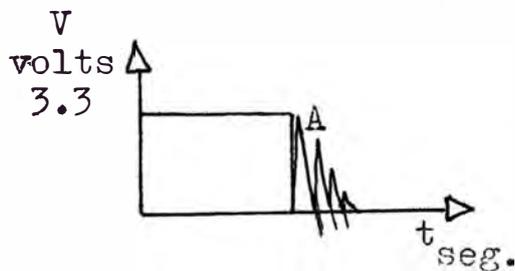
$$R_C = 10 \text{ k ohms}$$

$$R_C = R_{10}, R_{12}, R_{14}, R_{16}, R_{18}, R_{20}, R_{22}$$

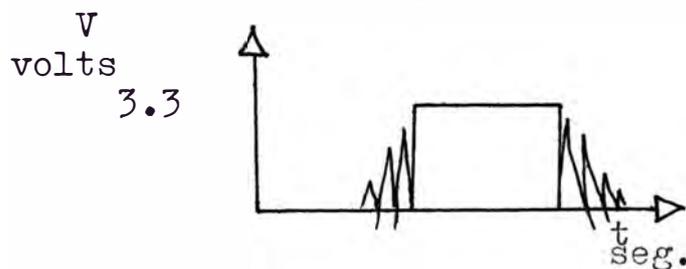
Las salidas del N7447 están conectadas a las bases de los transistores (figura 16). Sólo cuando en éstas se produce un "0", el transistor se corta y toda la tensión es aplicada entre el segmento y el cátodo del tubo originándose la conducción de electrones con el encendido respectivo de dicho segmento.

### 3.2 Contador.-

El interruptor  $S_{14}$  de la figura (14) se encuentra normalmente conectado como lo indica la figura, a la salida de la compuerta recibiendo los pulsos que éste determina. Al cambiar de posición (N con X y M con V fig.14) conectamos el contador al latch. Con el pulsador podemos realizar la función correspondiente a un contador. El latch evita el efecto del rebote producido por el pulsador. De no contrarrestar este efecto se obtendrían señales ambiguas en las entradas y como consecuencia de ello obtendríamos la carencia de un "1" o un "0" lógico franco a la salida. El efecto del rebote se muestra en la figura(17) y el latch con su correspondiente tabla de verdad en la figura (18).

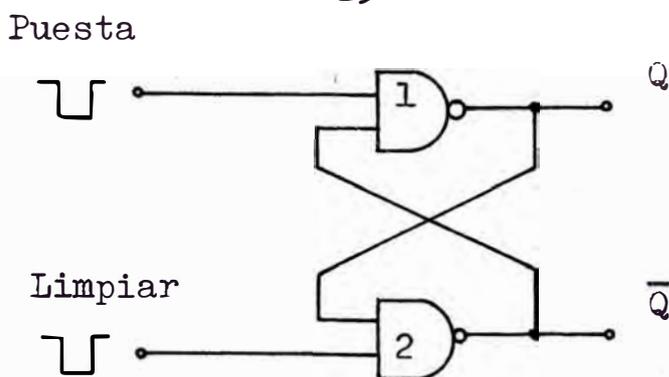


Efecto del rebote de "1" lógico a "0" lógico causando ambigüedad en la entrada de la compuerta.



Efecto del rebote de "0" a "1" y a "0"

FIGURA(17)



(5)  
Tabla de Verdad

Entradas		Salidas	
Limpiar	Puesta	Q	$\bar{Q}$
0	1	0	1
1	0	1	0
0	0	1	1
0 - 1	1	0	1
1	0 - 1	1	0

TABLA(2)

FIGURA(18)

El latch puede hacerse con compuertas NOR o NAND, en el presente caso se usó éste último por su disponibilidad. Debido a que la salida de una de las compuertas es la entrada del otro y viceversa, las salidas están en estados opuestos siempre. Es decir  $Q = 0, \bar{Q} = 1$  ó  $Q = 1, \bar{Q} = 0$ . Si asumimos que las entradas "limpiar" y "puesta" están en "1" lógico, aplicamos un "0" a la entrada de "lim-

---

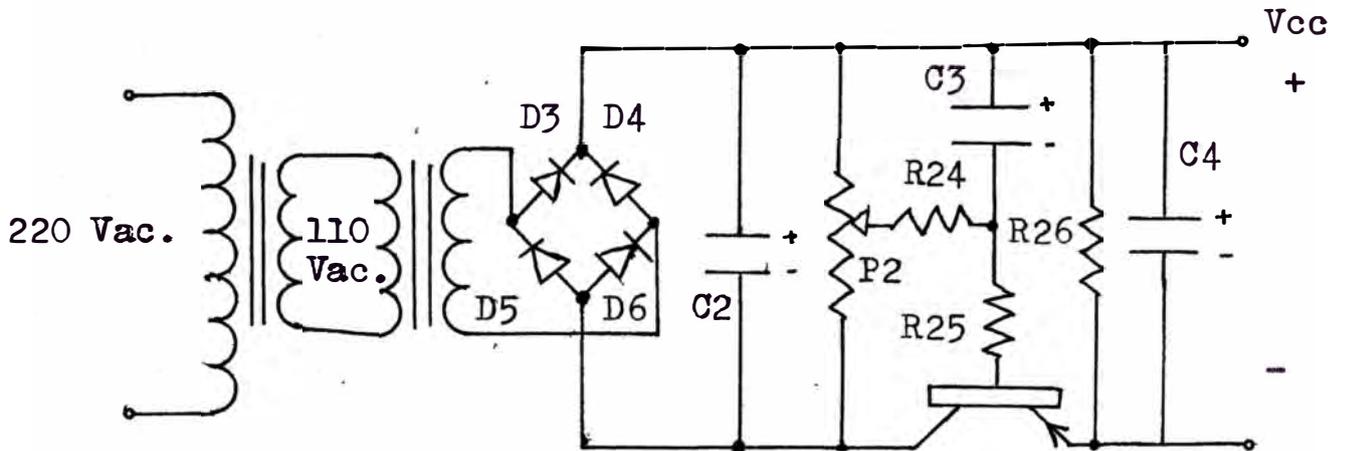
5. H.V. Malmstadt - C.G. Enke, Digital Electronics for Scientists (W.N. Benjamin Inc., 1969), p.189.

piar" dejando la entrada de "puesta" en "1", las salidas estarán en el estado  $Q = 1$  y  $\bar{Q} = 0$ . Si por causa del rebote aparece a la entrada un cambio de voltaje 0 - 1 (en la entrada de "limpiar") a un voltaje considerable como (A) en la figura (17). Esto no influirá en el estado de las salidas.  $Q = 0$  al estar conectado a la entrada de la compuerta(2) hará que la salida de éste,  $Q = 1$  permanezca en este estado indiferentemente al valor que pueda tomar luego la entrada "limpiar" por efecto del rebote. Este estado se mantendrá hasta que se aplique un "0" a "puesta". Sólo entonces cambiarán de estado las salidas. Obtenemos así un "0" franco en  $Q$  y un "1" franco en  $\bar{Q}$ .

Los pulsos del latch son contados y decodificados por la etapa de salida como lo muestra la fig.(14)

### 3.3.- Fuente de Alimentación .-

Para proporcionar el voltaje  $V_{cc}$  de 5 volts.  $\pm 5\%$  se utilizó el siguiente circuito como fuente de alimentación para los circuitos integrados TTL :



FIGURA(19)

Como medida de protección se usó un diodo zener de 7.6 volts. intalado en el circuito impreso de la etapa de control. (Ver fig. 14 )

Usando un multímetro y un osciloscopio se obtuvo las siguientes lecturas :

$$V_{dc} = 5.0 \text{ volts}$$

$$V_{pp}(\text{rizado}) = 0.002 \text{ volts}$$

#### 4. OBSERVACIONES.-

Si bien los circuitos integrados de la familia TTL no son los más baratos, se usaron éstos por su disponibilidad, factores económicos y bajo requerimiento de frecuencia del presente trabajo. Se utilizó TTL monolíticos de silicio de media velocidad con las siguientes principales características :

- a.-Alto "fan out".
- b.-Bajo consumo de potencia ( typ. 10 mW)
- c.-Baja impedancia de salida
- d.-Protección contra cortocircuitos
- e.-Alta inmunidad al ruido ( tip. 1V.)
- f.-Adecuado tiempo de propagación (12 ns tip.)

El reloj y las fuentes de voltaje utilizan alimentación de la red de 220 V. 60 Hz pero el cronómetro se puede convertir en portátil para usos prácticos. Para ello solo se necesitaría reemplazar la fuente por una batería y el reloj por un oscilador a cristal con divisores de frecuencia.

Si utilizáramos una red de alimentación de 50 Hz o de otra frecuencia sólo hay que hacer ciertos cambios en las salidas del IC6(N7441) de la fig.9 del divisor entre 6.

En la fig.9 en vez de usar un N7441 se pudo haber usado una compuerta NAND con entradas conectadas a B y C del 7490, teniendo así una solución más simple para el divisor entre 6. No se hizo esto porque ello implicaba usar un módulo N7400 adicional, el cual ocuparía el mismo

espacio que el N7441 y no tendría la facilidad de hacer variaciones para diferentes frecuencias de red de alimentación. Indudablemente el N7400 es siete veces más barato que el N7441, pero como se disponía de éste, se le usó para dicha tarea.

El error total del cronómetro queda supeditado al error causado por las variaciones de frecuencia de la red de alimentación. Para disminuir el porcentaje de error de debe sincronizar las señales de "Inicializador" y "Finalizador". Sin embargo no es necesario hacer esto con el "Limpiador que es asíncrono.

Se debe tener presente que el presente trabajo fue diseñado con miras a usarlo en un proyecto posterior y más grande, por lo cual muchas de las instalaciones se han hecho precariamente (Apendice B ) y existen componentes que aparecen en las ilustraciones pero no se mencionan.

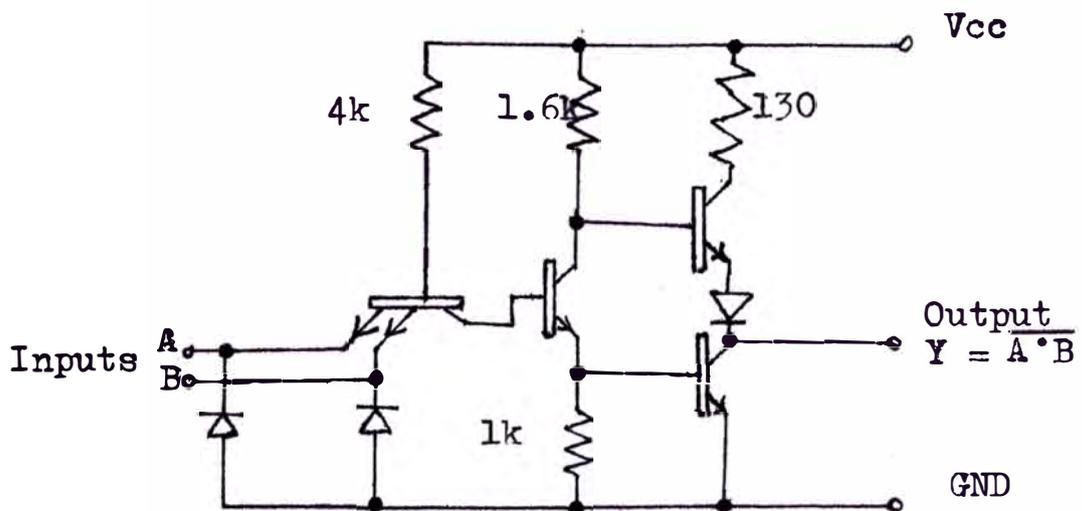
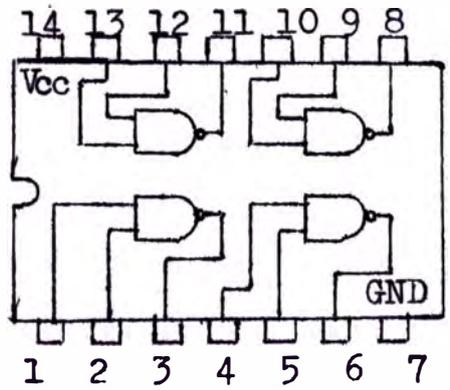
## 5. CONCLUSIONES.-

El porcentaje de error y la frecuencia de trabajo del cronómetro depende de la señal introducida al reloj, la cual es tomada como patrón. En la forma precaria como ha sido instalado, estas dos características dependen de la red de alimentación. Se puede remplazar esto por una fuente de alta frecuencia y bajo porcentaje de error. Sólo había que omitir los transformadores pues éstos a altas frecuencias introducen perturbaciones. Los 7490 son muy versátiles pues pueden dividirse entre 10, 5 ó 2 ó se usaron como contadores, lo cual nos da facilidades para realizar cambios. Esta característica y la del conjunto N7490-N7441 nos permite obtener una amplia gama de frecuencias a usarse para diferentes intervalos de tiempo.

Con circuitos fotoeléctrico ó ultrasónicos acoplados al sistema, se puede usar el contador para fines industriales. El cronómetro se puede usar para fines industriales, administrativos y deportivos. Todos estos usos son facilitados mayormente porque el cronómetro es gobernado esencialmente por una señal asíncrona.

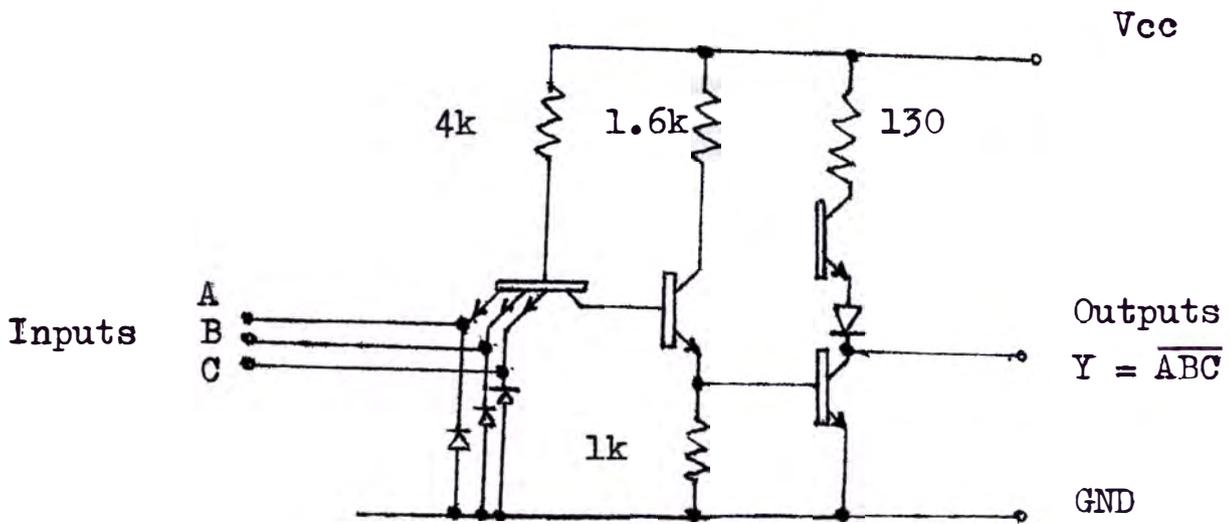
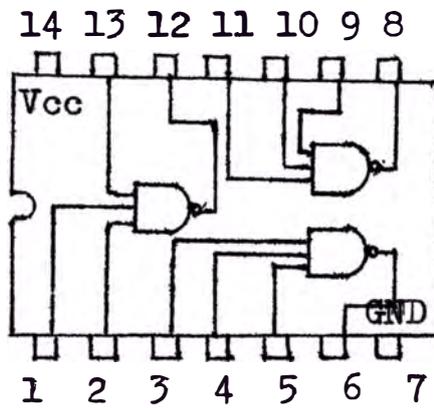
A P E N D I C E    A

N7400 (6)



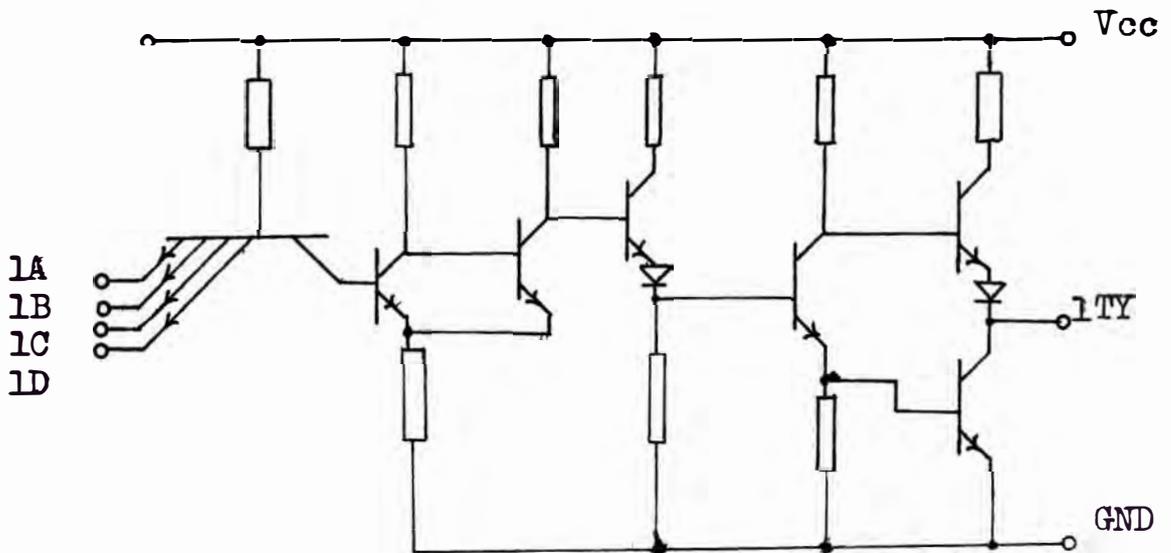
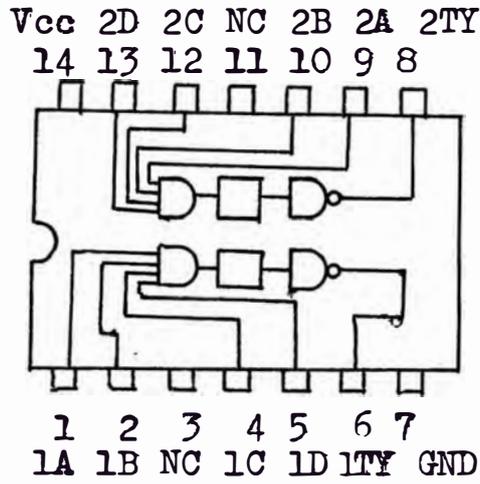
6. Signetics, Op. cit. p.2-2

N7410 (7)



7.. Ibid. p.2-22

N7413 (8)



8. Philips, op. cit. FJ1.131 p.2

N7473 (9)

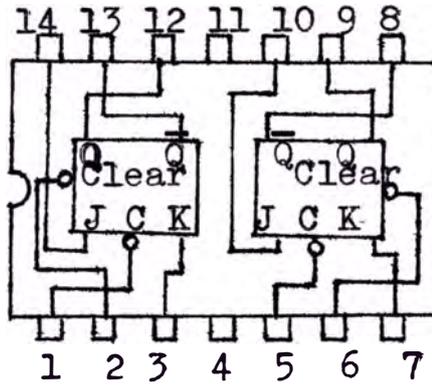


Tabla de Verdad		
( De cada Flip - Flop )		
$t_n$		$t_{n+1}$
J	K	Q
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q}_n$

9. Sigetics, op. cit. p.2-70

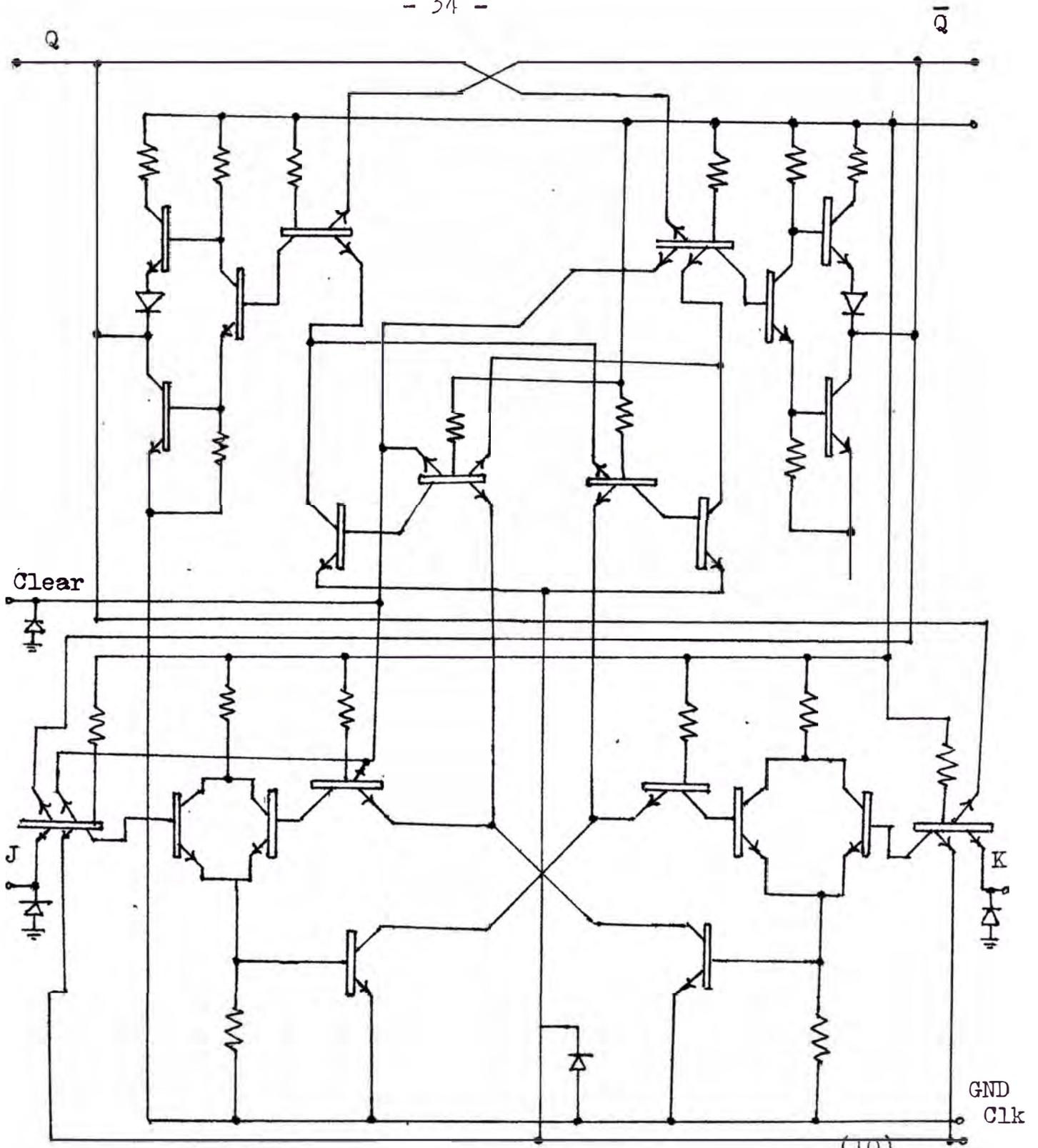
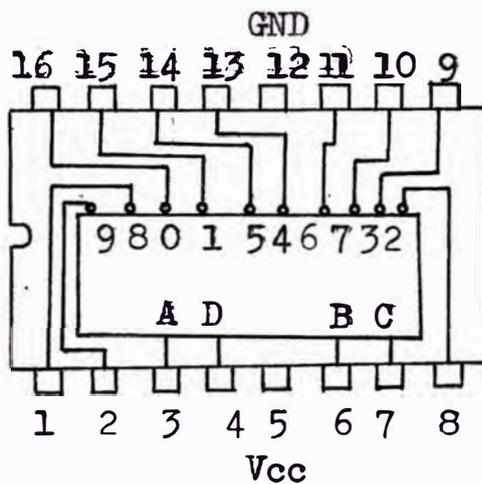


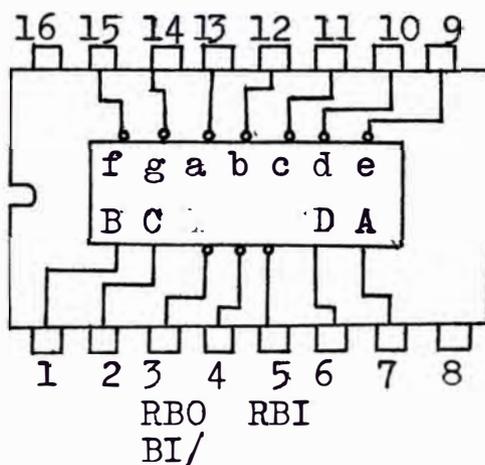
Diagrama Circuitual Interno del 1/2N7473 (10)

10. Idem.

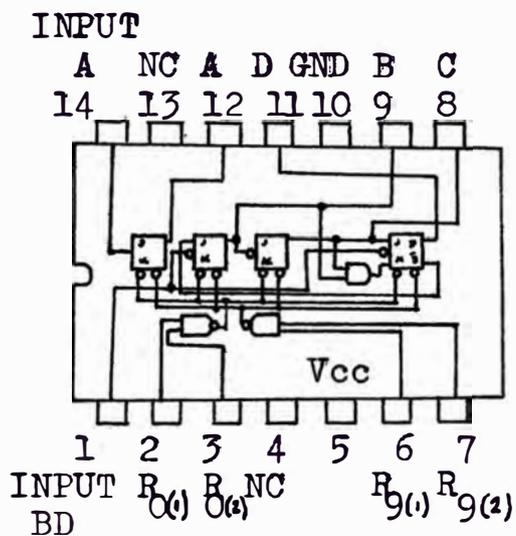
N7441 (11)



N7447 (12)



N7490 (13)

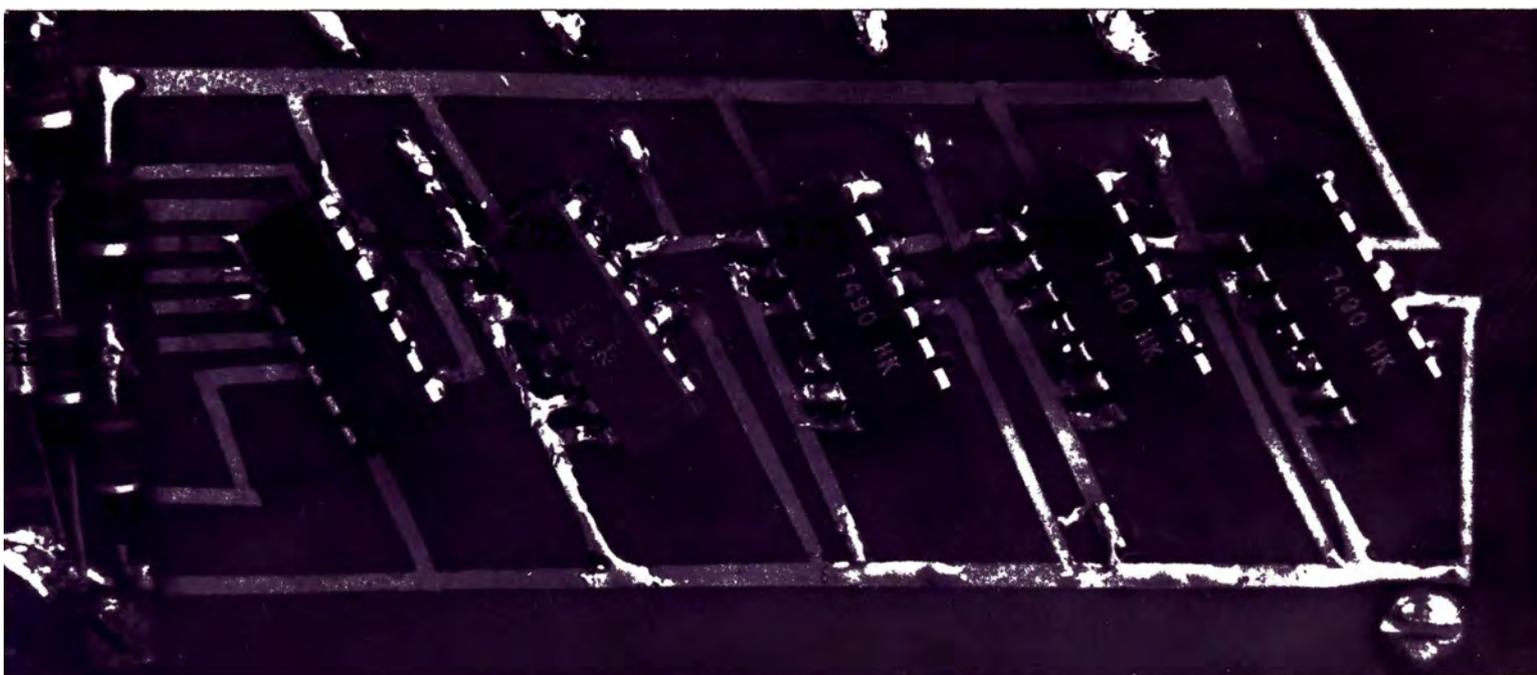


11. Ibid. p.2-40

12. Idem. p.2-50

13. Ibid. p.2-94

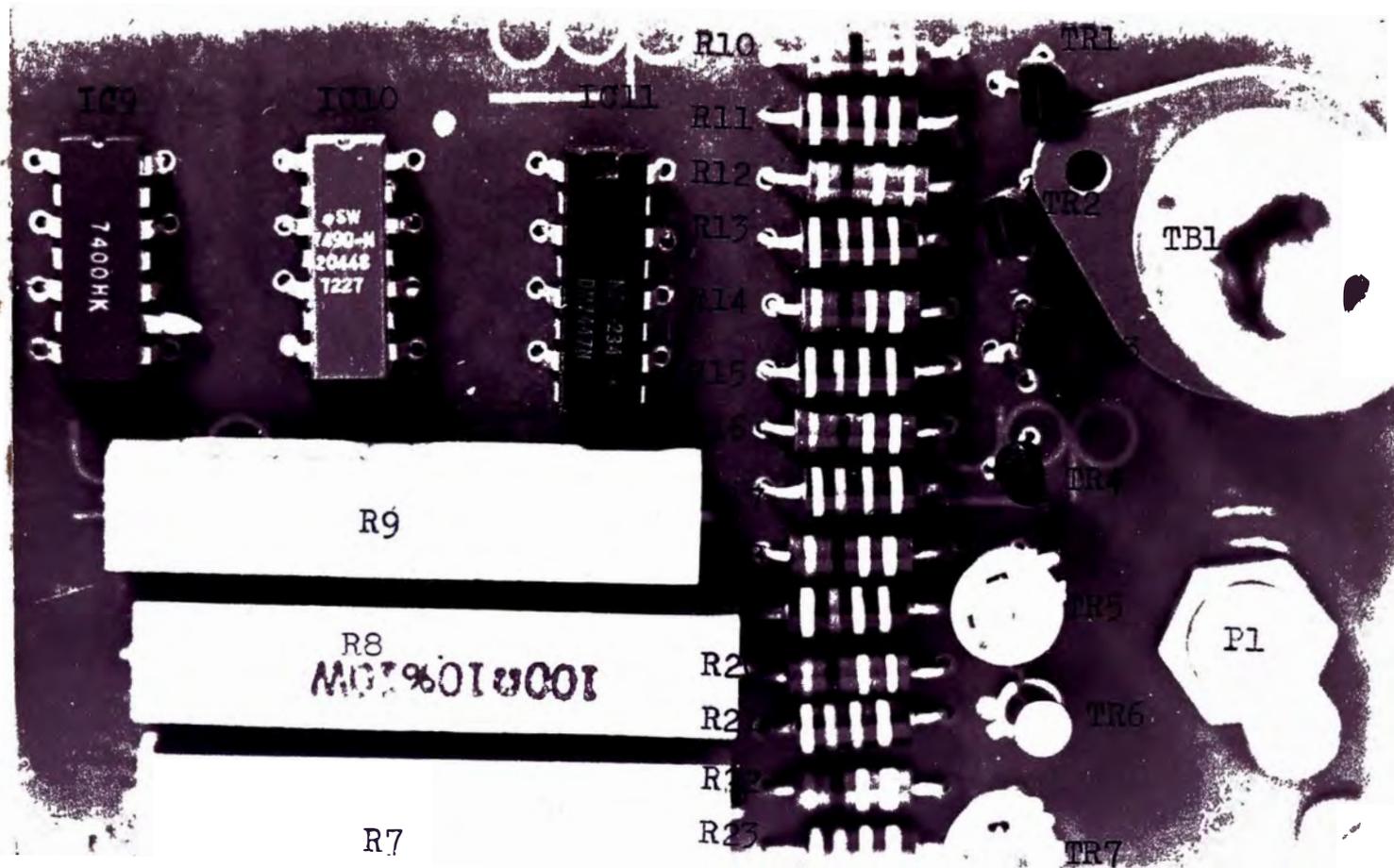
A P E N D I C E    B



Vista Superior de la Etapa del Reloj



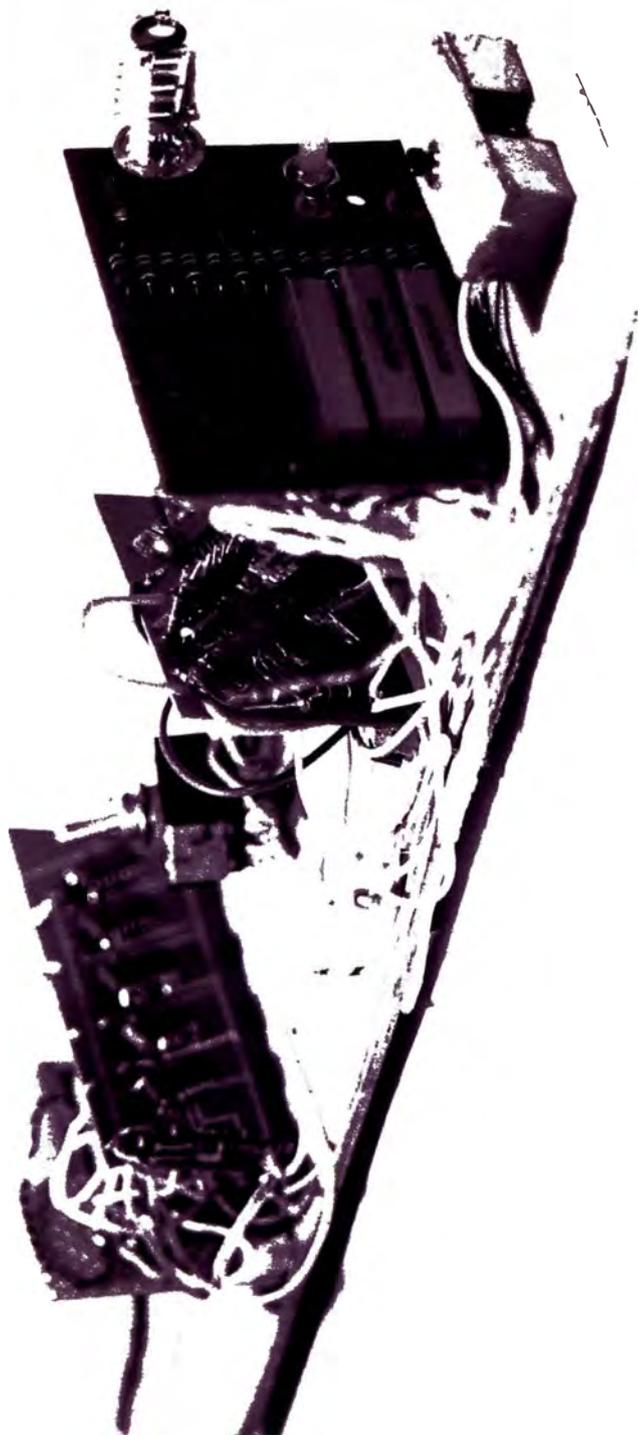
Vista Superior de la Etapa de Control



Vista Superior de la Etapa de Salida



Fuente de alimentación Regulada



El Cronómetro Armado Provisionalmente

8. RELACION DE COMPONENTES.-

Denominación	Característica	Etapa	Página
C1	10uf 20Vdc	Control	38
C2	500uf 50Vdc.	Fuente	25
C3	500uf 50Vdc	Fuente	25
C4	0.1uf 600V	Fuente	25
D1	JCAB (Ge)	Reloj	37
D2	Zener 7.6V.	Control	38
D3	1N914	Fuente	25
D4	1N914	Fuente	25
D5	1N914	Fuente	25
D6	1N914	Fuente	25
IC1	N7413	Reloj	37
IC2	N7490	Reloj	37
IC3	N7490	Reloj	37
IC4	N7490	Reloj	37
IC5	N7490	Reloj	37
IC6	N7441	Reloj	41
IC7	N7410	Compuerta	38
IC8	N7473	Control	38
IC9	N7400	Salidā	39
IC10	N7490	Salida	39
IC11	N7447	Salida	39
P1	5k 2W	Salida	39
P2	5k 2W	Fuente	25

Denominación	Características	Etapa	Página
R1	2k ohms $\frac{1}{2}W$	Reloj	37
R2	3k ohms $\frac{1}{2}W$	Reloj	37
R3	2k ohms $\frac{1}{2}W$	Reloj	37
R4	3k ohms $\frac{1}{2}W$	Reloj	37
R5	2k ohms $\frac{1}{2}W$	Control	38
R6	3k ohms $\frac{1}{2}W$	Control	38
R7	500 ohms 10W	Salida	39
R8	100 ohms 10W	Salida	39
R9	100 ohms 10W	Salida	39
R10	10k ohms $\frac{1}{2}W$	Salida	39
R11	47k ohms $\frac{1}{2}W$	Salida	39
R12	10k ohms $\frac{1}{2}W$	Salida	39
R13	47k ohms $\frac{1}{2}W$	Salida	39
R14	10k ohms $\frac{1}{2}W$	Salida	39
R15	47k ohms $\frac{1}{2}W$	Salida	39
R16	10k ohms $\frac{1}{2}W$	Salida	39
R17	47k ohms $\frac{1}{2}W$	Salida	39
R18	10k ohms $\frac{1}{2}W$	Salida	39
R19	47k ohms $\frac{1}{2}W$	Salida	39
R20	10k ohms $\frac{1}{2}W$	Salida	39
R21	47k ohms $\frac{1}{2}W$	Salida	39
R22	10k ohms $\frac{1}{2}W$	Salida	39
R23	47k ohms $\frac{1}{2}W$	Salida	39
R24	470 ohms $\frac{1}{2}W$	Fuente	25
R25	22 ohms $\frac{1}{2}W$	Fuente	25
R26	22M ohms $\frac{1}{2}W$	Fuente	25

Denominación	Características	Etapas	Página
TR1	2N3904	Salida	39
TR2	2N3904	Salida	39
TR3	2N3904	Salida	39
TR4	2N3904	Salida	39
TR5	2N3904	Salida	39
TR6	2N3904	Salida	39
TR7	2N3904	Salida	39

9. BIBLIOGRAFIA.-

1. Malmstadt - C.G. Enke, Digital Electronics for Scientists (W.N. Benjamin Inc.,1969)
2. Philips, "Digital Integrated Circuits," Semi-conductors and Integrated Circuits, VI,1972
3. Signetics, Digital Linear Mos IC, California : Signetics Corporation, 1972.