

**Universidad Nacional de Ingeniería**

**Facultad de Ingeniería Eléctrica y Electrónica**



**Diseño y Construcción de un Prototipo de  
Sistema de Transmisión / Recepción Digital  
Codificada en Ancho de Pulso**

**T E S I S**

**Para Optar el Título Profesional de**

**INGENIERO ELECTRONICO**

**Miguel Angeles Araujo Bazan**

**Promoción 1978 - I**

**Lima - Perú**

**1983**

A la memoria de mi Padre,  
Al recuerdo de mi Madre,  
y a mis hermanos.

A mi esposa María Elena  
y a mi hijo Miguel Ángel.

UNIVERSIDAD NACIONAL DE INGENIERIA  
Facultad de Ingeniería Eléctrica y Electrónica

"DISEÑO Y CONSTRUCCION DE UN PROTOTIPO DE SISTEMA DE  
TRANSMISION/RECEPCION DIGITAL CODIFICADO  
EN ANCHO DE PULSO"

Tesis para optar el Título Profesional de:  
INGENIERO ELECTRONICO

Presentado por  
MIGUEL ANGELES ARAUJO BAZAN

Promoción 1978-1

Lima, Perú

1985

E X T R A C T O

El diseño y la construcción del prototipo de un sistema de Transmi  
sión/Recepción digital codificado en ancho de pulso, constituye un  
aporte al desarrollo de la investigación y al diseño de sistemas  
para uso en la transferencia de información, entre dos lugares  
distantes, utilizando como medio de transmisión cable de dos hi  
los, radio enlaces, cable coaxial, etc.

La función primordial del prototipo de sistema de Transmisión/Recepción digital codificada en ancho de pulso, es transmitir y recibir señales digitales, las cuales ingresan a un sub-sistema de transmisión que está compuesto básicamente de registros de corrimiento entrada paralelo - salida serie, un sistema de codificación, control de señales y un oscilador de onda cuadrada. Las señales digitales que han ingresado al sistema atraviesan un registro de corrimiento entrada paralelo - salida serie de 16 bits, cada vez que aparece la señal de carga (LOAD) y esto se logra con cada inicio del oscilador de onda cuadrada; luego estas señales se codifican de la siguiente forma:

"0" cuando el ancho de señal es igual al ancho de pulso del Monoestable NO. 1T, y

"1" cuando el ancho de la señal es igual al tiempo entre pulsos de reloj.

Con el objeto de diferenciar la información en el paquete, es necesario contar con un guarda bit, por lo tanto, antes de que aparezca el siguiente bit se inhibe con un "0" después del pulso de reloj, aplicando a la salida negada del Monoestable NO: 2T a la puerta lógica NAND C (salida).

Con respecto a parte de recepción del prototipo de sistema de Transmisión/Recepción digital codificado en ancho de pulso, este ha sido diseñado utilizando registros de corrimiento del tipo entrada serie salida paralelo, y entrada paralelo - salida serie. El sub-sistema funciona de la siguiente manera: las señales recibidas del sub-sistema de transmisión, de acuerdo a un protocolo de transferencia de datos del tipo Bracket (paquetes debidamente identificados), ingresan

al registro de corrimiento entrada serie - salida paralelo, y también aparecen en la entrada del monoestable NO. 1R, este monoestable activa al reloj de corrimiento del registro, que provoca el desplazamiento de las señales en grupos que tienen una identificación al inicio y término de cada paquete; luego esta información es transferida a otro registro de corrimiento entrada paralelo - salida paralelo, que es controlada por el circuito conformado por el monoestable NO. 2R y dos puestas lógicas. Finalmente, las señales se encuentran en paralelo, aptas para ser utilizadas o descodificadas y exhibidas mediante display.

El presente trabajo de Tesis enfoca el diseño y la construcción de un sistema de transmisión/recepción digital codificada en ancho de pulso, describiendo al detalle cada uno de los circuitos diseñados e implementados.

Para el desarrollo del diseño de Ingeniería se emplearon las normas CCITT, ISO y EIA. Asimismo, se ha descrito en forma detallada sus aplicaciones, que llevadas a la práctica permitirán con su empleo, un ahorro considerable en costo con relación al uso de cables multiple para la transferencia de señales. En la aplicación principal se ha utilizado el diseño de prototipo asociado a un radio Enlace UHF, Teclado y Exhibidor.

La realización física del diseño se efectuó en el laboratorio del Centro de Entrenamiento Aeronáutico de CORPAC S.A.

## TABLA DE CONTENIDOS

### INTRODUCCION

CAPITULO I : DISEÑO Y CONSTRUCCION DE UN PROTOTIPO DE SISTEMA DE TRANSMISION/RECEPCION DIGITAL CODIFICADO EN ANCHO DE PULSO

1.0 Sistema de Transmisión/Recepción Serie

1.1 Problemas en las Transmisiones Serie

1.1.1 Sincronización de Bit

1.1.2 Sincronización de Caracter

1.2 Métodos de Entrada/Salida Serie para Comunicaciones

1.2.1 Método Asíncrono

1.2.2 Método Síncrono

1.3 Métodos para la Generación de la Señal de Reloj

1.4 Recomendaciones para las Comunicaciones Serie

1.5 Componentes para Comunicaciones Serie

- 1.5.1 Emisores y Receptores de Línea
- 1.5.2 Generadores de Reloj
- 1.5.3 Emisores y Receptores de Línea Larga

## 1.6 Protocolo Bracket

## 1.7 Líneas de Transmisión

- 1.7.1 Líneas Asimétricas
- 1.7.2 Cables Multiconductores
- 1.7.3 Pares Trenzados
- 1.7.4 Cable Plano
- 1.7.5 Cable Coaxial
- 1.7.6 Líneas Balanceadas

## 1.8 Descripción del Sub - Sistema de Transmisión Digital Codificado en Ancho de Pulso

## 1.9 Descripción del Sub - Sistema de Recepción Digital Codificado en Ancho de Pulso

## 1.10 Ventajas de la Transmisión/Recepción Digital

## CAPITULO II : CONCEPTOS Y CRITERIOS DE DISEÑO

## 2.1 Descripción del Circuito de Transmisión Digital Codificado en Ancho de Pulso

- 2.1.1 Diseño y Descripción del Registro de Corrimiento  
Entrada Paralelo - Salida Serie, 16 Bits
- 2.1.2 Diseño del Monoestable NO. 1T
- 2.1.3 Diseño del Monoestable NO. 2T
- 2.1.4 Diseño del Contador Digital entre 32
- 2.1.5 Diseño del Monoestable NO. 3T
  
- 2.2 Descripción del Circuito de Recepción Digital Codificado en  
Ancho de Pulso
  - 2.2.1 Diseño del Registro de Corrimiento Entrada Serie  
Salida Paralelo, 16 Bits
  - 2.2.2 Diseño del Registro de Corrimiento Entrada Paralelo  
Salida Paralelo, 16 Bits
  - 2.2.3 Diseño del Monoestable NO. 1R
  - 2.2.4 Diseño del Monoestable NO. 2R
  
- 2.3 Diseño del Oscilador de Onda Cuadrada
  - 2.3.1 Descripción del Circuito del Oscilador de Onda Cuadrada
  - 2.3.2 Cálculo de los Periodos de Carga ( $t_1$ ) y Descarga ( $t_2$ )
  - 2.3.3 Cálculo del Ciclo de Trabajo Util (Duty Cycle)
  - 2.3.4 Diseño del Inversor Lógico
  
- 2.4 Diseño y Descripción de la Fuente de Alimentación
  - 2.4.1 Circuito Rectificador

- 2.4.2 Fuente de Corriente
- 2.4.3 Amplificador de Salida
- 2.4.4 Regulador de Tensión
- 2.4.5 Limitador de Corriente
- 2.4.6 Regulador de Tensión de 12 VDC a 5 VDC

### CAPÍTULO III : APLICACIONES Y COMPONENTES.

#### 3.1 Aplicaciones

##### 3.1.1 Sistema de Comunicaciones Digital

###### 3.1.1.1 Unidad Transmisora

###### 3.1.1.1.1 Teclado

- a) Pulsadores
- b) Formatos
- c) Modos
- d) Depresión Simultánea de Varias Teclas
- e) Codificación
- f) Interfaz

###### 3.1.1.2 Sub-Sistema de Transmisión Digital Codificada en Ancho de Pulso

###### 3.1.1.3 Generador de Tonos

###### 3.1.1.4 Modulador y Transmisor

##### 3.1.2 Unidad Receptora

###### 3.1.2.1 Receptor y Demodulador

3.1.2.2 Discriminador de Frecuencias

3.1.2.3 Sub - Sistema de Recepción Digital Codificado  
en Ancho de Pulso

3.1.2.4 Descodificador y Exhibidor

3.1.3 Otras Aplicaciones

3.2 Componentes

CONCLUSIONES

APENDICE

BIBLIOGRAFIA

## INTRODUCCION

Teniendo en cuenta, que el avance tecnológico en el campo de la electrónica, en materia de transmisión de información, discurre por derroteros que conducen inexorablemente a la adopción de redes totalmente digitales, debido a las ventajas que ésta ofrece y que permite la transmisión de la información prácticamente sin ruidos; pero hasta hace poco tiempo no ha podido ser competitiva con los métodos analógicos convencionales, debido al alto costo de los dispositivos digitales de ese entonces.

Por otro lado, el desarrollo de los sistemas de conmutación y de los sistemas de procesamiento, ha creado la necesidad de la transmisión de informaciones digitales en gran cantidad, de tal modo que fue necesario desarrollar los sistemas de transmisión de señales digitales, los cuales han coincidido con el desarrollo de los dispositivos de circuitos de gran integración.

Podemos afirmar que actualmente, todos los sistemas de comunicaciones están inclinándose hacia la tecnología digital y se le puede atribuir principalmente a las ventajas inherentes que ésta ofrece, que consiste principalmente en su mayor facilidad para adaptarse a la demanda creciente del tráfico, mediante la construcción de redes de muy alta flexibilidad que puedan responder rápidamente a la variación de la cantidad de tráfico.

Además como es de conocimiento general, en el mundo de las informaciones, las comunicaciones constituyen el sistema nervioso de la sociedad, y conforme se desarrollan éstas crece la demanda del intercambio de informaciones, cada vez más exigente tanto en calidad como en cantidad; para lograr este objetivo se cuenta con el aporte del desarrollo de la ciencia y la tecnología.

En la práctica se utiliza para el traslado de la información de alta capacidad, radio enlaces UHF • microondas, usando la modulación por frecuencia o multiplexaje con división de frecuencia, debido a sus características favorables para su propagación y la posibilidad de transmitir gran cantidad de información. La implementación de estos sistemas requiere contar con una infraestructura adecuada (edificaciones, alimentación, etc.), aunque en los últimos tiempos se han diseñado equipos de bajo consumo de energía, que en algunos casos llega a solo 3.5 vatios, por transmisor/receptor. De todas maneras es un sistema muy costoso. El uso generalizado de sistemas de procesamiento, datos, etc. en gran escala y también el desarrollo de los sistemas de conmutación, hace necesaria la transmisión de información digital en grandes cantidades.

Por lo tanto, es necesario contar con un sistema de transmisión/recepción que realice esta función a bajo costo.

El presente trabajo trata sobre el diseño y la construcción de un prototipo de sistema de transmisión/recepción digital codificada en ancho de pulso, cuya función es transmitir señales digitales. Las cuales ingresan en el sub-sistema de transmisión a un registro de corrimiento entrada paralelo-salida serie, el cual está dispuesto en un arreglo de 16 bits; cada vez que aparece la señal de carga (LOAD), al inicio de ciclo. Posteriormente estas señales son desplazadas serialmente con el reloj de corrimiento y carga.

Para efectuar estas funciones fue necesario diseñar un circuito lógico el cual está conformado por oscilador de onda cuadrada, monoestables, contadores y puertas lógicas.

La codificación en ancho de pulso se realiza de la siguiente manera :

"0" cuando el ancho del pulso es igual al tiempo de pulso del monoestable N°1T.

"1" cuando el ancho del pulso es igual al tiempo entre pulsos del reloj.

Para diferenciar la información en serie es decir entre un bit y otro bit , es necesario contar con un guarda bit, por lo tanto antes de presentar el siguiente bit se inhibe con un "0" despues del pulso de reloj, aplicando la salida negada del monoestable N°2T a la puerta lógica correspondiente.

El diseño para la parte de recepción se realiza en base a registros de corrimiento del tipo entrada serie-salida paralelo y entrada paralelo-salida paralelo en arreglo de 16 bits, - monoestables y puertas lógicas NAND.

Las señales son enviadas desde el sub-sistema de transmisión de acuerdo al protocolo de transferencia de datos tipo bracket . Mediante este protocolo se envía la información por paquetes , y cada paquete tiene una identificación al inicio y término de cada grupo de datos enviados. De esta manera el sub-sistema de recepción podrá distinguir cada paquete de información enviada sin ningún problema.

El sub-sistema de recepción funciona de la siguiente manera: la información enviada aparece en la entrada serie del registro de corrimiento entrada serie-salida paralelo y también en la entrada de un monoestable N°1R el cual activa al reloj del registro antes mencionado para provocar el corrimiento de las señales enviadas, los brackets cada vez que aparecen ingresan a una puerta lógica, la salida de dicha puerta lógica se invierte y activa al monoestable N°2R , la salida negada de este monoestable sirve de reloj de carga para el registro de corrimiento entrada paralelo -salida paralelo con el diseño efectuado se espera contribuir en algo, a la realización de la transferencia de información en gran escala, esto permitirá enviar cantidades apreciables de datos, usando solamente dos líneas telefónicas, o ser enviados mediante un

### transmisor a grandes distancias

Si se usa líneas telefónicas, estas deben estar protegidos por mallas especiales para evitar las interferencias producidas por la inducción de otras líneas de transmisión.

Con el objeto de contar con un formato adecuado respecto a los datos transmitidos/recepcionados se adopta un protocolo de control de línea, creando de esta manera un canal de comunicaciones libre de errores de transmisión entre dos puntos conectados a través del enlace físico.

Estas consideraciones sugieren la posibilidad de contemplar todo el sistema informático como un conjunto de unidades más o menos autónomas, con una función definida que colaboran entre sí para la consecución de tareas determinadas.

Los objetivos perseguidos con esta colaboración difieren radicalmente de un sistema a otro, existiendo sin embargo ciertos aspectos comunes a todos ellos. Desde el punto de vista que nos hemos situado puede señalarse como aspecto común de todos los sistemas la necesidad de intercambiar información entre los elementos que lo integran. Estos pueden ser circuitos, modems, concentradoras, terminales, computadoras, procesos, personas, etc.

El intercambio de información entre componentes de un siste-

ma se denomina comunicación. La forma en que se realiza la comunicación depende de múltiples factores; pero en cualquier caso, es indispensable establecer en forma clara las reglas que deben seguirse en el intercambio de información.

Se denomina protocolo de comunicación al conjunto de reglas que siguen las comunicaciones entre elementos de un sistema. Nótese que en estas definiciones no han impuesto ninguna restricción del tipo de información que intercambian los elementos del sistema. El concepto de comunicación se extiende desde el intercambio de datos, que involucra procesos complejos de software, hasta la simple señal que indica a un elemento el estado de otro.

El sistema de transmisión/recepción digital codificada, en ancho de pulso, es un sistema asincrónico, no necesita señal de reloj para seguir la secuencia de señales transmitidas/recepcionadas.

En el Capítulo I, nos referimos al sistema de transmisión/recepción digital codificada en ancho de pulso, hacemos una descripción del sistema transmisión/recepción, entrada-salida serie, descripción del sistema de transmisión sistema de recepción y las ventajas de la transmisión/recepción digital. En el Capítulo II tratamos de la descripción y diseño del prototipo de sistema de transmisión/recepción digital codificado en ancho de pulso y en el Capítulo III da

mos la información referente a las aplicaciones, mediciones y componentes que se utilizan en este prototipo de sistema de transmisión/recepción digital codificada en ancho de pulso.

\*\*\*\*\*

## CAPITULO I

### DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE SISTEMA DE TRANSMISIÓN/RECEPCIÓN DIGITAL CODIFICADO EN ANCHO DE PULSO

#### 1.0 SISTEMAS DE TRANSMISIÓN/RECEPCIÓN EN SERIE

La transferencia de información entre dos sistemas digitales, se realiza generalmente carácter a carácter utilizando códigos binarios. Otras veces la información que se transmite no corresponde a ninguna codificación de caracteres numéricos o alfanuméricos sino que es puramente binaria.

De una forma o de otra la información se transmite en unidades de información denominadas palabras, que suelen ser de 5 a 8 bits. Existen dos formas de realizar la transmisión de estas palabras.

Método Paralelo: Transmitiendo simultáneamente, por líneas separadas, todos los bits de la palabra, junto con una señal de reloj que indica el momento en que está presente una palabra de información en las líneas de datos (fig. 1.1).

Método Serie: Transmitiendo en forma secuencial en el tiempo todos los bits de la palabra, uno tras

otro por una sola línea de datos.

Eventualmente puede existir una línea adicional de reloj que marca los tiempos de bit. (fig. 1.2).

El método paralelo es utilizado para transmisiones a alta velocidad entre dos sistemas; no obstante cuando la distancia entre ambos aumenta, el costo de línea y el de los amplificadores de transmisión y recepción puede llegar a crecer de forma tal que, desde el punto de vista económico, sea preferible utilizar un sistema serie de comunicaciones.

Por otra parte, como se verá más adelante, los sistemas de comunicaciones serie han alcanzado un alto grado de estandarización. Existen normas universalmente aceptadas que fijan completamente todos los detalles de la comunicación, incluyendo aspectos mecánicos (tipo de conector y distribución de señales en los terminales), aspectos eléctricos (niveles y formas de las señales) y aspectos lógicos (sistemas de codificación y sincronización, descripción de todos los circuitos de datos, control y temporizado).

Estos estándares han conducido a que la mayoría de fabricantes incorporen en sus equipos interfaces serie que cumplen las normas especificadas, de forma que se pueda realizar con toda facilidad la conexión indistinta de cualquier terminal.

## 1.1 Problemas en las Transmisiones Serie

Cuando se transmiten informaciones a través de una línea serie es necesario utilizar un sistema de codificación que permita resolver los siguientes problemas.

Sincronización de bit: El receptor necesita saber exactamente donde empieza y donde termina cada bit en la señal recibida.

Considérese el caso de transmisión en serie de la información 01110010. Si se utiliza un método NRZ (no retorno a cero) en que los bits 1 ó 0 se representan por niveles 1 ó 0 respectivamente), la señal en la línea sería como la representada en la fig. 1.3.

La presencia de varios bits iguales, por ejemplo 3 "unos", hace que la línea no efectúe ninguna transición y el receptor puede perder la pista de donde empieza y donde acaba cada bit.

Si el número de bits iguales aumenta, se observa que la dificultad de reconstruir las celdas de bit aumenta también.

Sincronización de Carácter: La información en serie se transmite, por definición, bit a bit, pero la misma tiene sentido en palabras, por ejemplo de 8

bits.

El sistema de codificación usado debe permitir distinguir sin ambigüedades dentro de una corriente de bits cuáles son los 8 que forman una palabra.

Sincronización de Mensaje: En un sistema de comunicaciones generalmente las informaciones se transmiten en bloques de caracteres.

Por sincronización de mensaje entendemos el mecanismo por el cual un conjunto de palabras es interpretado correctamente. Este problema normalmente no incumbe a los circuitos de codificación, sino al receptor que lo utiliza.

El conjunto de reglas (protocolo) que permiten interpretar correctamente los mensajes suele estar controlado por una tarea software (un programa) aun que actualmente hay ciertos circuitos integrados LSI que efectúan alguna de estas tareas.

### 1.1.1 Sincronización de Bit

Para resolver el problema de la sincronización de bit pueden usarse varios métodos:

- a) Enviar por una línea independiente de la de datos una señal de reloj que indique el centro de las celdas de bits de la línea de datos.
- b) Enviar junto con cada bit transmitido en serie

y por la misma línea una información adicional que permita al receptor extraer una señal de reloj.

- c) Lograr mediante algún procedimiento que los relojes de transmisión y recepción se mantengan en fase continuamente.

Para que el receptor pueda interpretar adecuadamente estas señales, debe ser capaz de obtener o crear un reloj que se mantenga en perfecto sincronismo con el del transmisor. Este reloj marcará las celdas de bit y analizándolas verá si contienen un bit 1 ó 0.

Como puede observarse en la figura 1.4 los datos no contienen información de reloj.

Efectivamente, las secuencias de ceros, en cualquiera de los sistemas (RZ, NRZ, NRZI), y las secuencias de unos, en el sistema NRZ, no contienen ninguna transición que permita al receptor determinar la situación de las celdas de bit.

Estos sistemas se dice que son no self-clock (es decir sin auto-reloj). La sincronización de bit en tales sistemas se consigue utilizando en la recepción el propio reloj de transmisión, enviado por una línea independiente de los datos o bien utilizando relojes de precisión y con dispositivos adicionales que aseguren que se

mantiene a la misma frecuencia y fase que el de transmisión.

Frente a estos sistemas de codificación se encuentran los de auto-reloj (self-clock), que transmiten información de forma tal que permiten al receptor deducir la situación exacta de las celdas de bit y por tanto los datos, sin necesidad de disponer de un reloj sincrono con el de transmisión.

Hay varios métodos auto-reloj, siendo los más conocidos los utilizados en la figura 1.5. PE, codificación de fase, FSC, codificación por cambio de frecuencia; FM, modulación de frecuencia; MFM y  $M^2$ FM, modulación de frecuencia modificadas.

En estos sistemas, el envío de la información adicional para determinación del reloj se hace a costa de la disminución de la cantidad de información útil enviada para un mismo ancho de banda.

En efecto, tal como se observa en las figs. 1.4 y 1.5, los métodos "no auto-reloj" permiten enviar una misma información a una frecuencia mitad que en los métodos "auto-reloj".

Dado que las características de una línea o ca-

nal de transmisión limitan la frecuencia máxima de la señal que se puede enviar por él, la cantidad que es posible enviar mediante una codificación "no auto-reloj" es doble que mediante una codificación "auto-reloj". No obstante hay campos de aplicación idóneos para cada método. Cuando el problema es de transmisión de una información serie entre dos puntos, es posible la utilización de una codificación "no auto-reloj" realizando la sincronización de bit con el propio reloj de transmisión o generando un reloj sincronizado con aquél.

Para realizar la grabación de la información serie en un soporte magnético giratorio (discos, cintas, etc), y luego reproducido, la posibilidad de usar el reloj de grabación o sincronizar un reloj de recepción es muy difícil, debido a que se introducen agentes perturbadores (fluctuaciones de velocidad de giro del soporte magnético) en los instantes de grabación y lectura. En estos casos se opta el método auto-reloj para lo cual el receptor debe disponer de un circuito que extraiga la señal de reloj de recepción de los datos (Fig. 1.6)

### 1.1.2 Sincronización de Caracter

Para obtener la sincronización de caracter pueden utilizarse diversos sistemas, unos se basan en la

utilización de líneas adicionales a las de datos para enviar impulsos que indican el inicio de un bloque de caracteres. Tal impulso identifica el primer bit del primer carácter de un bloque o mensaje, y cuenta los bits y caracteres determinando la frontera de los datos del bloque.

Otros sistemas, utilizados usualmente en los sistemas de comunicaciones serie, son:

Asíncrono: Cada carácter ya señalizado mediante dos bits, uno al principio, bit de arranque, y otro al final, bit de parada.

Estos bits permiten reconocer las fronteras de los caracteres.

Síncrono: Cada mensaje o bloque de transmisión va precedido por unos caracteres de sincronismo.

Cuando el receptor identifica una configuración de bits igual a la de los caracteres de sincronismo ha detectado el inicio de los datos y a continuación, contando los bits y caracteres identifica todos los caracteres del bloque.

1.2 Métodos de Entrada/Salida Serie para Comunicaciones  
La comunicación entre terminales se hace utilizan

do líneas o canales de transmisión, que pueden ser:  
Simplex: Cuando son capaces de transmitir información en un solo sentido.

Semiduplex: (half-duplex), Cuando son capaces de transmitir información en ambos sentidos pero no en forma simultánea.

Duplex: (Full-duplex), Cuando son capaces de transmitir información en forma simultánea en ambos sentidos.

La codificación de las señales en estos sistemas se hace mediante uno de los siguientes métodos, asincrónico o síncrono.

#### 1.2.1 Método Asincrónico.

En el método asincrónico la transmisión se controla por bits de inicio y de final que enmarcan cada carácter transmitido, son los denominados bits de start y stop y son utilizados por el terminal receptor para sincronizar su reloj con el del transmisor en cada carácter.

La especificación RS404 de EIA (Electronic Industries Association) define las características del método asincrónico de transmisión serie.

La transmisión en asíncrono se basa en las siguientes reglas :

- a) Cuando no se envían datos por la línea, ésta se mantiene en estado 1.
- b) Cuando se desea transmitir un carácter se envía primero un bit de inicio, que pone la línea a cero durante el tiempo de 1 bit.
- c) A continuación se envían todos los bits del carácter a transmitir con los intervalos que marca el reloj de transmisión.
- d) continuación del último bit del carácter se envía el bit de final que hace que la línea se ponga a 1 por lo menos durante el tiempo de 1 bit.

Los datos codificados según estas reglas pueden ser detectados fácilmente por el receptor. Para ello deben seguirse los siguientes pasos:

- 1) Esperar una transición de 1 a 0 en la señal recibida.
- 2) Activar un reloj de frecuencia igual a la del transmisor.

- 3) Muestrear la señal recibida al ritmo de este reloj para formar el carácter.
- 4) Leer un bit más de la línea y comprobar si es 1 para confirmar que no ha habido error de sincronización.

En las figuras 1.7 y 1.8 se presentan los organigramas que definen con mayor precisión los métodos de transmisión y recepción asíncrono.

El bit de final tiene la misión de llevar la línea a estado 1 para que el bit de inicio del próximo carácter provoque la transición de 1 a 0 que permita al receptor sincronizar el siguiente carácter.

El bit de final sirve también para dar tiempo a que el sistema receptor acepte el dato recibido.

El método asíncrono de transmisión presenta las siguientes ventajas :

- 1) Permite enviar caracteres a ritmos variables ya que cada uno de ellos lleva incorporada la información de sincronismo.
- 2) Existen circuitos integrados de bajo costo, las UART, que simplifican enormemente la realiza -

ción de sistemas de entrada/salida en este formato.

- 3) Es un método de comunicaciones estándar entre ordenadores y terminales de pantalla, impresoras lentas, etc.

Entre sus inconvenientes se puede citar, como más importante, su ineficiencia, ya que cada carácter va lastrado con dos bits de sincronización que no contienen información útil. Asumiendo caracteres de 8 bits, es necesario enviar por línea 10 bits para enviar un carácter, es decir sólo un 80% de la información transmitida es válida.

### 1.2.2 Método Síncrono

En el método síncrono, en vez de añadirse bits de sincronismo a cada palabra, lo que se hace es añadir caracteres de sincronismo a cada bloque de datos.

Los caracteres se transmiten en serie, bit a bit y sin ninguna separación entre uno y otro, no obstante, delante de cada bloque de datos se colocan unos caracteres de sincronismo que sirven al receptor para realizar la sincronización de carácter, es

decir, conocer las fronteras de carácter en una corriente de bits.

La sincronización de bit se consigue normalmente utilizando una señal externa de reloj. En una comunicación local entre dos dispositivos, el transmisor envía por una línea independiente de la de datos su señal de reloj, que es utilizada por el receptor como reloj de recepción.

La sincronización de bit queda de esta forma resuelta ya que el mismo reloj que el transmisor utiliza para serializar los bits de información sobre la línea de datos, es utilizada por el receptor para leer los datos recibidos. Será necesario únicamente tener en cuenta que el receptor debe muestrear la línea de datos con el flanco de reloj contrario al que el transmisor utilizó para enviarlos para que así el muestreo se efectúe en el centro de la celda de bit.

Las figuras 1.9 y 1.10 muestran en forma de organigrama el proceso detallado de transmisión y recepción en modo síncrono.

El método de comunicaciones síncrono se utiliza cuando el volumen de informaciones a enviar es importante debido a su mayor eficiencia respecto al

método asíncrono.

En modo asíncrono cada palabra se envía precedida por un bit de inicio y seguida por 1 ó 2 bits de final. Suponiendo palabras de 8 bits y utilización de 1 bit de final, se necesitan 10 bits para enviar una palabra de 8 bits.

En modo síncrono, cada mensaje se envía precedido por unos caracteres de sincronismo, normalmente dos caracteres SYN.

Para enviar un mensaje de N palabras serán necesarios:

$(N+2) \times 8$  bits en síncrono y

$10 \times N$  bits. en asíncrono

Comparando ambas cifras se observa que para mensajes de 512 octetos la eficiencia del método síncrono es un 25% superior a la del método asíncrono.

### 1.3 Métodos para la Generación de la Señal de Reloj

En una comunicación remota utilizando modems la señal de reloj es extraída del canal de datos por el modem; para ello utiliza un reloj de la misma frecuencia que el transmisor y que mediante circuitos

de sincronización lo mantiene en la misma fase.

El sistema es inherente al principio de funcionamiento del modem. Precisamente los métodos de transmisión síncrono y asíncrono, aparte de sus diferencias de formato se distinguen también por el tipo de modems que utilizan.

Existen los llamados modems síncronos y modems asíncronos. Los modems asíncronos utilizan sistemas de codificación FSK cuya misión es generar una señal de distinta frecuencia para la marca y el espacio. Esta señal es de frecuencia apropiada para que pueda transmitirse a través de la red telefónica, ya que pertenece a la banda de audiofrecuencia.

El modem receptor recibe la señal de la línea telefónica y discrimina los dos tonos generando las señales marca y espacio que constituyen la señal digital primitiva.

Debido a este modo de funcionamiento, el modem en sí no está ligado a la frecuencia de transmisión de los datos y admite, sin necesidad de ningún ajuste, señales de frecuencias de transmisión comprendidas entre cero y el máximo.

En cambio, los modems síncronos utilizan sistemas

de codificación por cambio de fase y permiten transmitir mayor cantidad de bit por segundo, es decir, mayores frecuencias de transmisión sobre los mismos canales telefónicos. Para la demodulación de la señal, el receptor dispone de un reloj de la misma frecuencia que el transmisor y que lo mantiene en fase con aquel mediante un circuito PLL; la detección de los cambios de fase entre el reloj y los datos le permite reconstruir los datos binarios, obteniéndose además una señal de reloj que marca las fronteras de los bits y que por tanto permite la comunicación utilizando el método síncrono.

Para comunicaciones asíncronas se utilizan normalmente modems asíncronos, pero pueden utilizarse también los modems síncronos, esto permite aumentar la velocidad de transmisión por la línea, al utilizar modems de mayor velocidad, pero sin necesidad de cambiar el protocolo de comunicación. En tal tipo de comunicación llamada a veces isosíncrona o isocrona, se utiliza el reloj del modem como reloj interno de recepción  $\times 1$  o bien puede utilizarse un reloj interno de frecuencia  $\times 16$  y realizar la sincronización de bit por el método asíncrono.

Para transmisiones síncronas es necesario en principio utilizar modems síncronos, ya que el sistema de

recepción necesita el reloj de bit que el modem síncrono genera.

No obstante, se pueden utilizar modems asíncronos para transmisiones síncronas, de la misma forma que - pueden realizarse comunicaciones síncronas entre dos terminales sin modems y sin que el terminal receptor reciba el reloj transmisor, es decir una comunicación síncrona con solo 3 hilos, como la indicada en la figura 1.11.

Para ello se utiliza en el receptor un reloj de alta estabilidad y que además se resincroniza con los flancos de las señales de datos.

La relación entre señales de datos y de reloj en el transmisor es la indicada en la figura 1.12

El objetivo es conseguir que el reloj del receptor - esté en fase lo más exactamente posible con el reloj del transmisor y para ello se aprovecha cada flanco de la señal recibida para reiniciar el ciclo del reloj de recepción. En la figura 1.13 se ve este efecto de resincronización en el reloj de recepción cuya frecuencia ha derivado y se ha hecho mayor ( en forma exagerada) que la del transmisor.

#### 1.4 Recomendaciones para las Comunicaciones Serie

Los sistemas de comunicaciones serie tienen a su disposición un conjunto de recomendaciones elaboradas por asociaciones e institutos de normalización (ISO, EIA, CCITT...) que especifican con precisión todas las características del sistema de comunicaciones.

Las normas para comunicaciones serie están clasificadas por niveles, aquí interesa resaltar únicamente el NIVEL 1, que hace referencia a:

- a) Las características eléctricas de las señales.
- b) Las características mecánicas de la interfaz.
- c) La descripción funcional de las señales.

La norma más ampliamente aceptada es la IEA RS-232-C; que define las características funcionales, eléctricas y mecánicas de la interfaz entre un terminal y un equipo de comunicaciones (p.ej. un modem). La norma RS-232-C puede ser aplicada a la conexión entre dos terminales, aunque no se utilicen modems, como se verá a continuación.

Las especificaciones funcionales de la RS-232 C coinciden con la recomendación V.24 del CCITT (Comité

Consultatif International Telephonique et Telegraphique ) y definen 21 circuitos con el siguiente significado ( se utiliza la numeración de circuitos según CCITT ).

Circuito 101	Tierra de protección
Circuito 102	Retorno Común
Circuito 103	Dato transmitido
Circuito 104	Dato recibido
Circuito 105	Petición de emisión
Circuito 106	Preparado para emisión
Circuito 107	Preparado el equipo de comunicaciones.
Circuito 108	Terminal de datos preparado
Circuito 109	Detector de señal de línea recibida.
Circuito 110	Detector de calidad de señal
Circuito 111	Selector de velocidad transmisión en el terminal.
Circuito 112	Selector de velocidad transmisión en el modem.
Circuito 113	Elemento de sincronismo de señal de transmisión en el terminal.
Circuito 114	Elemento de sincronismo de señal de transmisión en el modem.
Circuito 115	Elemento de sincronismo de señal de receptor.

Círcuito 118	Datos transmitidos (canal de retorno).
Círcuito 120	Petición de transmisión (canal de retorno).
Círcuito 121	Preparado el canal de retorno.
Círcuito 122	Detector de señal de línea recibida ( canal de retorno ).
Círcuito 125	Detector de llamada.

Estos son las 21 señales de RS-232-C y V.24 específicas para la comunicación entre un terminal y un modem.

Para la comunicación entre dos terminales, sin utilización de modems, se utiliza un subconjunto de 3, 5 ó 7 señales solamente, aunque se respetan sus especificaciones funcionales, eléctricas y mecánicas. Las figuras 1.14 y 1.15 muestran dos conexiones RS-232-C entre terminales.

En cuanto a especificaciones mecánicas, la norma RS-232-C establece un conector de 25 patillas y fija todas sus dimensiones, así como la distribución de los 21 circuitos en el mismo.

### Especificaciones Eléctricas:

Para la comunicación de dos terminales a través de una línea serie se utilizan diversas configuraciones de emisores y receptores, las que más se utilizan son las siguientes:

Señales TTL, envío directo por una línea unifilar o por pares trenzados de las señales de salida de las puertas TTL.

No es aconsejable su utilización para distancias mayores de 5 metros. Figura 1.16

Bucle de corriente, permite realizar comunicaciones mayores distancias, hasta 300 metros según la velocidad (normalmente 1200 bps a 30 m y 10 bps a 300 m.). Figura 1.17

Los niveles 1 y 0 se codifican por la ausencia o presencia de una corriente unidireccional de 20mA en la línea. Existen las siguientes posibles configuraciones de emisores y receptores para bucle de corriente. Figuras 1.18 y 1.19.

RS-232-C, utiliza emisores y receptores no balanceados, la señal 1 es una tensión  $\leq -3V$  y la señal 0 es una tensión  $\geq +3V$ .

Se utiliza normalmente una señal de +12 y -12V (la especificación indica  $\pm 3$  V a  $\pm 25$  V.).

La velocidad de subida de la señal se limita a 30 V/us. Esta interfaz está especificada para una velocidad máxima de transmisión de 20 Kbps y una distancia de 15 m. Figura 1.20,

RS-422. utiliza emisores y receptores balanceados (diferenciales) con lo que se consigue una importante mejora en la velocidad y distancia máxima (100 Kbps a 1200 m y 10 Mbps a 12 m.).

Se utilizan señales de hasta 6 V y el receptor tiene un umbral de disparo de 200 mV. Figura 1.21

RS423, utiliza un receptor diferencial y un emisor que no lo es; de esta forma se permite su interconexión con emisores o receptores RS-232-C y RS-422.

Las ventajas que se consiguen son: 300 Kbps a 12 m y 3 Kbps a 1200 m. Figura 1.22.

## 1.5

### Componentes para Comunicaciones Serie

Actualmente el mercado ofrece una serie de circuitos

integrados que simplifican la realización de sistemas de entrada/salida serie. Mediante estos componentes se puede construir un sistema de comunicaciones serie que desde el lado del procesador ofrece una simple interfaz paralela (figura 1.23)

El sistema de comunicaciones está compuesto por tres tipos de componentes básicos:

- a) Receptores y emisores de línea
- b) Generadores de reloj
- c) Unidades de recepción y transmisión o controladores de comunicaciones.

#### 1.5.1 Emisores y Receptores de Línea

Son componentes que realizan la conversión de una señal compatible con circuitos integrados (p.ej. TTL) en una señal adecuada para el manejo de líneas de acuerdo con algún estándar. EIA RS-232, RS-422 etc. Realizan también la función inversa, conversión de una señal de línea en una compatible con los niveles de los circuitos integrados.

Generalizando un poco el objetivo de los emisores y receptores de línea podrían incluirse aquí los equipos de comunicación de datos o modems. Para comuni

caciones entre equipos separados por grandes distancias es útil usar líneas de las compañías telefónicas, utilizando la red conmutada normal o bien alquilando líneas permanentemente conectadas. Tales líneas, diseñadas en principio para comunicaciones de voz, no son adecuadas para la transmisión de señales digitales en forma de impulsos, siendo precisamente la misión de los modems la conversión de señales digitales en señales analógicas de audiofrecuencia y viceversa.

Actualmente existen algunos modelos de modem de baja velocidad que están constituidos por un solo circuito integrado.

Cuando se elabora proyectos donde se utilizarán puertas lógicas normales, se debe tener en cuenta que dichos dispositivos no son elaborados con capacidad suficiente para transmitir datos digitales y además activar memorias, lecturas, indicadores y demás equipos periféricos asociados a los sistemas digitales. Por esta razón en vez de construir cada puerta con una gran capacidad de potencia y por lo tanto implementar circuitos empleando puertas sobredimensionadas para funciones lógicas llamadas accionadores.

Estos dispositivos se encuentran situados entre los

elementos cables, líneas de transmisión, núcleos de memoria, etc.

Actualmente se dispone de accionadores digitales en forma de CI, siendo capaces de adaptar líneas de transmisión, proporcionar corrientes intensas, tensiones elevadas o niveles de potencia altos. Muchos accionadores no son más que puertas lógicas a los cuales se ha añadido a su circuito de salida un amplificador inversor de un solo transistor, en otros casos, el circuito accionador es en todo análogo al de una puerta lógica normal.

#### 1.5.2 Generadores de Reloj

Son circuitos que contienen un oscilador, sincronizado generalmente por un cuarzo externo, y una cadena divisora programable para generar una de las frecuencias de reloj normalizadas. Muchas veces la función del generador de reloj programable está incluida dentro del mismo circuito integrado del receptor y transmisor serie.

#### 1.5.3 Emisores y Receptores de Línea Larga

Teniendo en cuenta que en diseño de sistemas digitales complejos, es necesario utilizar numerosos

componentes electrónicos y no es posible ubicarlos en un espacio reducido; en muchos casos los datos binarios es necesarios transmitirlos a distancias superiores a centímetros. Cuando hay necesidad de enviar a distancias superiores al metro, el nivel de ruido ambiental suele ser tan grande que hay que tomar precauciones cuidadosas para asegurar una transmisión sin error. En estos casos el nivel de ruido puede reducirse un tanto tomando un tipo particular de cable, con una impedancia terminal adecuada; para el caso de distancias pequeñas (centímetros), dá buen resultado el uso de cable coaxial. Cuando es necesario enviar señales digitales a distancias grandes se utiliza como línea de transmisión cable de dos hilos trenzados, porque el trenzado compensa las tensiones que se inducen en la línea. También pueden eliminarse las reflexiones de la señal terminando la línea con su impedancia característica (menor que 100 OHMs).

En la figura 1.24, se muestra el esquema de bloques de un sistema de transmisión de datos por línea larga. Es conveniente el uso en la línea de transmisión de cable de dos hilos trenzados, porque para la supresión de señales de modo común podrán utilizarse circuitos diferenciales, como el accionador de línea y el receptor de línea.

En consecuencia vemos que la etapa receptora de entrada diferencial tendrá una razón de rechazo al modo común (CMRR) muy elevada. Además, la impedancia terminal de salida del accionador y la de entrada del receptor se deben diseñar de manera que se adapten a la línea de transmisión con su impedancia característica.

#### 1.6 Protocolo Bracket

Es difícil traducir este término por algo distinto a paréntesis o corchetes, por lo cual mantendremos el nombre original en inglés. Este protocolo está diseñado a fin de prever la posibilidad de que un determinado usuario o aplicación pueda tener iniciativas de diálogo paralelos e independientes entre sí y ofrecer una solución a los problemas de usar varias líneas, en este caso tenemos que solamente es necesario tener una línea.

El caso más claro de este tipo lo constituye una aplicación en múltiples procesos paralelos (multi tasking) por única línea, con la que pueda estar en sesión otra línea única remota un momento dado (ej. un terminal).

Si cada uno de los procesos paralelos, por motivos

transacciones distintas, inicia por separado diálogo paralelos con la segunda línea única, podría crearse un caos absoluto para esta. En tal caso, para evitar este problema, el protocolo bracket permite dividir cada proceso en estructuras de duración discreta (transacciones simples) y, al inicio de cada una de ellas, abrir un bracket (paréntesis) durante el cual, y hasta que se cierre otro proceso paralelo no puede iniciar diálogo con la misma línea única remota.

La implementación de los protocolos de inicio y terminación consisten en unas reglas, indicadoras y comando previstos para tal fin. En nuestro diseño hemos utilizado señales adecuadas de control con el objeto de lograr un prototipo simple.

Un determinado bracket puede incluir diversas interacciones o procesos entre ambas líneas únicas, hasta que una de ellas tome la decisión de cerrarlo, dando paso a otros procesos paralelos que estuviesen en espera de hacer su propio aporte dentro de la única sesión que existe entre ellas.

\*\*\*\*\*

### Líneas de Transmisión

Se denominan líneas de transmisión al conjunto de hilos que realizan el enlace físico, entendiendo que, según el tipo de líneas que se escojan, en base a la aplicación deseada, existirán unos circuitos terminales, emisores en un extremo y receptores en otro, que permitirán la correcta adaptación entre las señales procedentes de la lógica y las señales eléctricas precisas para atacar correctamente la línea y viceversa. Existe una gran variedad de líneas dependiendo del tipo de aplicación que se dese; el caso más simple está compuesto por líneas de características asimétricas, es decir con un hilo general de masa y otro hilo que transporta la información, aplicando tensiones respecto de este primer conductor; estas líneas pueden ser múltiples, que es el caso más general, tratándose de entrada / salida paralelo o bien pueden utilizarse sistemas balanceados en los cuales no existe un hilo de referencia de masa y otro de tensión y ambos hilos transportan la información en modo diferencial; en casos de sensibilidad extrema a parásitos o interferencias externas se acude a la utilización de cables coaxiales, uno por cada bit transmitido de información.

### 1.7.1 Líneas asimétricas

El concepto de líneas de transmisión asimétricas se aplica en todos aquellos casos en los cuales las señales transportan información están referidas a una línea común de masa; estas líneas de información entregan tensiones de valores variables asociados a los distintos niveles de información; físicamente pueden adoptar distintas estructuras, según se describen en los apartados siguientes.

### 1.7.2 Cables multiconductores

Se entiende por cables multiconductores a un conjunto de hilos, que pueden o no, estar enrollados entre sí, pero englobados todos en el interior de un tubo de plástico protector. En estas mangueras cuando se utiliza un solo hilo para la masa, existe una gran posibilidad de diafonía, es decir de acoplamiento tanto capacitivo como inductivo entre las diferentes señales de datos, de tal modo que existe una gran posibilidad de interferencia, debido a que, si por ejemplo estamos trabajando con informaciones de 8 bits, y 7 de ellos conmutan simultáneamente, el octavo sufrirá una fuerte influencia, de tal modo que presentará un impulso como señal diferencial de

las conmutaciones del resto de hilos. Las líneas - de este tipo son bastante económicas pero no pueden ser utilizadas para grandes distancias debido al efecto antes enunciado.

### 1.7.3 Pares Trenzados

La conexión por pares trenzados (Twisted Pair), es un método bastante económico y mucho más confiable que el de los cables multiconductores; este método consiste en que a cada señal se le asocia su propia masa de referencia, de tal modo que ambos conductores van arrollando entre sí dando una vuelta completa entre sí cada 2 a 6 cm de longitud. El hecho de este arrollamiento provoca un efecto similar a un blindaje, de tal modo que las corrientes de ida por el conductor de señal son canceladas por la corriente de retorno por el conductor de masa, minimizando el campo externo generado y por tanto reduciendo las posibles interferencias a cables vecinos. Por otra parte este efecto de blindaje generado por la masa arrollada inmuniza bastante el hilo de señal respecto a interferencias externas, puesto que cualquier señal acoplada se induce simultáneamente en ambos conductores, de modo tal que la tensión diferencial aparecida es mínima. La posi

ble tensión en modo común es anulada por el hecho de la conexión a cero voltios del conductor de retorno.

Las líneas de pares trenzados presentan una impedancia característica comprendida normalmente entre 100 y 200 ohmios, según se puede observar en el gráfico (fig. 1.25). En este gráfico se indica la impedancia característica de una línea en función de las relaciones entre el diámetro de los conductores y la distancia entre centros.

De todos modos la impedancia característica de cualquier línea desconocida puede ser determinada utilizando un medidor RX, de tal modo que la impedancia  $Z$  de la línea se calculará a partir de la impedancia medida de cortocircuito  $Z_{sc}$  y la impedancia medida en circuito abierto  $Z_{oc}$ , de tal modo que  $Z = (Z_{sc} Z_{oc})^{1/2}$ . Normalmente la impedancia de la línea es considerablemente inferior a las impedancias de salida del emisor de entrada del receptor. Esto es deseable puesto que cuando se conecten múltiples emisores o receptores a una línea no se afectará su impedancia, con lo que se impiden situaciones críticas de acoplamiento. Con el fin de prevenir reflexiones eléctricas en la línea, es conveniente intercalar una red terminal, cuya impedancia sea equivalente a la característica de la línea. Asimismo, es

to reduce la impedancia general del conjunto y por tanto aumenta la inmunidad contra inducciones externas.

#### 1.7.4 Cable Plano

El cable plano (Flat Cable) es otro tipo de línea de conducción desarrollado inicialmente por 3M. Consiste en una serie de conductores paralelo formando una cinta plana, toda ella aislada por una envoltura de PVC. El tipo más comunmente utilizado es el 3365 (Fig. 1.26), que presenta un diámetro de cada uno de los conductores de 0.32 mm., lo cual implica una sección de  $0.08 \text{ mm}^2$ . Existe en diferentes anchos hasta un máximo de 50 hilos. Su impedancia característica es de 100 ohmios. La velocidad de propagación de la señal eléctrica medida es de 4.6 ns por metro lineal. Dada la pequeña distancia entre conductores, presenta unas características muy similares a las de los pares trenzados, permitiendo un montaje mucho más limpio y cómodo, puesto que los conectores diseñados para este tipo de cable trabajan por un sistema de prensado, es decir el cable plano se sitúa sobre el conector, se prensa y los terminales del conector ya están diseñados para pinzar individualmente cada uno de los conductores atravesando la envol-

tura protectora. Cuando se deseen características similares a la de los pares trenzados, usualmente se van destinando conexiones contiguas alternativamente a señal y masa, de tal modo que entre cada dos señales existe una masa de blindaje intermedio. Asimismo, es de aplicación el comentario que se ha hecho sobre los pares trenzados respecto a la red terminal de resistencias para equilibrio de impedancias y por tanto supresión de reflexiones eléctricas en la línea.

#### 1.7.5 Cable Coaxial

El cable coaxial no es excesivamente utilizado para transmisiones de múltiples bits en paralelo por cuanto exige un conductor individual por cada bit, haciéndose por tanto sumamente engorroso el proceso de construcción e instalación de cables múltiples. No obstante, en determinadas ocasiones puede llegar a ser imprescindible. La impedancia de los cables coaxiales usualmente es bastante inferior a la de los pares trenzados o los cables planos y está normalmente comprendida entre valores de 50 a 75 ohmios. El gráfico (1.27) indica la impedancia característica de estos cables coaxiales en función de los diá-

del conductor externo. Este tipo de conexión es el más confiable en cuanto a inmunidad a parásitos o ruidos, pero presenta el inconveniente de su elevada capacidad intrínseca, por lo que presenta, con gran facilidad atenuación de los componentes de frecuencias más elevadas.

#### 1.7.6 Líneas Balanceadas

Un tipo distinto de transmisión es la que se efectúa por líneas balanceadas y en este caso no existe un conductor destinado a la masa y otro a la señal sino que ambos conductores transmiten la señal de modo diferencial. Evidentemente, tanto los emisores como los receptores deben estar diseñados a este efecto, lo cual implica la utilización de circuitos especiales terminales. Dado que la transmisión se efectúa en modo diferencial, las posibles inducciones externas sobre la línea, que generalmente son de modo común, no provocan alteración alguna en la calidad de la señal transmitida. Las propias características de este tipo de enlace exigen la utilización de conductores asimismo balanceados; por tanto pueden utilizarse cables planos o trenzados, pero no es recomendable la utilización de cables coaxiales por su asimetría intrínseca. En la figura se

ilustra una aplicación típica de transmisión en cable balanceado entre dos equipos de procesos de datos. Las resistencias terminales  $R_T$  deben adoptar un valor igual a la mitad de la impedancia característica del cable de transmisión (fig. 1.28).

\*\*\*\*\*

## 1.8 Descripción del Sub-Sistema de Transmisión Digital Codificada en Ancho de Pulso

El sub-sistema de transmisión digital codificado en ancho de pulso es una de las formas más importantes de transferencia de señales, por las ventajas que ofrece en cuanto a inviolabilidad de las señales es la más importante. La información se ve constantemente afectada por interferencias, que provocan por lo tanto la aparición de códigos o datos erróneos falsando los resultados esperados en el proceso de traslado de las señales.

Es preciso mencionar que un sistema de esta índole ofrece muchas ventajas, en especial cuando se desea o es necesario enviar un conjunto de señales, que utilizando cables independientes sería desventajoso porque se tendría que utilizar un cable de conductores múltiples para satisfacer los requerimientos. Mediante el uso del sistema diseñado es necesario únicamente un par de cables y solamente sería conveniente dimensionar adecuadamente las entradas del sub-sistema de transmisión.

A continuación realizamos la descripción del funcionamiento del sistema de transmisión digital codifi

formada por varios bits en paralelo es introducida a un arreglo de registros de corrimiento entrada pa ralelo-salida serie de 16 bits , mediante la señal de carga (Load) cada inicio de ciclo, para luego des<sup>u</sup>plazarlo serialmente con un reloj (oscilador de onda cuadrada).

La salida serie del arreglo de registros de corri - miento es introducida a un inversor (A), la señal - invertida es llevada a una puerta lógica NAND(B), a la cual también llega la señal del monoestable N°1T (MS1T), que es disparado con cada inicio del reloj (Oscilador de onda cuadrada); la salida de la puer - ta lógica NAND(B) es introducida a la puerta lógica NAND(C), a la cual también ingresa la señal del mo - noestable N°2T (MS2T), finalmente la salida de la . puerta lógica NAND(C) es introducida al inversor(D) y a la salida de este dispositivo tenemos la señal apta para ser transmitida mediante cable telefónico o cualquier medio y darle el us● conveniente.

Con el objeto de diferenciar la información en se - rie a la salida del sub-sistema de transmisión di - gital, debemos tener en cuenta que a la salida del inversor tendremos siempre un pulso, el cual será en ancho igual al tiempo del pulso del monoestable N°1T, cuando la información en serie es "cero" e

igual al tiempo entre pulsos del oscilador de onda cuadrada cuando la información en serie es "uno". De este modo obtenemos la diferencia de cero y uno en anchos de pulsos.

Finalmente debemos explicar como se hace la diferenciación entre un bit y otro bit en serie; para esto es necesario determinar un guarda bit, por lo tanto antes de presentar el siguiente bit es necesario inhibir mediante cero inmediatamente después del pulso de reloj; esto se logra con la salida negada del monoestable N° 2T que ingresa a un NAND (C), a donde también ingresa la salida de la otra puerta lógica NAND (B), (discutida anteriormente), por esta acción se inhibe la información durante todo el tiempo de duración del pulso del monoestable N° 2T produciéndose de esta manera el guarda bit.

Para realizar el proceso de corrimiento /carga, se tiene en cuenta el inicio de pulso del oscilador de onda cuadrada, el cual activa al contador entre 32; dicha señal es invertida mediante el inversor (E) que activa al terminal corrimiento/carga y de igual manera a la puerta lógica NAND (F), a esta puerta lógica también ingresa la señal del oscilador de onda cuadrada; el contador entre 32 dispa-

ra al monoestable N°3 (MS3T); cuya salida ingresa a la puerta lógica NAND(G), a la cual también ingresa la señal del oscilador de onda cuadrada.

Las salidas de las puertas lógicas NAND(F) y (G), ingresan a la puerta lógica NAND(H) que finalmente activa al terminal correspondiente al reloj para co  
rrimiento y carga.

De esta manera se realiza el proceso de carga y co  
rrimiento de las señales en el arreglo de regis  
tros de corr  
imiento entrada paralelo-salida serie.

El diagrama 1.2.9 muestra el procedimiento completo del funcionamiento del sub-sistema de transmisión digital de señales codificadas en ancho de pulso.

#### Descripción del Sub-Sistema de Recepción Digital Codificada en Ancho de Pulso

El sub-sistema de recepción que vamos a describir está compuesto básicamente por registros de corr  
imiento del tipo entrada serie-salida paralelo, para la primera etapa y entrada paralelo-salida paralelo en la segunda etapa.

Para conformar un arreglo de 16 bits:

Se utiliza dos registros de corrimiento de 8 bits en la primera y segunda etapa. Por lo tanto tendremos que una palabra contiene 16 bits al ser recepcionada; asociado a los arreglos de registros de corrimientos están dos monoestables.

La salida negada del monoestable 1R está sincronizada a los datos de entrada, y cada inicio de los datos hacen disparar al monoestable 1R y este disparo activa al reloj que controla la salida de los datos del primer arreglo de registros de corrimiento.

La salida negada del monoestable 2R activa al reloj de carga del segundo arreglo de Registros de corrimiento de 16 bits, entrada paralelo-salida paralelo de la siguiente manera : cada vez que aparecen el primer dato y el último dato a la salida del primer arreglo de registros de corrimiento entrada serie-salida paralelo, estos ingresan a un circuito lógico implementado que hará disparar al monoestable 2R, cuya salida negada activa al reloj de carga del segundo arreglo de registros de corrimiento de 16 bits entrada paralelo-salida paralelo, en este punto también se verifica la existencia del grupo o bracket.

En el sub-sistema de recepción no se hace uso de reloj (oscilador de onda cuadrada) debido a que las señales son enviadas desde el sub-sistema de transmisión digital en paquetes que tienen bracket al inicio que al final de cada grupo o paquete de señales transmitidas.

El procedimiento de recepción de señales digitales es como sigue: la entrada serie toma dos direcciones, una ingresa al arreglo de registros de corrimiento de 16 bits, entrada serie-salida paralelo de 16 bits y la otra va hacia la entrada del monoestable 1R, el cual es disparado, la salida negada de este monoestable 1R activa al reloj de corrimiento del arreglo de registros de corrimiento entrada serie-salida paralelo de 16 bits, el cual controlará la salida de los datos de este arreglo de registros de corrimiento.

Las salidas del primer arreglo de registros de corrimiento  $A_1$  y  $G_2$  ingresan a una puerta lógica NAND (A), cuya salida se invierte mediante el inversor B, esta señal es la que activa al monoestable 2R, cuya salida negada se conecta al terminal reloj carga del segundo arreglo de registros de corrimiento de 16 bits entrada paralelo-salida paralelo. Este reloj controlará la salida de los datos

en el arreglo de registros de conmutación entrada paralelo-salida paralelo.

De esta manera tenemos las salidas en paralelo para su utilización de la forma más adecuada.

En el diagrama 1.30 , se muestra el diagrama de principio del sub-sistema de recepción digital codificado en ancho de pulso.

\*\*\*\*\*

Ventajas de la Transmisión      Recepción Digital

Las ventajas más notorias que presenta un sistema de comunicaciones digital, es su alta resistencia contra el ruido y la interferencia, pues teóricamente, este sistema con el uso del sistema de modulación por codificación de pulsos, o en nuestro caso por la codificación de ancho de pulso, no es afectado por ruido de propagación, y si se produjera el ruido en el trayecto, este se eliminaría, toda vez que finalmente se regenera solamente en parte de la señal, lográndose así una reproducción exacta de ésta libre de ruidos.

Si nos referimos a la transmisión por radio, podemos comparar con el caso de la transmisión analógica por medio de multiplexaje en frecuencia, en FM, y veremos que en este caso solamente se puede utilizar la misma frecuencia cuando el ángulo de bifurcación se hace mayor de 90 grados; dependiendo por lo tanto de la calidad de los irradiadores que se utilice para tal caso; mientras que en el caso de la transmisión por el sistema digital de modulación por codificación de pulsos se puede utilizar la misma frecuencia con una separación de apenas 15 a 30 grados, lo que significa que se puede lograr un empleo más eficiente de la fre

cuencia, la que presenta limitaciones, y que de esta manera se puede sacar mayor provecho.

La tecnología digital, se ha desarrollado prácticamente para todos los aspectos de las comunicaciones y en forma muy especial, esta permitiendo la comunicación ya no solamente de persona a persona, sino - la transferencia de grandes cantidades de datos entre computadoras que permite el procesamiento rápido de los datos a grandes distancias, dando origen a la nueva era de la tecnología de la comunicación y computación.

Una muestra del desarrollo de este campo es la combinación de la conmutación telefónica con la tecnología digital por división del tiempo y el sistema de control por programación almacenada que creó un nuevo campo en la tecnología de la comunicación, incrementando en forma notable la ventaja del empleo de los medios de transmisión digital.

La información contenida en una señal eléctrica está representada por un código ; que puede estar relacionado con la amplitud de la señal, o depender de la frecuencia o de cualquier otra función dependiente del tiempo. Por lo tanto para transportar la señal se utilizan dos clases de códigos : analógico

y digital.

*Si se relacionara directamente valores instantáneos de una característica de la señal codificada con los valores de la señal original, el sistema usa código analógico.*

*La emisiones de radio AM y FM utilizan códigos analógicos; para la amplitud y frecuencia de la señal, conforme a las características de señales originales generadas en la estación o estudio.*

*Un sistema digital puede utilizar, para transportar la información, el número, duración o frecuencia de pulsos. Ejemplo: un código de duración de pulsos, el utilizado en telegrafía (puntos y rayas). En las calculadoras digitales se introducen las instrucciones y datos en código digital.*

*Los sistemas digitales y analógicos se diferencian en muchos aspectos*

*La información digital se pierde cuando se retarda en el tiempo o cuando su amplitud es insuficiente para efectuar el disparo de un circuito regenerativo que restablezca la forma de su onda.*

Los sistemas digitales son los llamados *alineales* porque utilizan en sus diseños *puertas lógicas*, conmutadores y otros circuitos que son diseñados utilizándose como conmutadores, en los cuales la cantidad de salida no es necesariamente proporcional a la entrada.

Los sistemas analógicos son los llamados *lineales* es interesante notar que el proceso de las señales de este sistema, puede apoyarse en las *alinealidades* de los dispositivos electrónicos utilizados, podemos mencionar los procesos de *modulación*, *detección* y *mezclado* de señales.

\*\*\*\*\*

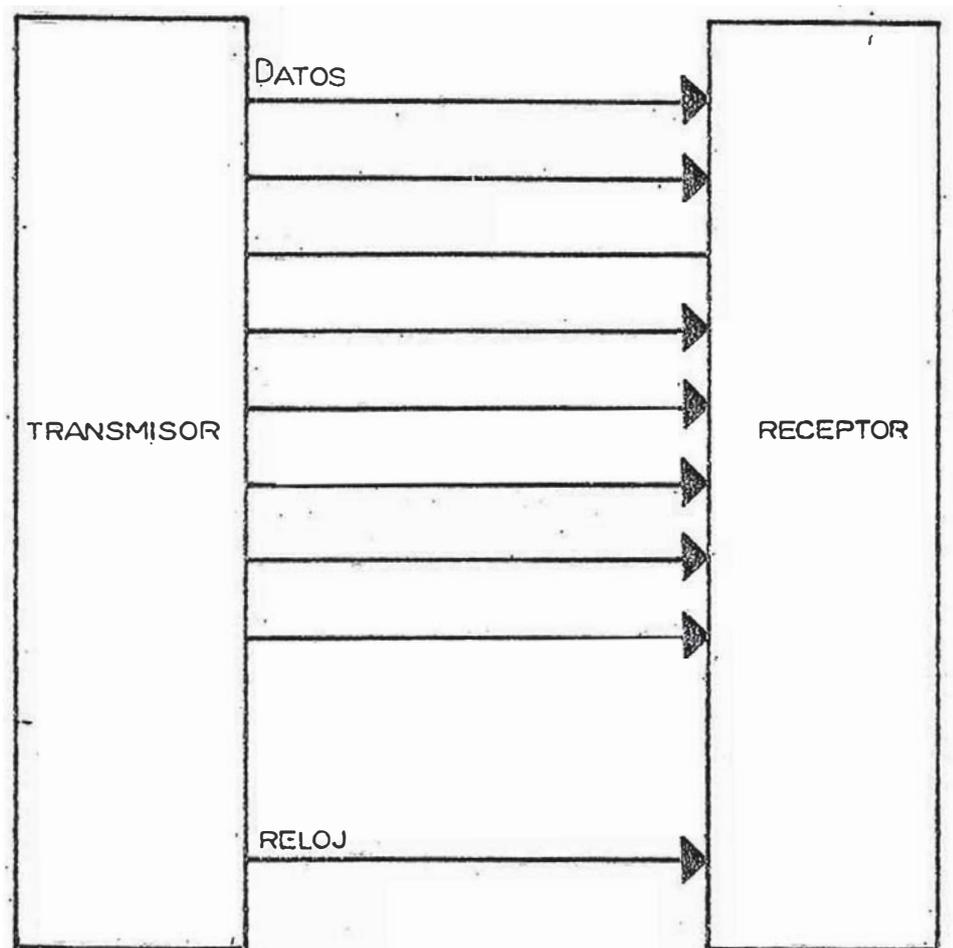


FIG. 1.1 TRANSMISION PARALELO

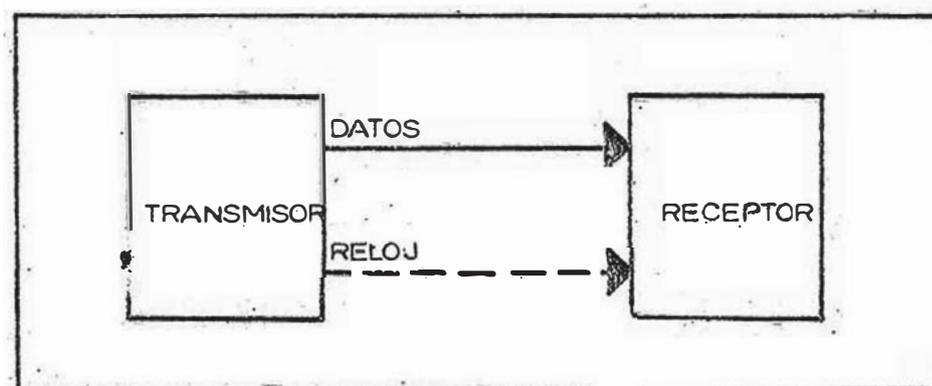
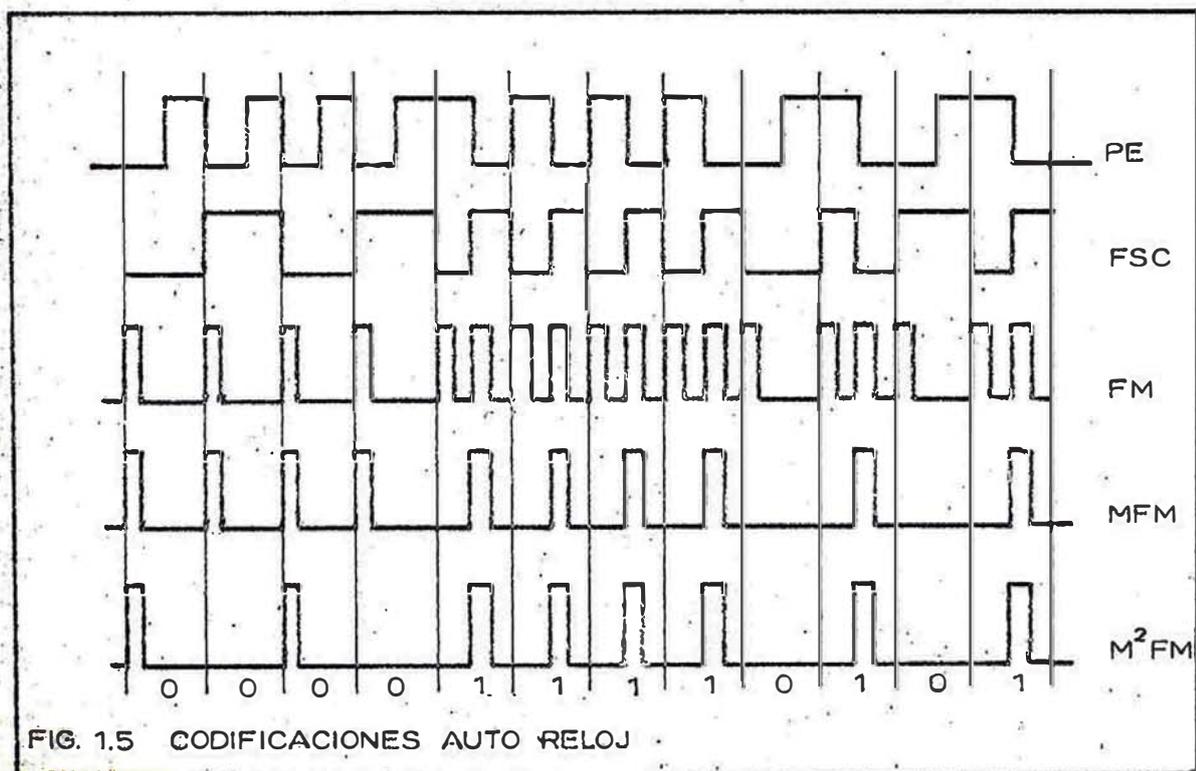
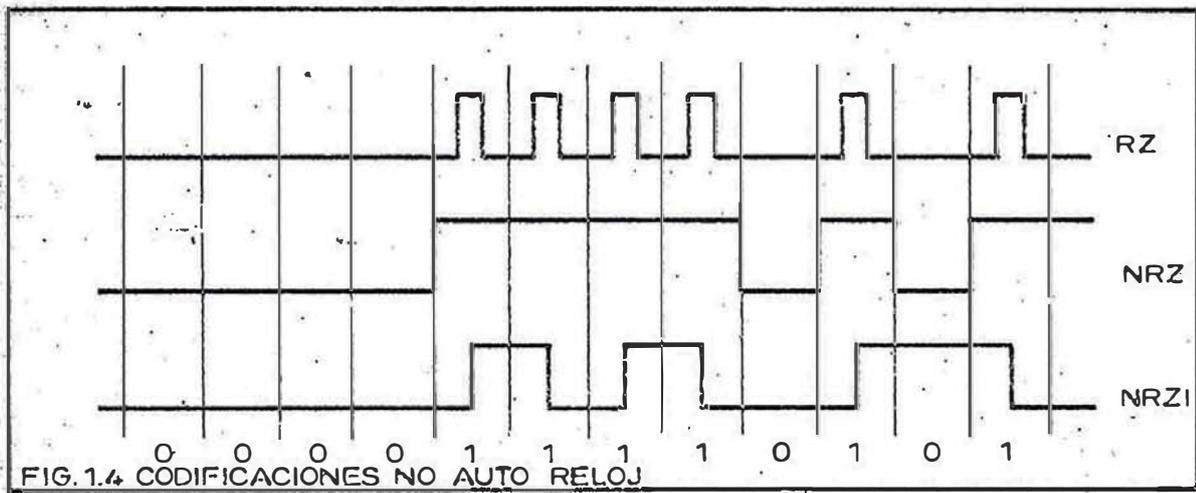
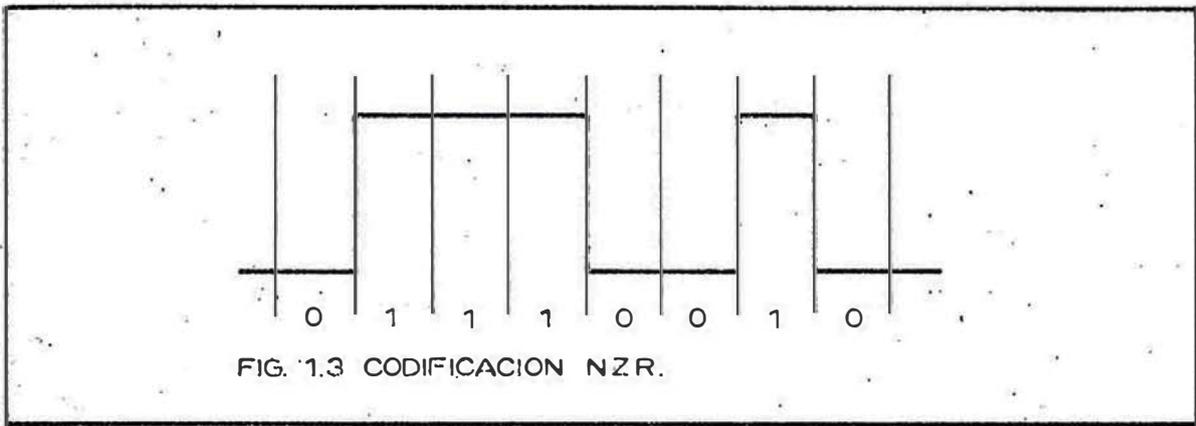


FIG. 1.2 TRANSMISION SERIE



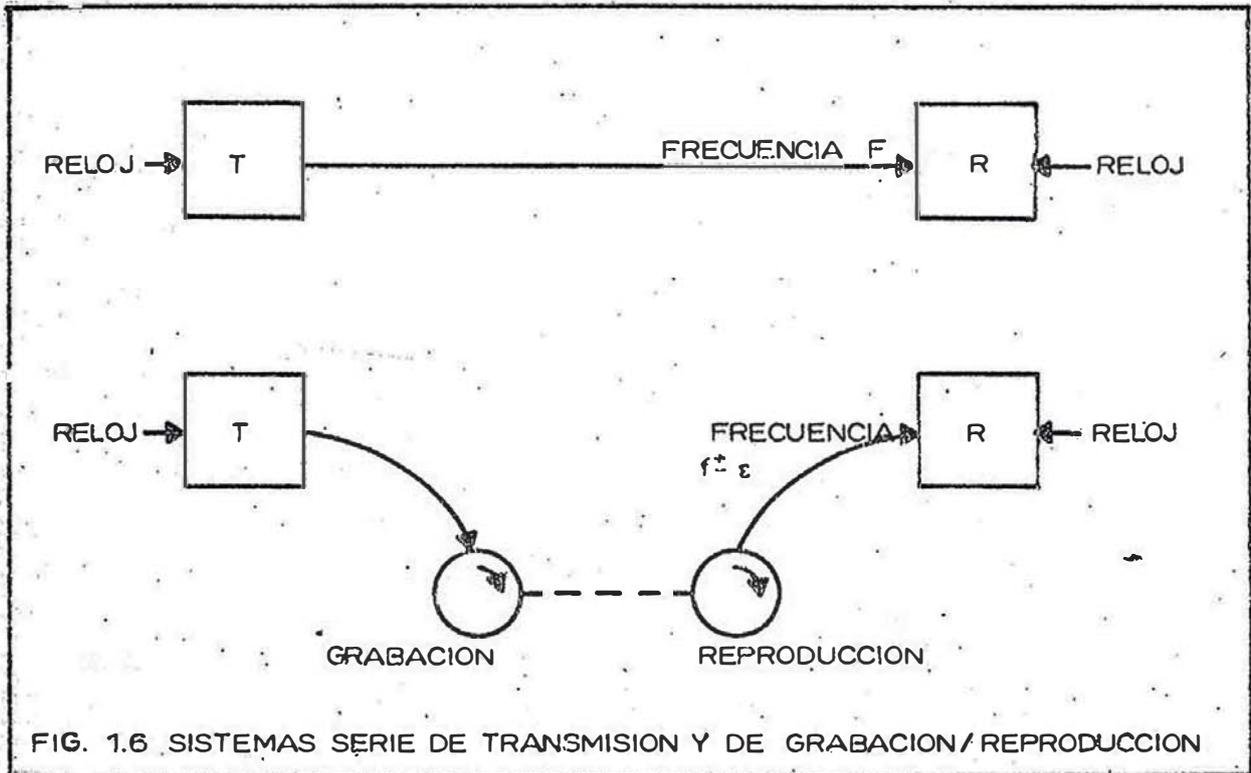


FIG. 1.6 SISTEMAS SERIE DE TRANSMISION Y DE GRABACION/REPRODUCCION

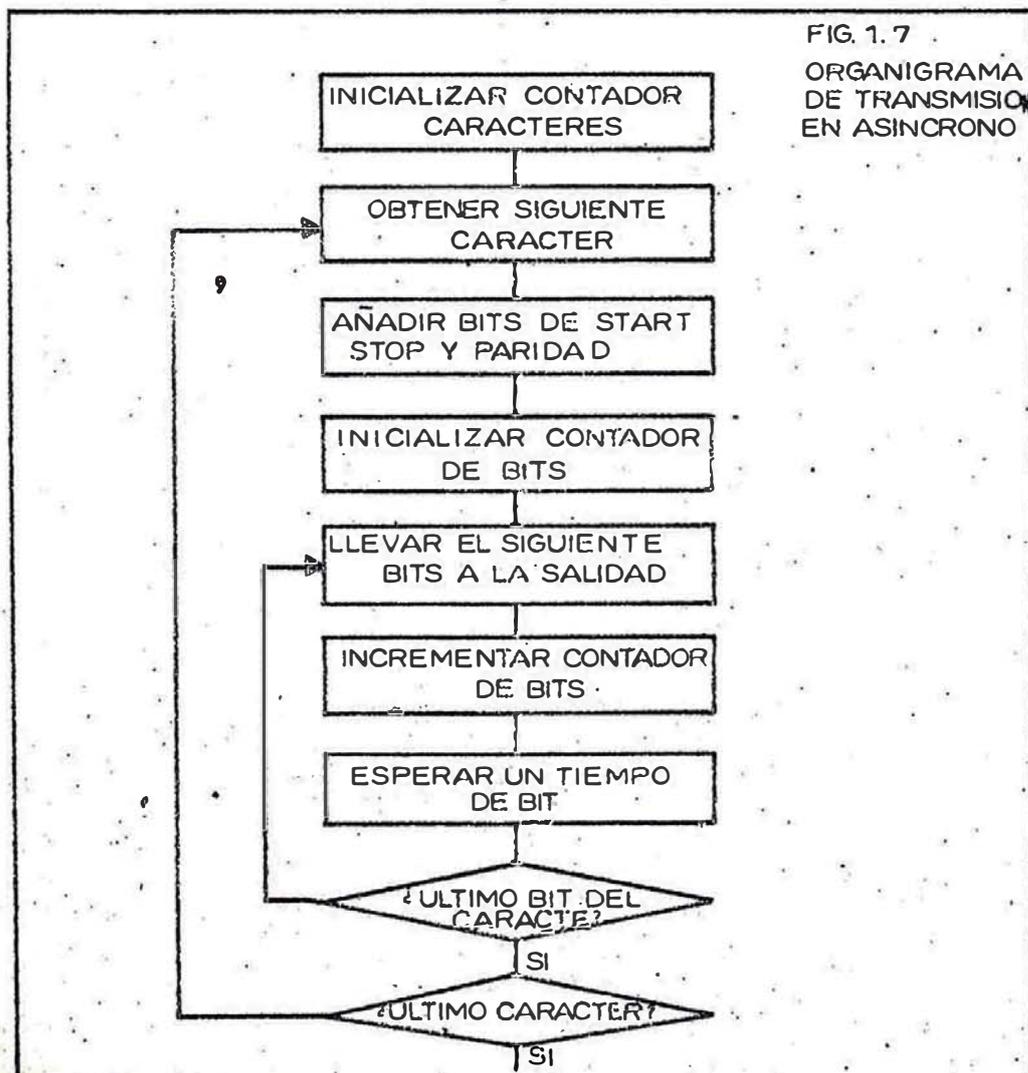


FIG. 1.7 ORGANIGRAMA DE TRANSMISION EN ASINCRONO

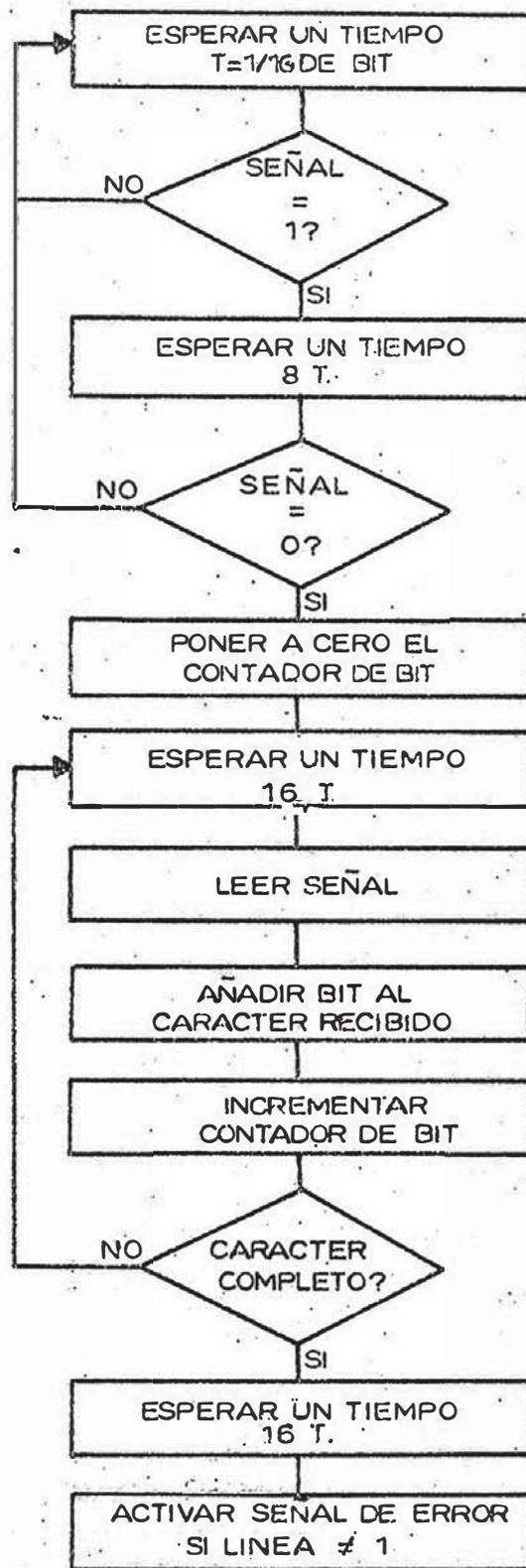


FIG. 1.8 ORGANIGRAMA RECEPCIÓN EN ASINCRÓNICO

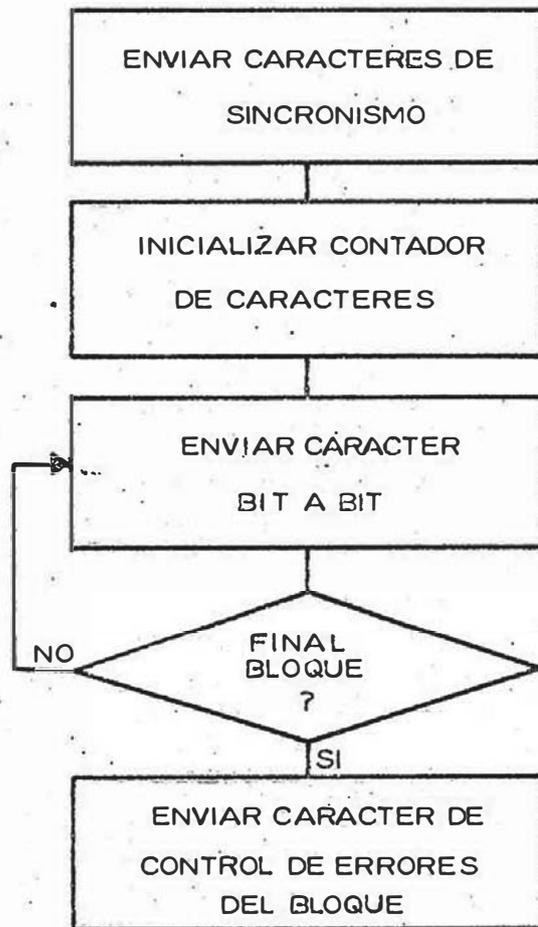


FIG. 1.9 ORGANIGRAMA TRANSMISION EN SINCRONO

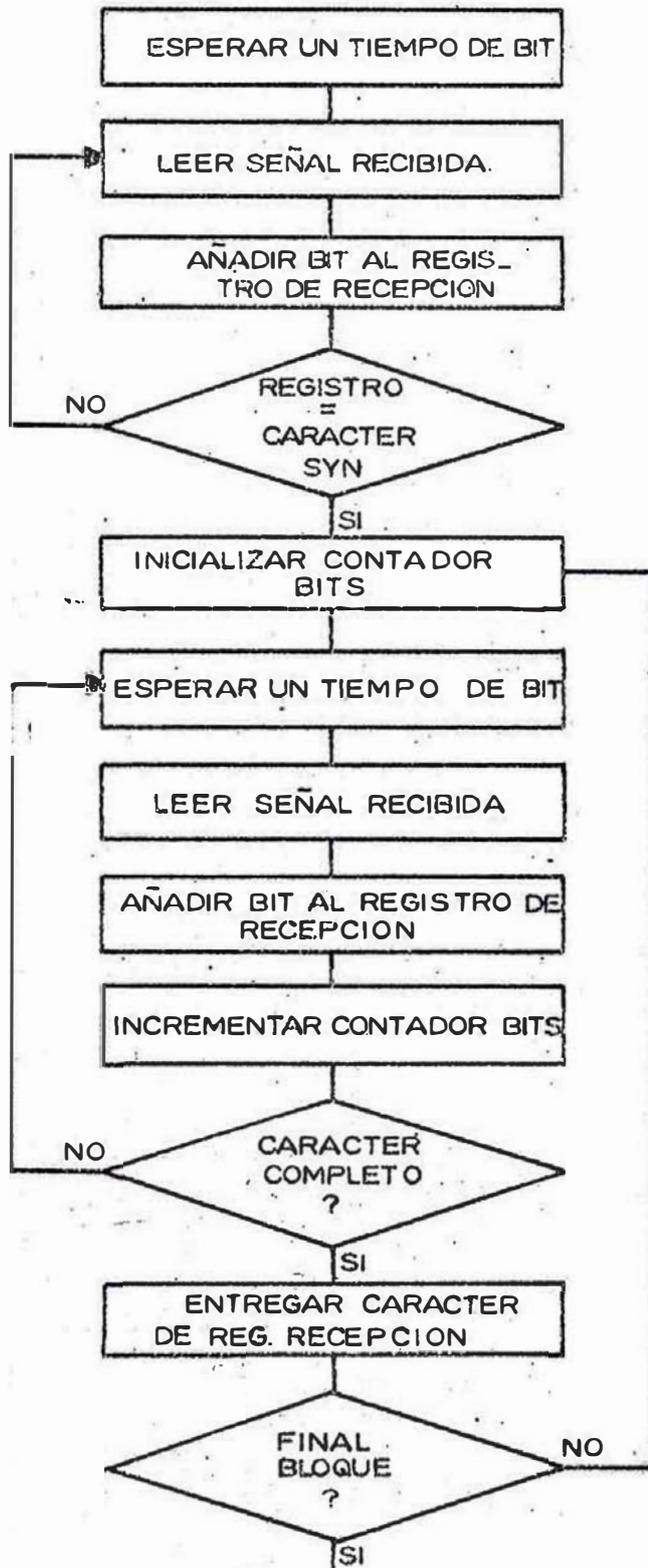


FIG. 1.10 ORGANIGRAMA RECEPCION EN SICRONO (UN SOLO CARACTER DE SINCRONIZACION)

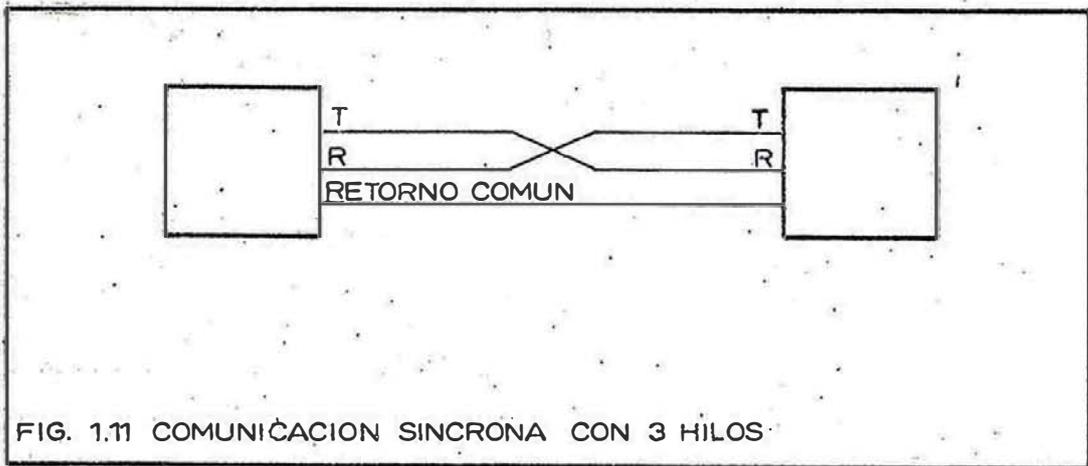


FIG. 1.11 COMUNICACION SINCRONA CON 3 HILOS

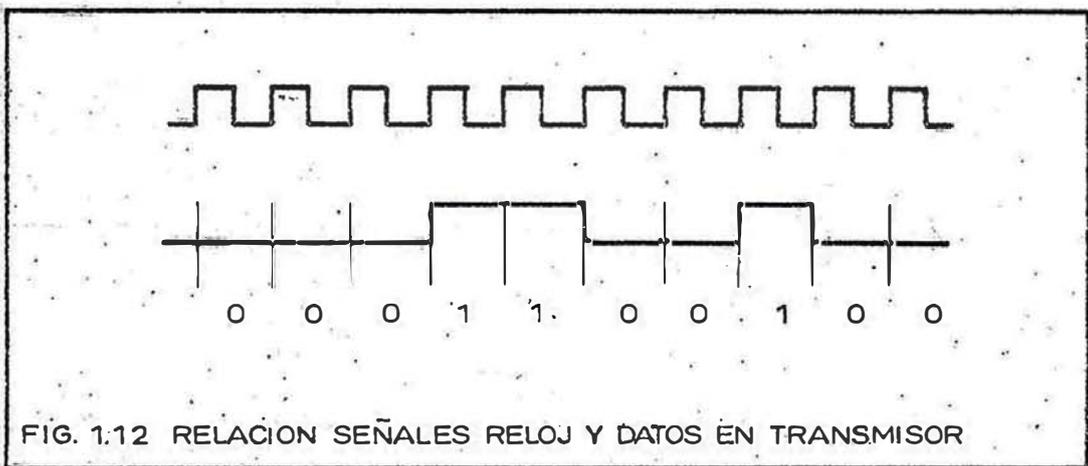


FIG. 1.12 RELACION SEÑALES RELOJ Y DATOS EN TRANSMISOR

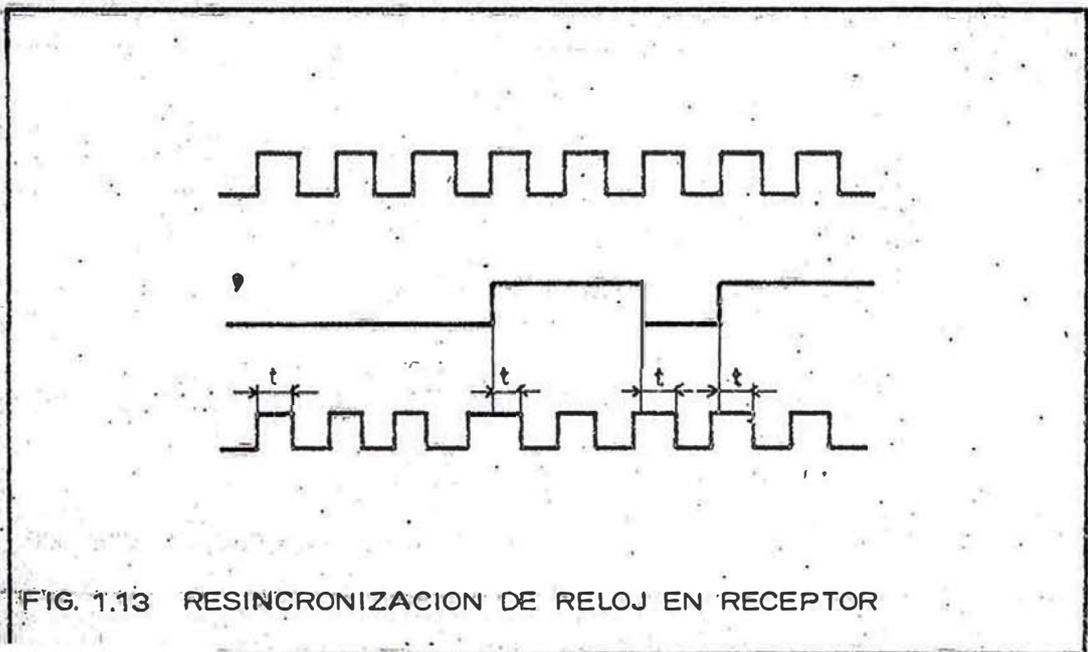


FIG. 1.13 RESINCRONIZACION DE RELOJ EN RECEPTOR

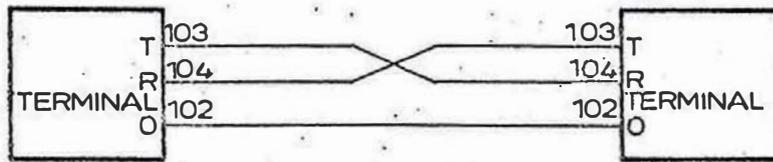


FIG. 1.14 COM. ENTRE TERMINALES SIN USAR MODENS, 3 SEÑALES

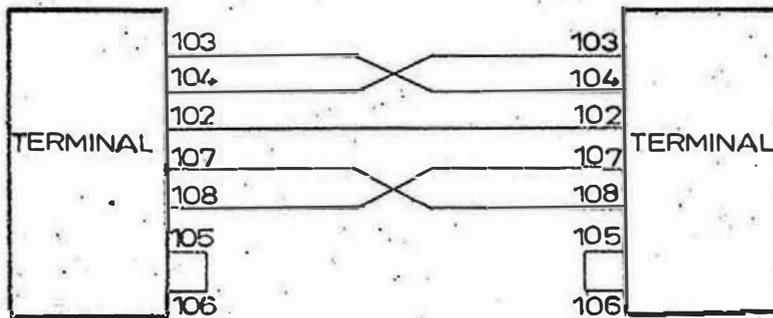


FIG. 1.15 COM. ENTRE TERMINALES SIN USAR MODENS, 3,5 SEÑALES



FIG. 1.16 ENVIO SEÑALES TTL.

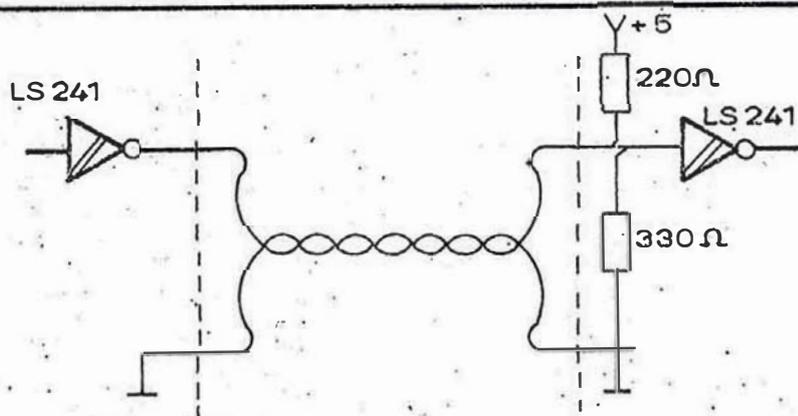


FIG. 1.17 BUCLE DE CORRIENTE

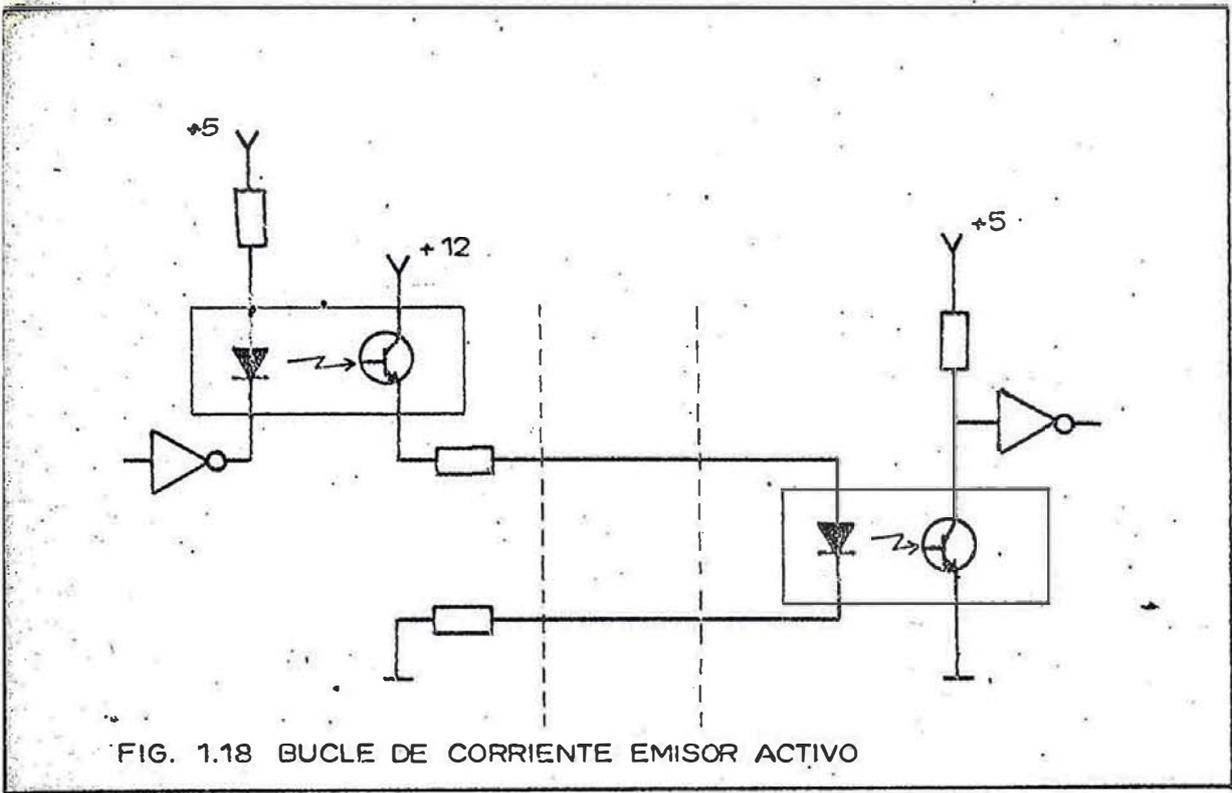


FIG. 1.18 BUCLE DE CORRIENTE EMISOR ACTIVO

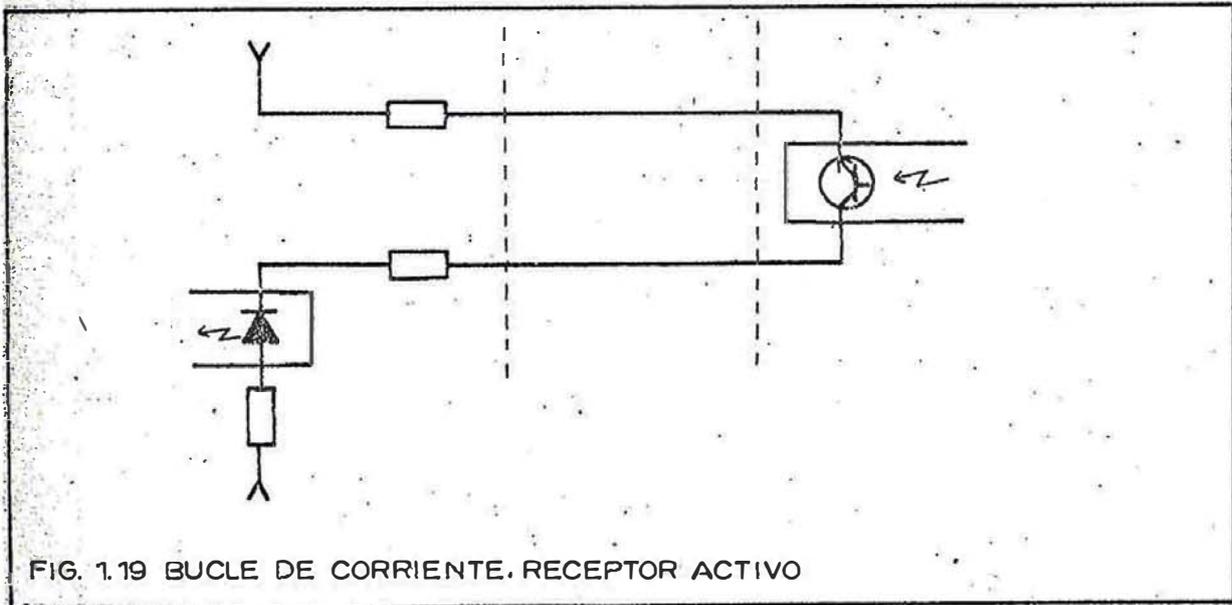


FIG. 1.19 BUCLE DE CORRIENTE RECEPTOR ACTIVO

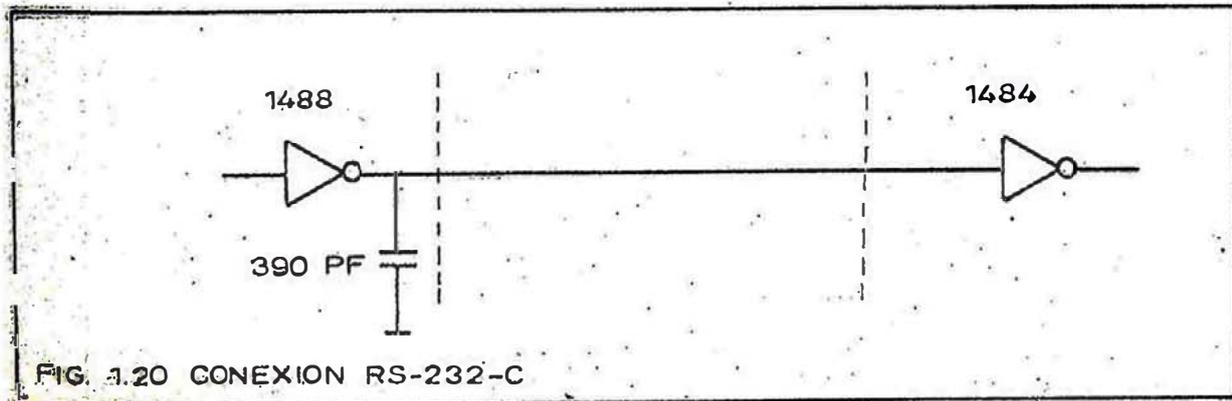
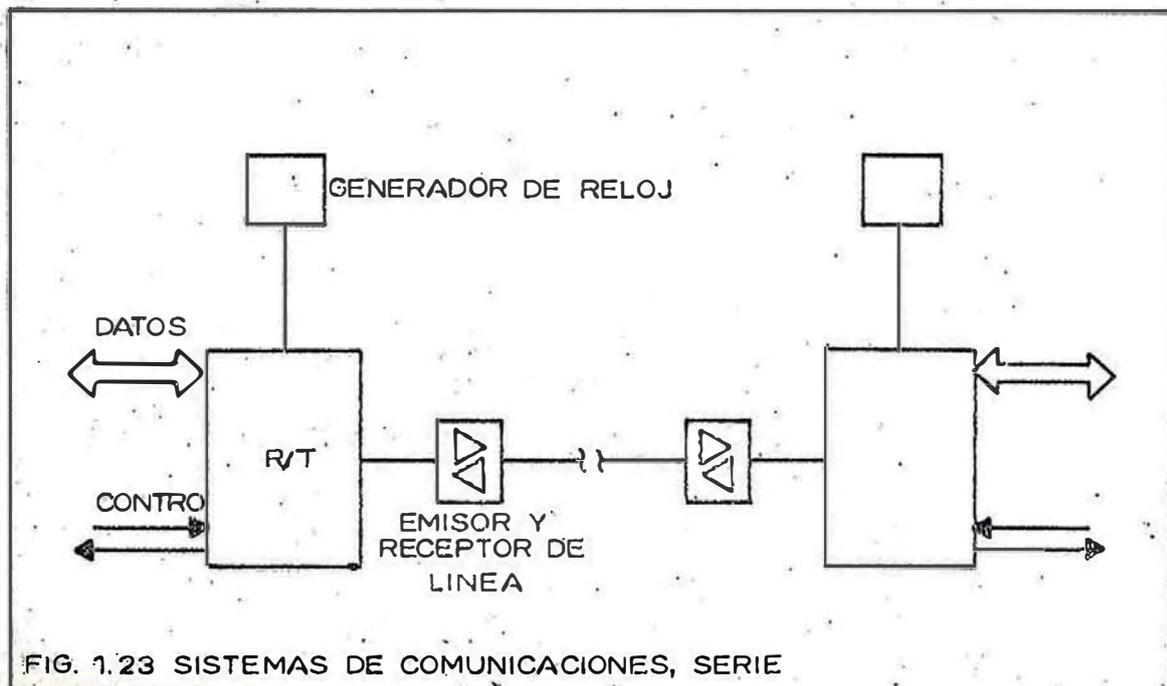
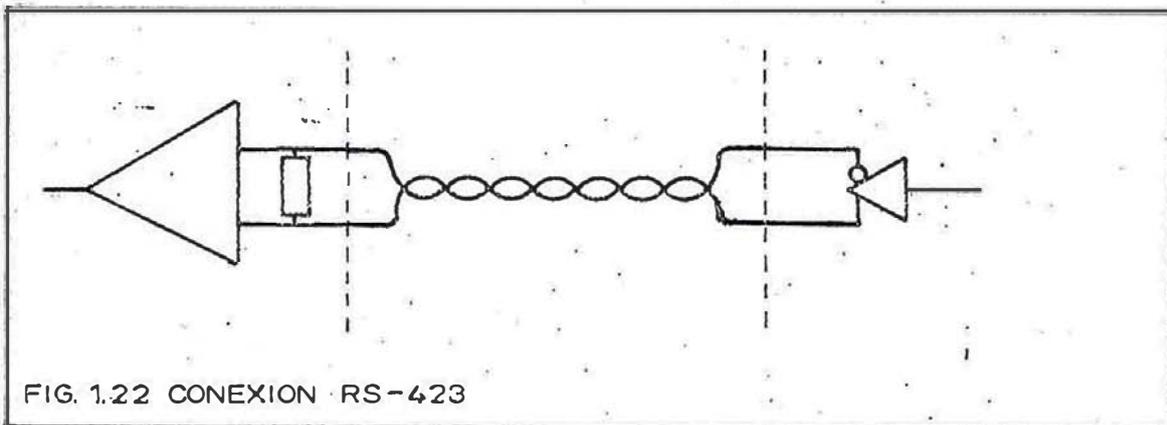
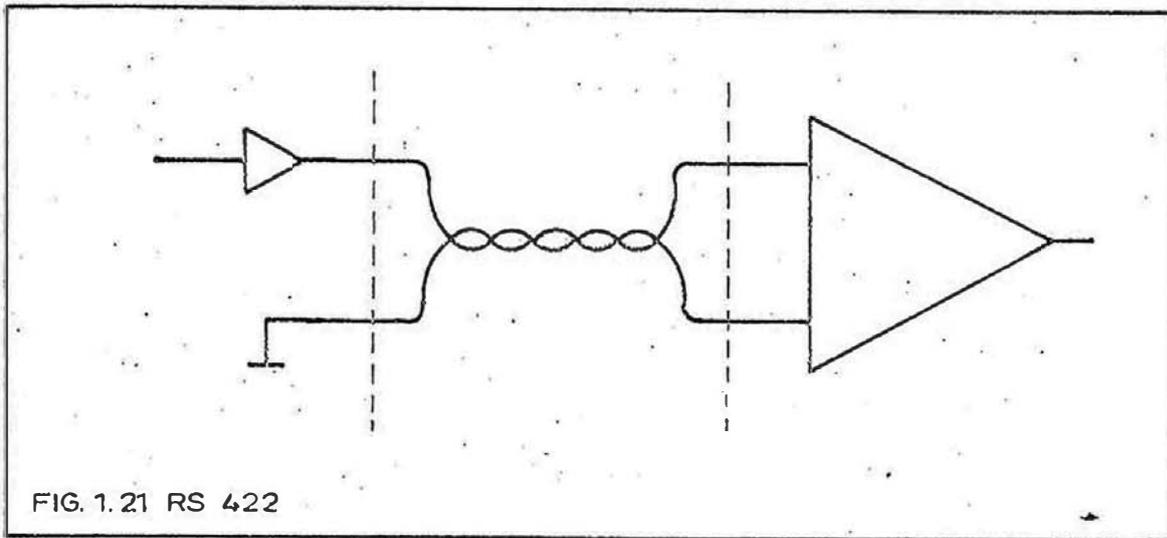
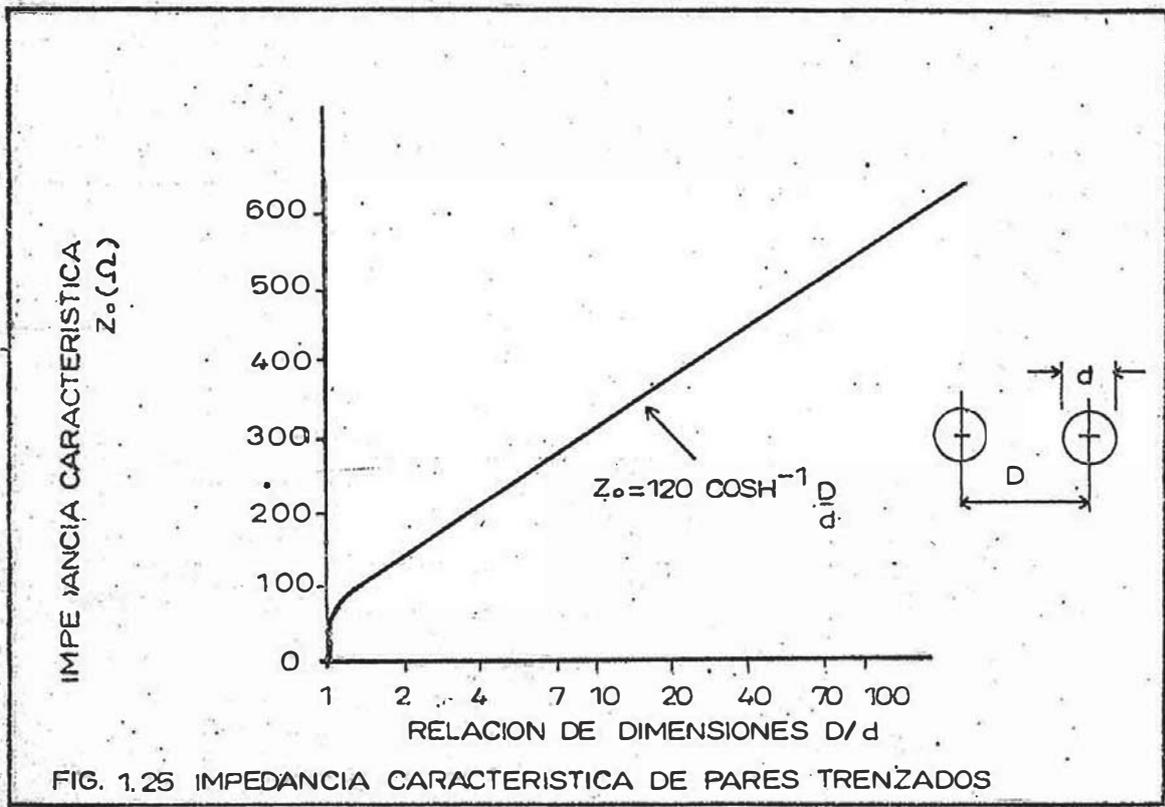
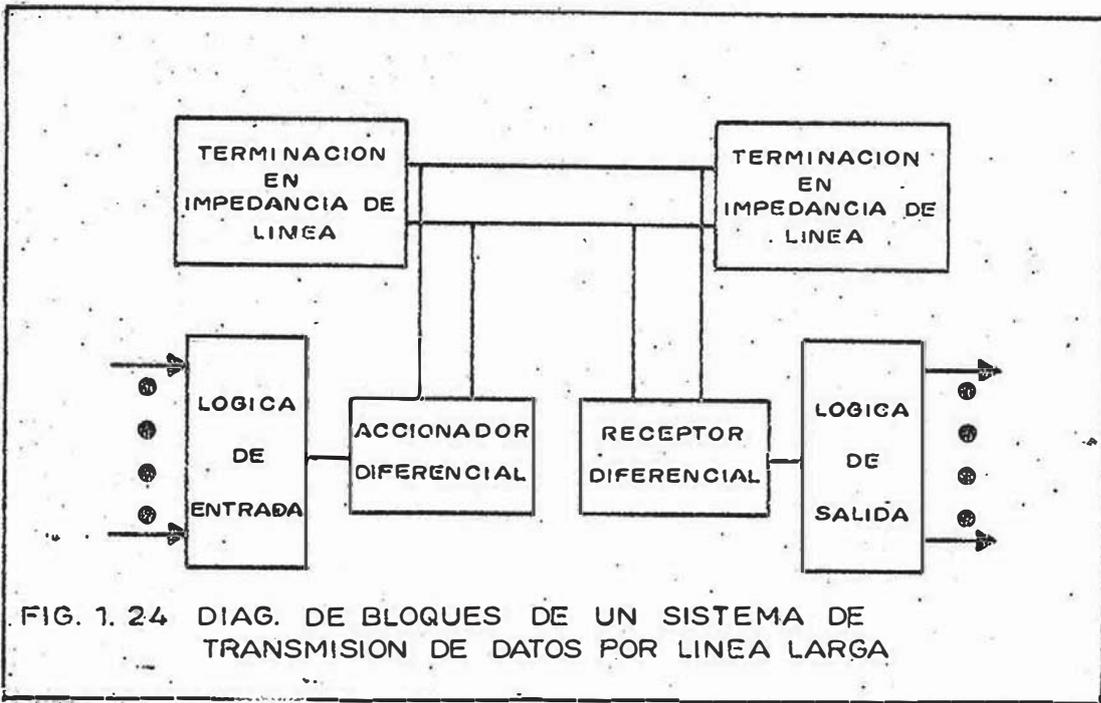
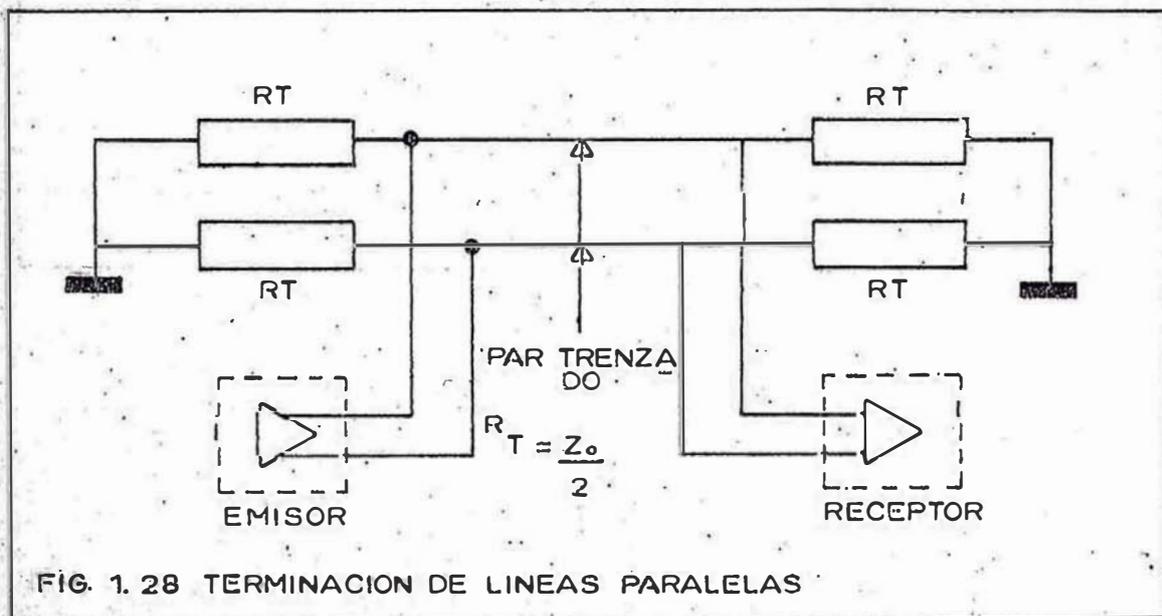
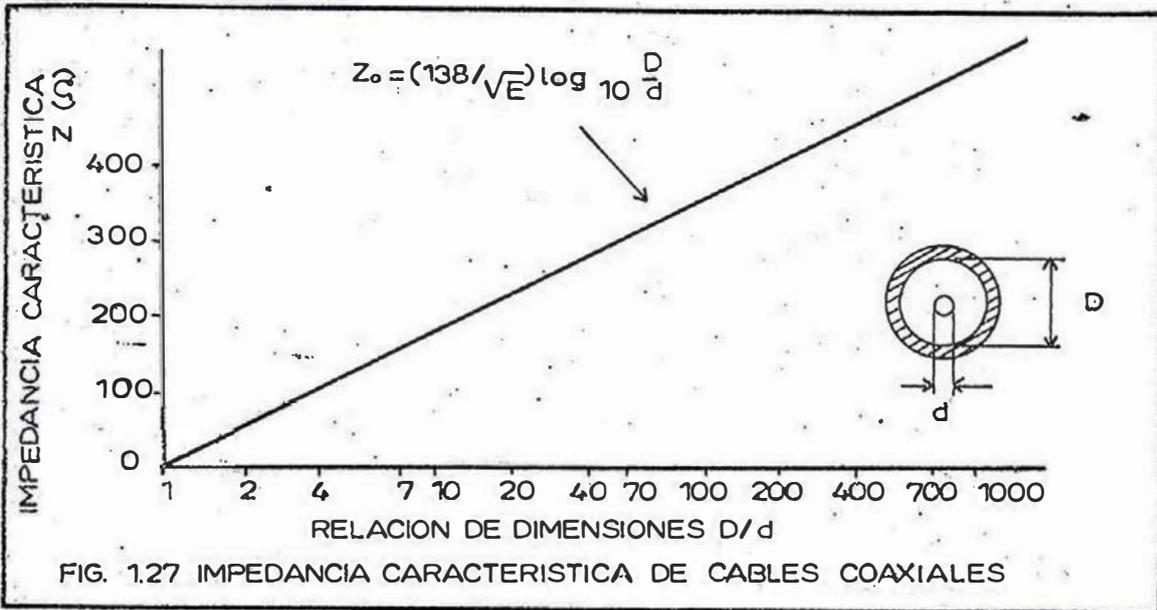
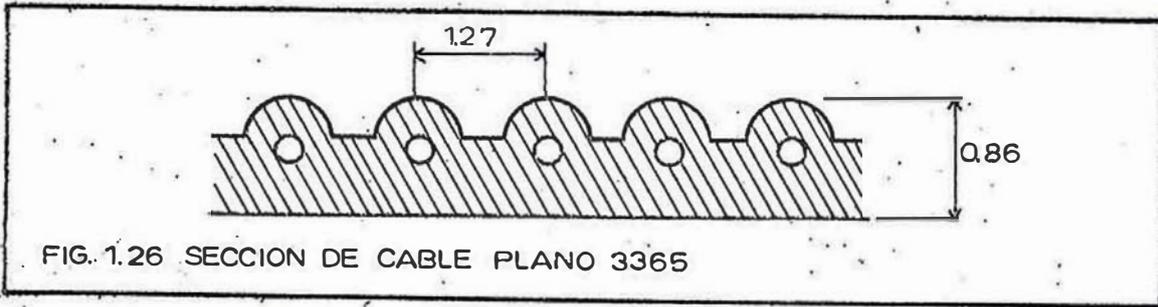


FIG. 1.20 CONEXION RS-232-C







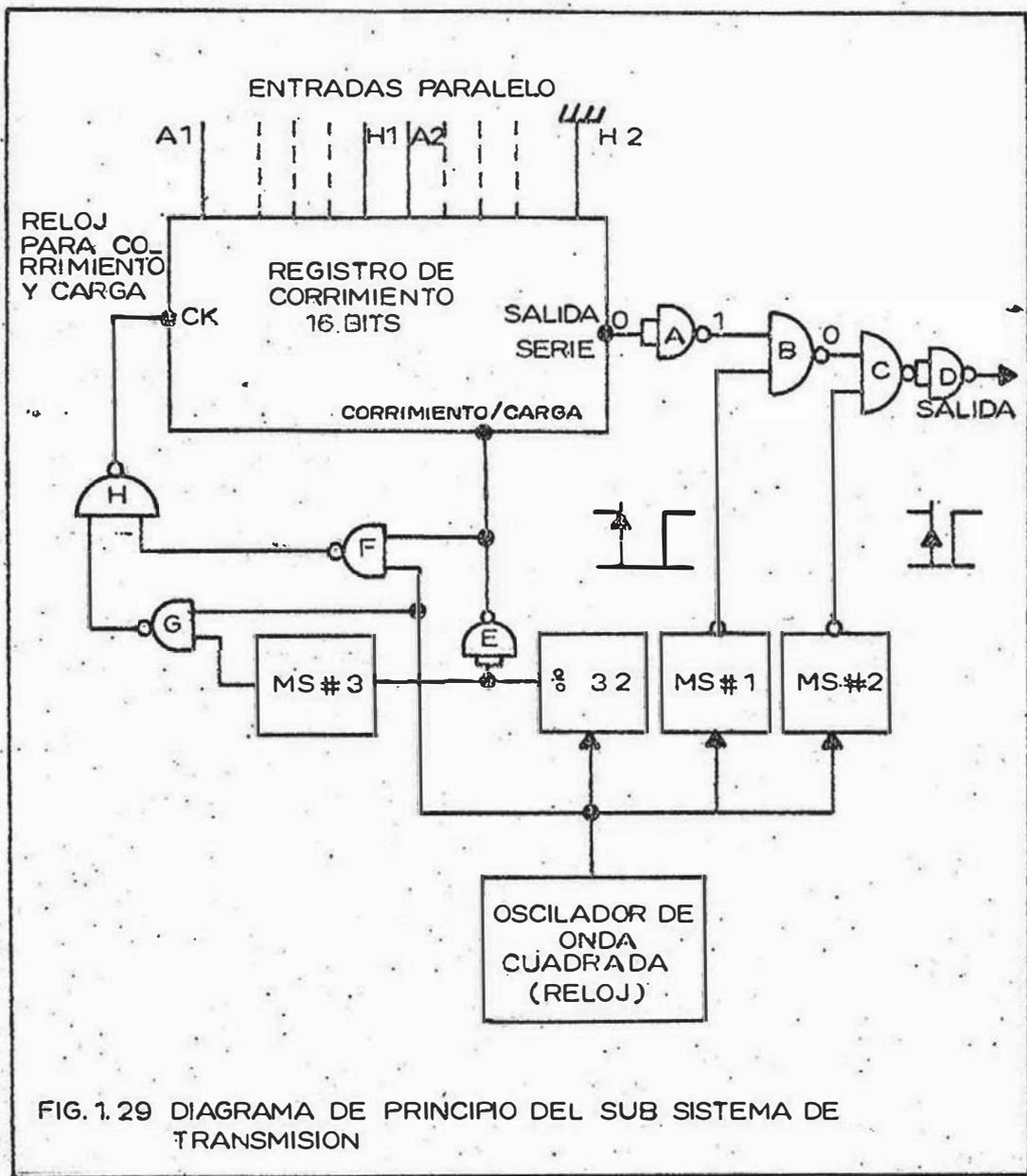


FIG. 1.29 DIAGRAMA DE PRINCIPIO DEL SUB SISTEMA DE TRANSMISION

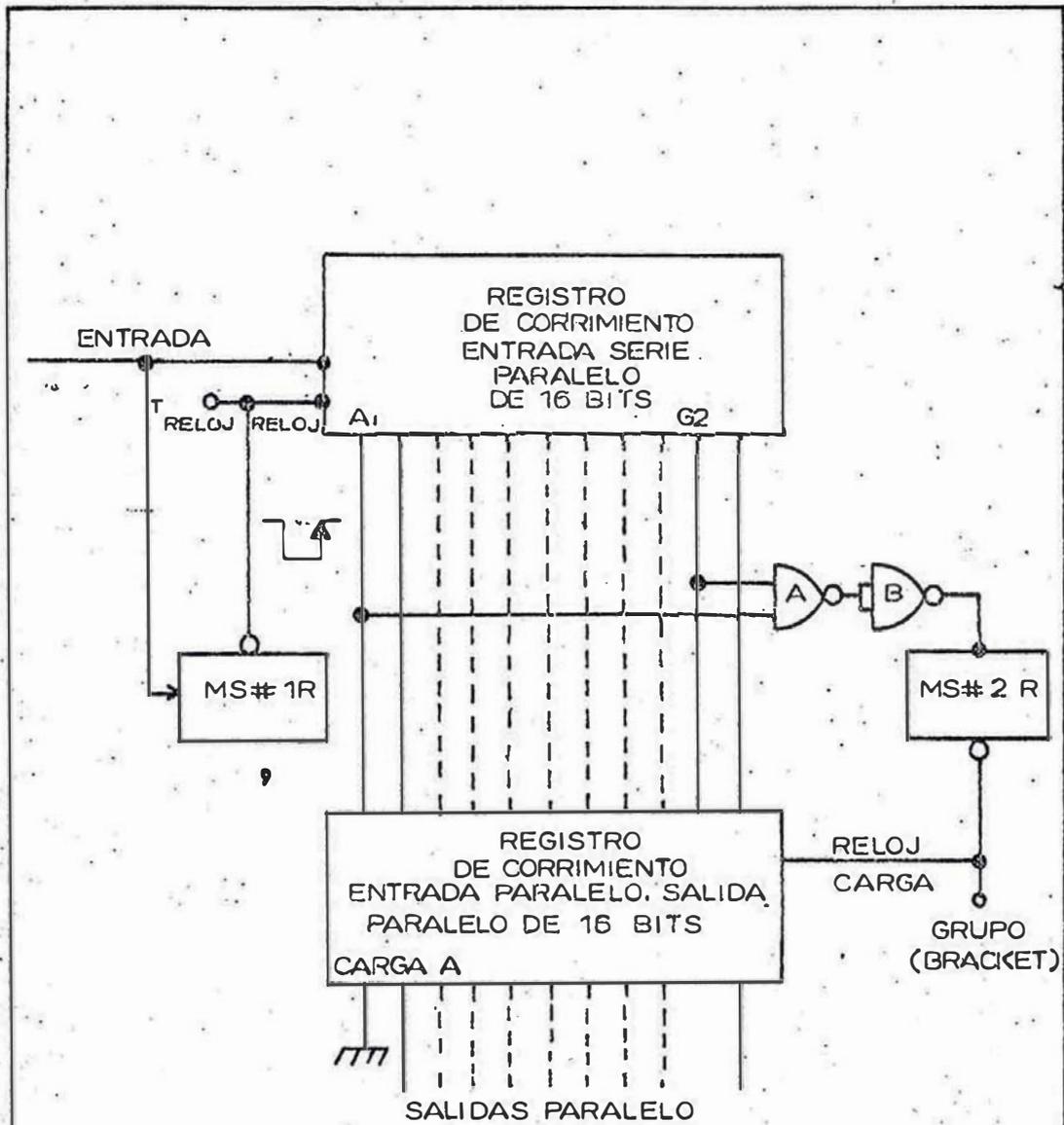


FIG. 1.30 DIAGRAMA DE PRINCIPIOS DEL SUB SISTEMA DE RECEPCION DIGITAL CODIFICADA EN ANCHO DEL PULSO

## CAPITULO II

### CONCEPTOS Y CRITERIOS DE DISEÑO

#### 2.1 DESCRIPCION DEL CIRCUITO DE TRANSMISION DIGITAL CODIFICADA EN ANCHO DE PULSO

La información digital conformada por varios bits en paralelo ingresan a un arreglo de registros de corrimiento de 16 bits, mediante la señal de carga (LOAD), a cada inicio de ciclo, luego dicha información es desplazada serialmente de acuerdo a los pulsos de reloj (oscilador de onda cuadrada), para lograr este cometido usamos para el reloj el terminal 7 y para el pulso de corrimiento/carga el terminal 15, de los C I  $U_1$  y  $U_2$  (74166).

Para introducir la información se usan los terminales 2 ( $A_1$ ), 3 ( $B_1$ ), 4 ( $C_1$ ), 5 ( $D_1$ ), 10 ( $E_1$ ), 11 ( $F_1$ ), 12 ( $G_1$ ), 14 ( $H_1$ ), de los C I  $U_1$  y  $U_2$ .

El terminal 13 (salida serie), del CI  $U_1$ , se conecta a la entrada serie terminal 1 del C I  $U_2$  (74166). El terminal 1 (entrada serie) del C I  $U_1$  (74166) se pone a nivel bajo (L). Se conecta a un nivel bajo (L) la entrada serie con el objeto de asegurar que no haya ninguna información en la entrada serie. Además durante el proceso de carga de datos en parale

lo , el flujo de datos en serie se inhibe. Se ha conectado también el terminal 9 (clear) a un nivel alto (H), con el objeto de tener siempre activado el clarificador de los flip-flops. El terminal 15 (corrimiento/carga) actúa de acuerdo a la señal de reloj (oscilador de onda cuadrada). El terminal 6 (clock input) está puesto a un nivel bajo (L), para habilitar al terminal 7 (clock) que actúa de acuerdo a los pulsos del reloj (oscilador de onda cuadrada), durante la transición positiva ( $\uparrow$ ), mediante el contador entre 32.

En el CIU<sub>2</sub> se realizan las mismas conexiones que en el CIU<sub>1</sub>, a excepción del terminal 14 (entrada paralelo), que se pone a nivel bajo (L), para no confundir el paquete o bracket de los datos.

La salida serie de datos (16 bits), se invierten con el circuito lógico NAND A, estas señales son introducidas a la puerta lógica NAND B, a la cual también ingresa la salida negada del monoestable N°1T el cual se dispara con cada pulso de reloj (oscilador de onda cuadrada); la salida de esta puerta lógica se introduce a la puerta lógica NAND C, a la cual también ingresa la señal negada del monoestable N°2T, finalmente la señal es invertida en el inversor D.

2.1.1 Diseño y Descripción del Registro de Corrimiento  
Entrada Paralelo-Salida Serie, 16 Bits.

El convertidor paralelo-serie está constituido por dos registros de desplazamiento (74166), cada registro de desplazamiento tiene 8 bits, por lo tanto tenemos un arreglo de 16 bits; y cada palabra contiene 16 bits.

Los registros de desplazamiento de entrada paralelo o serie y salida serie, usados en este diseño, están compuestos por un complejo conjunto de puertas lógicas (77 puertas lógicas), en un solo bloque muy pequeño. Se caracterizan por las puertas de entrada de reloj y el dominio del clarificador (clear) de entrada. El modo de entrada paralelo o serie está establecido por la entrada Desplazamiento/Carga; cuando es alta, habilita la entrada de datos serie y acopla los ocho flip-flops para desplazamiento en serie con cada pulso de reloj, cuando es baja, las entradas de datos en paralelo (flanco) son habilitadas y el sincronismo de la carga ocurre en el siguiente pulso de reloj.

Durante la carga paralelo, el flujo de los datos en serie son inhibidas. Cada pulso de reloj es ejecutado sobre el borde del nivel bajo a alto.

a través de una puerta lógica positiva NOR de dos entradas, permitiendo una entrada para ser usada como una función para habilitar o inhibir el reloj. Enganchando cualquiera de las entradas altas (H) de reloj, inhibe las entradas de reloj. Enganchando cualquiera de las entradas bajas (L) habilita la otra entrada de reloj. Este, por supuesto permite al sistema de reloj, estar en carrera libre y el registro puede ser parado y gobernado por el otro reloj de entrada.

La entrada de reloj inhibida será cambiada al nivel alto (H) solo cuando la entrada del reloj es alta (H).

Un suavizador, entrada directa clarificador (clear) domina todas las otras entradas incluyendo al reloj y pone a todos los flip-flops a cero. En la figura 2.1.1 a, b y c se muestra el arreglo del convertidor entrada paralelo-salida serie de 16 bits.

### 2.1.2 Diseño del Monoestable N° 1T

Para calcular la constante de tiempo del monoestable N° 1T, debemos de tener en cuenta que este valor es función del condensador  $C_{xt}$  conectado terminal 14 y la resistencia  $R_{xt}$  conectada al ter

minimal 15 . Además se recomienda que el valor del condensador utilizado debe ser  $C_{xt} > 1000 \text{ pF}$ .

Por lo tanto el ancho del pulso de salida del monostable N° 1R ( $t_w$ ) está definida por la formula:

$$t_w = K R_T \times C_{xt} \left( 1 + \frac{0.7}{R_{xt}} \right) \dots (I)$$

utilizamos para el SN74123A el valor de  $K=0.28$  de acuerdo a lo recomendado en el TTL DATA BOOK FOR DESIGN ENGINEERS (pág. 6.81) de Texas Instruments Inc. ensayamos con :

$$R_T = 10 \text{ K OHMS}$$

$$C_{xt} = 0.68 \text{ } \mu\text{F}$$

los valores convertidos a :

$$R_T \rightarrow \text{K OHMS}$$

$$C_{xt} \rightarrow \text{p. F}$$

$t_w$  será en nanosegundos

Reemplazando estos valores en (I)

$$t_{w1} = 0.28 \times 10 \text{ K OHMS} \times 0.68 \text{ } \mu\text{F} \left( 1 + \frac{0.7}{10,000} \right)$$

$$t_{w1} = 0.28 \times 10 \times 0.68 \times 10^6 \text{ nseg.}$$

$$t_{w1} = 0.1904 \times 10^7 \text{ nseg.}$$

$$tw_1 = 1.904 \text{ nseg} = 2 \text{ nseg.}$$

Para prevenir la tensión inversa a través de  $C_{xt}$ , cuando se usa condensadores electrolíticos y la función clarificador (clear), es necesario usar diodos.

En este caso se usa la fórmula :

$$tw = K_D \cdot R_T \cdot C_{xt} \left( 1 + \frac{0.7}{R_T} \right)$$

con  $K_D = 0.25$  y los demás recomendaciones anteriores.

En las figuras 2.1.2 a y b se muestran el diseño del monoestable  $N^{\circ}1T$  y el diseño del monoestable  $N^{\circ}1T$  cuando se utiliza diodos para la protección de la tensión inversa.

En la salida de la puerta lógica NAND D, se tendrá siempre un pulso, el cual tendrá un ancho igual tiempo ( $tw_1$ ) del pulso del monoestable  $N^{\circ}1T$  cuando la información en serie es cero (0), e igual al tiempo entre pulsos de reloj cuando la información en serie es uno (1). De esta forma ya tenemos la diferencia de uno (1) y cero (0) en anchos de pulso.

Para diferenciar entre un bit de información otro bit en serie necesitamos un guarda bit; por lo tanto, antes de presentar el siguiente bit es necesario inhibir mediante un cero inmediatamente después del pulso de reloj. Este se logra mediante la salida negada del monoestable N° 2T que ingresa a una puerta lógica NAND C, a la cual también ingresa la salida de la puerta lógica NAND B. Por lo tanto, se inhibe la información durante todo el tiempo de duración del pulso del monoestable N° 2T produciéndose el guarda bit (separación entre dos señales de información serie).

### 2.1.3 Diseño del Monoestable N° 2T

Con las pautas utilizadas en el diseño del monoestable N° 1T hacemos el cálculo del ancho de pulso de salida ( $t_{w_2}$ ) del monoestable N° 2T

Ensayamos con los valores :

$$R_T = 15 \text{ K OHMS}$$

$$C_{xt} = 0.15 \text{ u F}$$

En la fórmula (I) tenemos :

$$t_{w_2} = K \cdot C_{xt} \cdot \left( 1 + \frac{0.7}{R_T} \right)$$

$$tw_2 = 0.28 \times 15 \text{ K} \times 0.15 \text{ uF}$$

$$tw_2 = 0.28 \times 15 \times 0.15 \times 10^6 \text{ nseg}$$

$$tw_2 = 0.63 \times 10^6 \text{ nseg.}$$

$$tw_2 = 0.63 \text{ mseg.}$$

Durante el tiempo ( $tw_2$ ) que se consigue en este diseño se tendrá inhibida la información, produciéndose el guarda bit (separación entre señales en serie).

En la figura 2.1.3 se muestra el cableado efectuado en los monoestables 1T y 2T.

#### 2.1.4 Diseño del Contador Digital entre 32

Con el objeto de lograr el completo control de las funciones corrimiento/carga y reloj para corrimiento y carga se debe diseñar un contador entre 32.

Primeramente hacemos una breve descripción del circuito de control. Los pulsos del reloj (oscilador de onda cuadrada) ingresa al CIU<sub>5</sub> (7493A) por el terminal 14 (entrada A), se completa el circuito conectando el terminal 1 (entrada B) con el terminal 12 (salida B) y se tendrá un contador entre 16, se conectan los terminales 2 y 3 a nivel bajo (L), con la finalidad de aprovechar al circuito inte

grado en la función de contador. Se utiliza otro CIU<sub>6</sub> (7493A) para lograr el contador entre 32. La salida del contador entre 16 terminal 16 (salida D) se introduce al terminal 14 de CIU<sub>6</sub> (7493A) y se toma la señal del terminal 12 (QA), de igual manera en este CI unir los terminales 2 y 3 para aprovechar la función contador. En las figuras 2.1.4 a y b se muestran las conexiones efectuadas para obtener el contador entre 32.

#### 2.1.5 Diseño del Monoestable N° 3T

Para efectuar el diseño de este monoestable, se toma las mismas pautas que se tuvieron en cuenta para el diseño de los monoestables 1T y 2T.

Pero antes es necesario hacer una descripción de la forma de como actúa el circuito. El contador entre 32 envía señales al mismo tiempo al monoestable N° 3T terminal 2 CIU<sub>7</sub> (74123A), al inversor E y a la puerta lógica NAND F. La salida del inversor E activa al terminal 15 (corrimiento/carga) y también ingresa a la puerta lógica NAND F, la señal del reloj (oscilador de onda cuadrada) ingresa a las puertas lógicas NAND F y NAND G a ésta última puerta ingresa la salida de monoestable N° 3T que es disparado con el contador entre 32. Las salidas de las

puertas lógicas NAND F y NAND G ingresan a la puerta lógica NAND H, la salida de ésta puerta activará al terminal 7 (reloj para corrimiento y carga) Para el diseño ensayamos con :

$$R_T = 47 \text{ K OHMS}$$

$$C_{xt} = 0.68 \text{ } \mu\text{F}$$

En la fórmula (1) tenemos :

$$tw_3 = K C_{xt} R_T (1 + \underline{0.7})$$

$$tw_3 = 0.28 \times 47 \text{ K} \times 0.68 \text{ } \mu\text{F}$$

$$tw_3 = 0.1904 \times 47 \times 10^6 \text{ nseg.}$$

$$tw_3 = 8.9488 \times 10^6 \text{ nseg.}$$

$$tw_3 = 8.95 \text{ m. seg.}$$

Por lo tanto el ancho del pulso ( $tw_3$ ) nos da el tiempo de duración del pulso del reloj para corrimiento y carga del registro de corrimiento.

En la figura 2.1.5 se muestra el cableado del monoestable 3T .

Las señales de todos los monoestables y también la salida del circuito de transmisión digital codificada en ancho de pulso se muestra en la figura 2.1.

En el diagrama 2.1 a , se muestra el diagrama circuital del sistema de transmisión digital codificada en ancho de pulso.

En el diagrama 2.1 b, se muestra el diagrama del sistema de transmisión digital codificada en ancho de pulso.

\*\*\*\*\*

## 2.2 DESCRIPCIÓN DEL CIRCUITO DE RECEPCIÓN DIGITAL CODIFICADA EN ANCHO DE PULSO

La información digital codificada en ancho de pulso llega al circuito de recepción usando diversos medios de traslación de señales que pueden ser cable telefónico, Radio enlace de pequeña capacidad, etc. La referida información llega al circuito de recepción en serie, por lo que es necesario convertirla en paralelo. Por lo tanto se puede decir que el circuito de recepción codificado en ancho de pulso, es capaz de convertir las señales serie en paralelo.

Para lograr este objetivo es necesario contar con registros de conmutación serie-paralelo para la primera etapa y registros de conmutación paralelo-paralelo para la segunda etapa del circuito; a los cuales se les adecúa una lógica conveniente para efectuar el disparo del reloj de carga de ambas etapas.

Los datos de entrada serie ingresan al mismo tiempo al terminal 1 (entrada A) del CIU<sub>a</sub> y a la entrada del monoestable N°1R (74123A) CIU<sub>c</sub> terminal 2, la segunda salida negada terminal 4 de dicho monoestable N°1R es conectada simultáneamente a los

terminales 8 de los  $C_5$ ,  $I_5$ ,  $U_a$  y  $U_b$  (74164), dicho pulso es el encargado del control del corrimiento de los datos.

Las salidas de los  $CIU_a$  terminal 3 ( $A_1$ ) y  $U_b$  terminal 12 ( $G_2$ ) son introducidos a la puerta lógica NAND A, luego este resultado es invertido mediante el inversor B, el cual activa al monoestable N° 2R (74123A).  $CIU_c$  terminal 10, la salida negada terminal 12 esta conectada a los terminales 13 - (reloj) de los  $CIU_e$  y  $U_f$  (74199), dicho pulso usa el reloj de carga (clock load); el terminal 14 de  $U_e$  y  $U_f$  es puesto a un nivel alto (H) con el objeto de tener el clarificador siempre activado; también los terminales 1 y 2 (entrada serie J, K) se ha puesto a nivel bajo (L), dándole al circuito interno de los  $C_5$ ,  $I_5$ ,  $U_e$  y  $U_f$  la posibilidad de tener un nivel bajo (L), el terminal 11 se pone a un nivel bajo (L) (Reloj inhibidor), para utilizar el reloj terminal 13. Al terminal 23 se le dá un nivel bajo (L), para que la función corrimiento/carga - quede sin efecto. En los  $C_5$ ,  $I_5$ ,  $U_a$  y  $U_b$ , al terminal 2 (entrada B) se le dá un nivel alto (H), para tener una sola entrada serie apta para recibir los datos y también al terminal 9 (clarificador), se le pone un nivel alto (H) para tener siempre activado al clarificador.

### 2.2.1 Diseño del Registro de Corrimiento Entrada Serie-Salida Paralelo

Para la primera etapa se instrumenta la unidad utilizando dos registros de corrimiento de 8 bits  $U_a$  y  $U_b$  (74164), estos dispositivos son registros de corrimiento entrada serie/salida paralelo y clarificador asincrono y funciona de la siguiente manera:

Las puertas de entrada serie (AyB) permiten el control completo sobre el ingreso de los datos; un nivel bajo (L) a una u otra (o ambas) entradas, inhibe el ingreso de nuevos datos y restablece al primer flip-flop a nivel bajo (L), hasta el próximo pulso de reloj. Un nivel alto (H) de entrada, habilita la otra entrada, que determinará el estado del primer flip-flop. Los datos de entrada serie pueden ser cambiados cuando el reloj está a nivel alto (H) o bajo (L), pero solamente la información encontrada ingresará.

El pulso de reloj que activa ocurre en la transición positiva ( ) de bajo a alto. Todas las entradas están asociadas a un diodo-clamped, con el objeto de minimizar los efectos de las líneas de transmisión.

El arreglo de los registros de corrimiento de 16 bits se implementa de la siguiente manera:

El terminal 13 (salida  $H_7$ ) se conecta al terminal 1 (entrada serie A), el reloj excita a los terminales 8 (clock) de los  $C_{818} I_{818} U_a$  y  $U_b$ ; el terminal 2 (entrada serie B) se pone a nivel alto (H) con la finalidad de permitir el control de los datos a la entrada serie A, esto se realiza en los  $C_{818} I_{818} U_a$  y  $U_b$ ; por último el terminal 9 se le da un nivel alto (H) con el objeto de tener el clarificador siempre activado.

En las figuras 2.2.1 a y b, se muestra las conexiones del arreglo de registros de corrimiento entrada serie-salida paralelo de 16 bits.

### 2.2.2 Diseño del Registro de Corrimiento Entrada Paralelo-Salida Paralelo 16 bits

Los  $C_{818} I_{818}$  utilizados en este caso son registros de corrimiento entrada serie y paralelo, salida paralelo SN 74199.

Estos dispositivos aceptan datos hasta 8 bits; tomando la entrada del control corrimiento/carga como un nivel bajo (L), cuando el reloj de entrada

no esta inhibido. Los datos cargados al circuito estan asociados a un flip-flop y aparecen en la salida despues de la transición positiva (  $\uparrow$  ) del reloj de entrada. Durante la carga, el flujo de datos serie es inhibido.

El corrimiento es efectuando sincronizadamente cuando el terminal corrimiento/carga esta a un nivel alto (H) y la entrada de reloj no está inhibida. Los datos serie para este modo son introducidos por las entradas J y K.

Ambas señales de reloj son idénticas en función y pueden ser intercambiadas para ser usadas como entradas de reloj o reloj inhibidor, enganchando - cualquiera de los dos relojes inhibidos a nivel alto (H), pero cuando uno es puesto a nivel bajo (L), una entrada de reloj es aplicada a la otra entrada, esto es pasada para los ocho flip-flops del registro. La entrada del reloj inhibido será cambiada a un nivel alto (H), solo si la entrada del reloj es un nivel alto (H).

Para nuestro diseño, el terminal 11 (reloj inhibidor) se a puesto a un nivel bajo (L) con el objeto de utilizar el terminal 13 (reloj) para el control de los datos. El terminal 23 (corrimiento/carga

se le pone a un nivel bajo (L) con el objeto de anular esta función. Por último, los terminales 1 y 2 de los  $C_{sI}$ ,  $U_e$  y  $U_f$  (74199) se da un nivel bajo (L).

Estas conexiones se hacen con el propósito de lograr un arreglo de Registros de conmutación entrada paralelo-salida paralelo de 16 bits.

El diagrama de conexiones se muestra en las figuras 2.2.2 a y b.

### 2.2.3 Diseño del Monoestable 1R

Con el objeto de disponer de un pulso capaz de activar al terminal 8 (clock) de los registros de conmutación  $U_a$  y  $U_b$  (74164), teniendo en cuenta además que el pulso debe ser de nivel bajo (L). Se ha diseñado el monoestable 1R y tomándose para este caso de salida negada (Q) terminal 4, del CI 74123.

Tomándose como referencia los casos anteriores para  $C_{ext} > 1000$  pF.

Se ha probado el circuito con los siguientes valo

res normalizados.

$$R_{ext} = 10K \text{ OHM}$$

$$C_{ext} = 0.47 \text{ uF}$$

$$K = 0.28$$

$$t_{w1} = K R_{ext} C_{ext} \left( 1 + \frac{0.7}{R_{ext}} \right)$$

$$t_{w1} = 0.28 \times 10K \times 0.47 \text{ uF}$$

$$t_{w1} = 0.28 \times 0.47 \times 10^7 \text{ nseg.}$$

$$t_{w1} = 1.316 \text{ mseg.}$$

#### 2.2.4 Diseño del Monoestable 2R

El diseño del monoestable 2R tendrá como objetivo activar los terminales 13 de los  $C_{s1}$ ,  $U_e$  y  $U_f$  (74199), mediante la salida negada (Q) terminal 12 - del CI. 74123.

De igual manera que para el caso anterior para  $C_{ext} > 1000 \text{ uF}$ .

Se ha ensayado con los valores normalizados

$$R_{ext} = 10 \text{ KOHMS}$$

$$C_{ext} = 0.056 \text{ uF}$$

$$K = 0.28$$

$$t_{w1} = K R_{ext} C_{ext} \left( 1 + \frac{0.7}{R_{ext}} \right)$$

$$t_{w2} = 0.28 \times 10K \times 0.056 \text{ uF}$$

$$t_{w2} = 0.01568 \times 10^7 \text{ nseg.}$$

$$t_{w2} = 0.1568 \text{ msec.}$$

Las conexiones correspondientes a los monoestables 1R y 2R se muestran en la figura 2.2.3.

En el diagrama 2.2 a se muestra el diagrama circuital del sistema de recepción digital codificado en ancho de pulso.

En el diagrama 2.2 b se muestra el diagrama del sistema de recepción digital codificado en ancho de pulso.

\*\*\*\*\*

## 2.3 DISEÑO DEL OSCILADOR DE ONDA CUADRADA

Para el diseño del oscilador de onda cuadrada de bemos de tener en cuenta que necesitamos una sucesión o secuencia de pulsos. En las calculadoras digitales, sistemas de control, sistemas de comunicaciones; las señales eléctricas que constituyen los datos solo toman dos niveles de tensión o intensidad. A dichas señales se les denomina señales binarios o datos binarios.

En nuestro diseño hemos utilizado un CI Timer 555 (cronómetro) que ofrece una excelente estabilidad y es capaz de funcionar como generador de retardo de tiempo exacto y también como multivibrador estable, la frecuencia y el ciclo de trabajo son exactamente controlados por un condensador y dos resistencias externas. En el diagrama 2.3 se muestra los bloques que constituyen el CI Timer 555.

### 2.3.1 Descripción del Circuito del Oscilador de Onda Cuadrada

Cuando el CI Timer 555 es usado en el modo estable de disparo automático, con el fin de lograr una configuración de oscilador de onda cuadrada, se

debe adecuar componentes externos adicionales tales como resistencias y condensadores, como se muestra en el diagrama 2.3.1. conexiones del oscilador de onda cuadrada.

La resistencia de control  $R_T$  es dividida en dos secciones  $R_1$  y  $R_2$  con el terminal 7 (descarga), conectado en la unión de las dos resistencias. El terminal 2 (disparo) se une al terminal 6 (umbral) para asegurar la oscilación cuando la tensión es aplicada al circuito (instante  $t=0$ ), el condensador  $C_T$  se carga hasta  $\frac{2}{3} VCC$  a través de las resistencias  $R_1$  y  $R_2$  durante el tiempo  $t_1$ , y se descarga hasta  $\frac{1}{3} VCC$  por la resistencia  $R_2$  durante el tiempo  $t_2$ .

El retardo del ciclo puede ser controlado seleccionando los valores adecuados para  $R_1$  y  $R_2$ , ya que la tensión en el condensador  $C_T$ , oscila entre  $\frac{2}{3} VCC$  y  $\frac{1}{3} VCC$ , como se muestra en el diagrama 2.3.1.1.

Como el condensador  $C_T$  se carga hasta  $\frac{2}{3} VCC$ , entonces la salida será alta (H) y por lo tanto el período  $t_1$  (seg.), será igual a  $0.693 (R_1 + R_2) C_T$  y el período  $t_2$  de descarga será bajo (L) e igual a  $0.693 (R_2 C_T)$ . La frecuencia es la inversa del

período total (T) donde  $t_1 + t_2 = T$ .

La frecuencia de carrera libre del oscilador puede ser determinada del diagrama 2.3.1, con la frecuencia en Hz. Notamos que para tener los valores adecuados de las resistencias se debe cumplir con lo siguiente:

Si  $R_2$  es mayor que  $\frac{1}{2} R_1$  el circuito no oscilará, porque la tensión en el terminal 2 (disparo), no bajará hasta  $\frac{1}{3} VCC$ . Por lo tanto, el circuito puede redispararse.

### 2.3.2

#### Cálculo de los Períodos de carga ( $t_1$ ) y descarga ( $t_2$ ).

Para calcular el período de carga ( $t_1$ ) se debe tener en cuenta que :

$$R_2 < \frac{1}{2} R_1 \text{ y } R_1 + R_2 = R_T$$

Con estas premisas, calculamos el tiempo de carga del condensador hasta  $V_C = \frac{2}{3} VCC$ .

De la fórmula

$$V_C = VCC - (VCC - V_0) e^{-t/R_{CT}} \dots (1)$$

Como  $C_T$  se carga entre  $\frac{1}{3} VCC$  y  $\frac{2}{3} VCC$ , a través de las resistencias  $R_1$  y  $R_2$  donde :

$$V_C = \frac{2}{3} V_{CC}$$

$$V_O = \frac{1}{3} V_{CC}$$

Reemplazando estos valores en (1), tenemos

$$\frac{2}{3} V_{CC} = V_{CC} (V_{CC} - \frac{1}{3} V_{CC}) e^{-t_1 / R_T C_T}$$

$$-\frac{1}{3} V_{CC} = -\frac{2}{3} e^{-t_1 / R_T C_T}$$

$$e^{-t_1 / R_T C_T} = \frac{1}{2}$$

aplicamos logaritmos neperianos  $L_n$

$$-\frac{t_1}{R_T C_T} = L_n \frac{1}{2}$$

$$-t_1 = R_T C_T L_n \frac{1}{2}$$

$$t_1 = R_T C_T \cdot L_n 2$$

$$t_1 = 0.693 R_T C_T$$

$$\text{Con } R_T = R_1 + R_2$$

$$t_1 = 0.693 (R_1 + R_2) C_T \dots \dots \dots (2)$$

Para lograr el cálculo del período  $t_2$  (descarga), debemos de tener en consideración que el condensador  $C_T$  se descarga entre  $\frac{2}{3} V_{CC}$  y  $\frac{1}{3} V_{CC}$ , a través de la resistencia  $R_2$

donde :

$$V_C = \frac{1}{3} V_{CC}$$

$$V_O = \frac{2}{3} V_{CC}$$

$$\frac{1}{3} V_{CC} = V_{CC} - (V_{CC} - \frac{2}{3} V_{CC}) e^{-t_2/R_2 C_T}$$

$$-\frac{2}{3} = -\frac{1}{3} e^{-t_2/R_2 C_T}$$

$$e^{-t_2/R_2 C_T} = 2$$

Aplicando logaritmos neperianos  $L_n$

$$-t_2 = R_2 \cdot C_T L_n 2$$

$$t_2 = -0.693 R_2 C_T \dots\dots\dots(3)$$

El signo menos (-) significa descarga

$$\text{El período total } T = t_1 + t_2 \dots\dots\dots(4)$$

con (2) y (3) en (4)

$$T = 0.693 (R_1 + R_2) C_T + 0.693 R_2 C_T$$

$$T = 0.693 (R_1 + 2 R_2) C_T$$

Cálculo de la frecuencia

$$F = \frac{1}{T}$$

Por lo tanto

$$F = \frac{1.44}{(R_1 + 2 R_2) C_T}$$

En el diseño del oscilador de onda cuadrada hemos ensayado con valores :

$$R_1 = 50 \text{ KOHMS}$$

$$R_2 = 220 \text{ OHMS}$$

$$C_T = 0.1 \text{ } \mu\text{F.}$$

Con estos valores calculamos el período T

$$De = T = 0.693 (R_1 + 2 R_2) C_T$$

Reemplazando los valores antes indicados tenemos:

$$T = 0.693 ( 50K + 2 \times 220 \times 0.1 \times 10^{-6}$$

$$T = 0.693 \times 50.44 \times 10^3 \times 0.1 \times 10^{-6}$$

$$T = 3,495 \times 10^{-3}$$

$$T = 4 \text{ mseg.}$$

Además cumplimos con la relación  $R_2 < \frac{R_1}{2}$

### 2.3.3 Cálculo del Ciclo de Trabajo Util (DUTY CYCLE)

El ciclo de trabajo útil (D.C.) depende de los valores de  $R_1$  y  $R_2$

$$D.C. = R_1 + \frac{R_2}{R_1 + 2 R_2}$$

Puede ser fijada desde el 50% hasta aproximadamente el 100%.

El ciclo de trabajo máximo se presenta cuando se divide el tiempo activo entre el tiempo total y es cercano al 100%, esto sucede cuando  $R_1$  es pequeña, pero lo suficientemente grande para limitar la corriente de descarga que atravieza al transistor  $Q_1$  a un nivel que no exceda al valor especificado para dicho dispositivo, ver diagrama 2.3

Para ciclos de trabajo menores que el 50%, se conecta un diodo  $D_1$  entre el terminal 7 (descarga) y el terminal 6 (umbral).

El condensador  $C_T$ , ahora se cargará solamente a través de  $R_1$  ( $R_2$  es cortocircuitado por el diodo cuando conduce, durante el ciclo de carga), se descarga a través de  $R_2$  de tal manera que el nuevo ciclo de trabajo será:

$$D.C. = \frac{R_1}{R_1 + R_2}$$

y puede ser variado desde 0 hasta aproximadamente 100 %. El diagrama 2.3.3 muestra la forma de onda y ciclo de descarga abajo de 50%.

El cálculo del ciclo de trabajo útil para nuestro diseño:

$$\text{con } R_1 = 50 \text{ OHMS}$$

$$R_2 = 220 \text{ OHMS}$$

$$D.C. = \frac{50 \text{ K} + 220}{50 \text{ K} + 2 \times 220} = 0.99 = 99 \%$$

#### 2.3.4 Diseño del Inversor Lógico

Para realizar una función lógica mediante una red eléctrica, representando las variables binarias, deberá asignarse una cantidad eléctrica tal como una intensidad o una tensión, lo más conveniente es asignar los valores binarios 1 y 0 a dos niveles de tensión diferentes. Por ejemplo, podemos asignar el nivel de tensión más positivo para corresponder al 1 lógico y el nivel menos positivo al 0 lógico. A esto se le llama lógica de tensión positiva.

Los niveles a que hemos hecho referencia en el párrafo anterior se consigue en una etapa de transistor con emisor común accionando el terminal de base mediante un generador de tensión adecuado.

La tensión de base  $V_b$  es igual a cero dará intensidad de colector nula y el nivel de tensión será  $V_c$  igual  $V_{cc}$ ; este es el estado lógico 1 o estado alto en el colector. En el caso de un transistor de silicio se requiere una tensión aproximada de +0.65 V para poner en conducción la unión de entrada. Para alcanzar la intensidad de colector de saturación se requieren + 0.8 V aproximadamente. A este nivel de saturación de entrada lo simbolizamos por  $V_{BE}(sat)$  y en la tensión de colector en la saturación será  $V_{CE}(sat) = 0$  o sea el 0 lógico.

En nuestro diseño ensayamos con los valores normalizados :

$$R_B = 1K \text{ OHMS}$$

$$R_L = 2.7 K \text{ OHMS}$$

Como se muestra en el diagrama 2.3.4

\*\*\*\*\*

2.4

FUENTE DE ALIMENTACION

El circuito primario de la fuente de alimentación incluye un condensador  $C_1$  que sirve para eliminar las vibraciones a través de la línea de entrada, fusible  $F_1$ , conmutador  $S_1$ , lámpara piloto  $PL_1$  y resistencia reductora de tensión  $R_A$ , la línea de entrada es 220 VAC. el diagrama 2.4 a y b muestra las conexiones de entrada y salida.

2.4.1

Circuito Rectificador

El enrollamiento secundario del transformador provee una tensión AC, para el rectificador de onda completa diodos  $D_1$  y  $D_2$ . La tensión rectificada es enviada a través del diodo de bloqueo  $D_3$  y filtrado por el condensador  $C_3$ , la resistencia  $R_3$  es una resistencia de drenaje, para la descarga del condensador  $C_3$ , cuando la fuente de alimentación es desconectada. Una tensión negativa es derivada a través de los diodos rectificadores  $D_4$  y  $D_5$ . Esta tensión es filtrada por el condensador  $C_5$  y enviada al regulador de tensión como se muestra en el diagrama 2.4.1

2.4.2

Fuente de Corriente

La corriente fluye desde el lado positivo del con

condensador  $C_3$ , a través del diodo Zener  $ZD_1$  y la resistencia  $R_3$  hasta el transistor  $Q_1$ .

La tensión desprendida desde  $R_4$  es fijada a un valor constante por  $ZD_1$  y la tensión constante base emisor del transistor  $Q_2$ . De este modo, la corriente que circula por  $R_4$  es constante; entonces la corriente de colector de  $Q_2$  es aproximadamente igual a la corriente de emisor, esta corriente también será constante.

El transistor  $Q_1$ , actúa como un conmutador, para conectar rápidamente cuando la fuente de alimentación es encendida. Sin embargo al apagarse  $Q_1$  es retardado por la acción del condensador  $C_1$  para eliminar los transistores en la salida de la fuente de alimentación cuando es apagada, como se muestra en el diagrama 2.4.2

### 2.4.3 Amplificador de Salida

El amplificador de salida de la fuente de alimentación consiste de un transistor de potencia  $Q_4$  que es excitado por el transistor  $Q_3$  en conexión darlington.

La resistencia  $R_c$ , estabiliza al amplificador de

salida en operación a altas temperaturas, como se muestra en el diagrama 2.4.3.

#### 2.4.4 Regulador de Tensión

La tensión de referencia para el circuito regulador es derivado desde el diodo Zener  $ZD_3$ . La corriente constante para el  $ZD_3$  es proveída por la resistencia  $R_{14}$  y el diodo Zener  $ZD_2$ . El diodo Zener  $ZD_2$  y la resistencia  $R_6$  son un pre-regulador para la fuente de referencia.

La configuración diferencial formada por los transistores  $Q_7$  y  $Q_8$  compara una porción de la tensión de referencia fijada por el control  $R_B$ , con una porción de la tensión de salida muestreada entre las resistencias  $R_{21}$  y  $R_{22}$ .

El circuito regulador actúa de la siguiente manera:

- Si la tensión de salida sube debido a la reducción de la carga, la tensión de la base del transistor  $Q_8$  aumentará, la tensión de colector de  $Q_8$  descenderá causando un incremento en la corriente de la base del transistor  $Q_6$ ; esto causa un incremento en la corriente de base del transistor  $Q_5$  y la corriente de colector también aumentará.

El transistor  $Q_2$  entrega una corriente de salida.

constante la cual está presente entre ambos transistores  $Q_3$  y  $Q_5$ , cualquier incremento en la corriente de colector de  $Q_5$ , causará una reducción en la corriente de base de  $Q_3$ , como la corriente de base de  $Q_3$  decrece, la corriente de emisor también decrecerá y esta corriente del transistor  $Q$  también disminuirá.

Esta disminución en la corriente de  $Q$  disminuirá la corriente de la fuente de alimentación y bajará la tensión de salida al nivel correcto. El circuito regulador está diseñado para limitar la salida constante dentro de unos milivoltios para un rango completo de cargas en los terminales de salida.

El diodo  $D_6$ , los condensadores  $C_2$  y  $C_4$  con el diodo  $D_7$  y el condensador  $C_8$  eliminan la sobre-tensión durante el proceso de encendido y apagado de la fuente de alimentación

La resistencia  $R_{12}$  fija una corriente negativa de polarización a través de la resistencia  $R_9$  del medidor de corriente, igual para la corriente positiva extraída por el regulador. Esto permite que el medidor indique la corriente de salida verdadera, cuando el conmutador está en la posición correcta, todo esto se muestra en el diagrama 2.4.4.a y b.

#### 2.4.5 Limitador de Corriente

El transistor  $Q_4$  detecta la tensión entregada a través de la resistencia  $R_9$ . Esta resistencia lleva la corriente de salida, cuando la tensión de la  $R_9$  alcanza aproximadamente 0.55 voltios,  $Q_4$  empieza a conducir tomando algo de la corriente desde la salida del transistor excitador  $Q_3$ . Como la tensión de  $R_9$  aumenta ayudando,  $Q_4$  conducirá completamente tomando toda la corriente desde la fuente transistor  $Q_2$ ; esto causará que los transistores  $Q_3$  y  $Q_4$  se desconecten. De esta manera la corriente de salida limitada puede ser mantenida independientemente; como se muestra en el diagrama 2.4.5.

El diagrama 2.4 nos muestra el circuito general de la fuente de alimentación.

#### Características Técnicas

- Salida de Tensión : 0-20 VAC, 1 Amp (ajustable)
- Rizado : menor 5mV rms.
- Limitación de corriente : limita una corriente fija y provee protección a cualquier cortocircuito.

2.4.6

Regulador de Tensión de 12 VDC a 5 VDC

Todos los circuitos integrados que utilizamos requieren a menos una fuente de alimentación de tensión continua, la cual a menudo es necesario que esté bien regulada.

La regulación es la posibilidad que tiene la fuente de mantener constante una tensión continua aún cuando puede variar grandemente la intensidad de la corriente que de ella se tome o también cuando la tensión de línea esté sometida a variaciones.

La salida de la fuente de alimentación regulada es puesta en 12 VDC y conectada al regulador de tensión de 5 VDC para asegurar una tensión constante de polarización para los IC utilizados en el sistema diseñado. (Ver diagrama 2.4.6)

\*\*\*\*\*

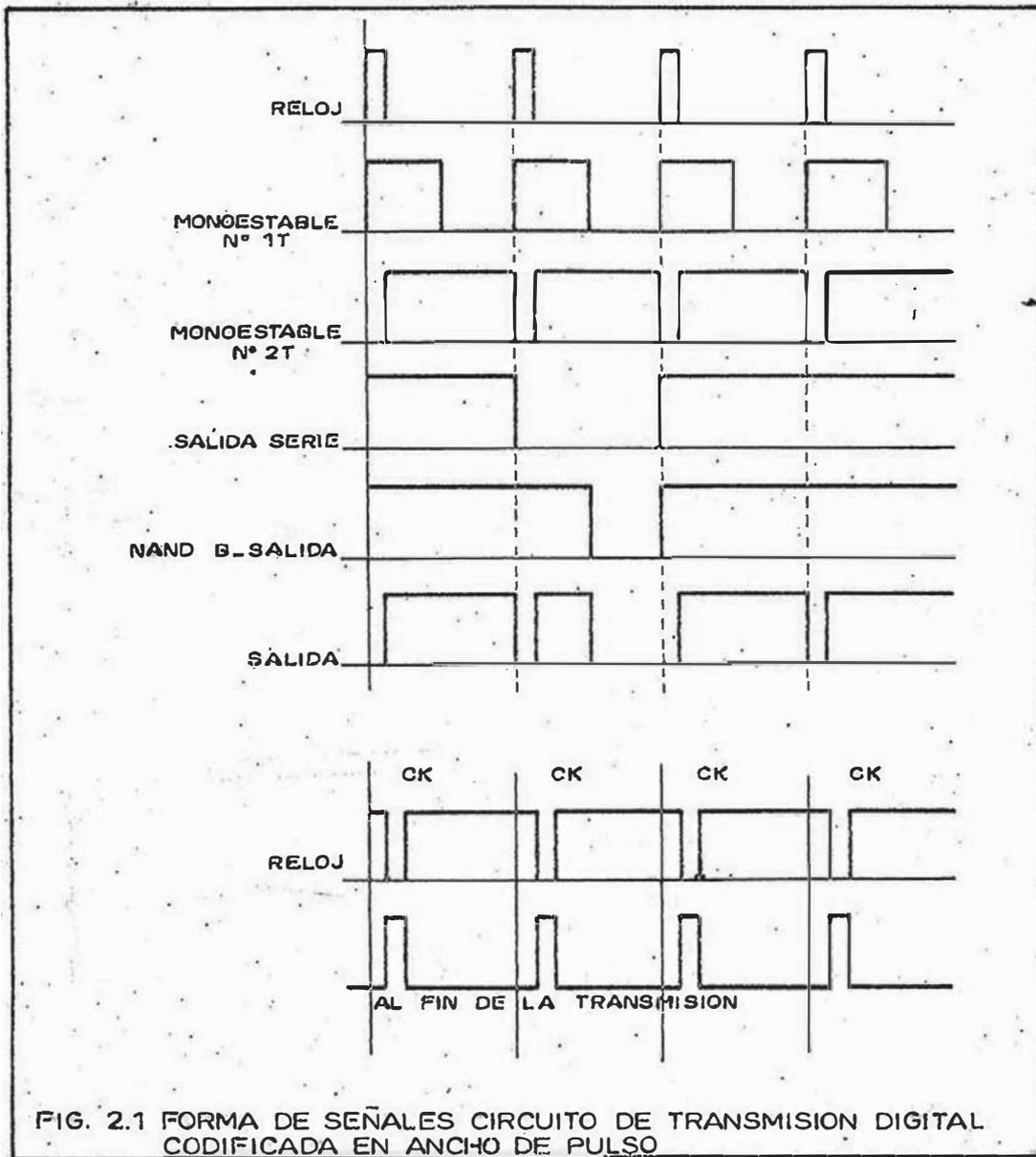


FIG. 2.1 FORMA DE SEÑALES CIRCUITO DE TRANSMISION DIGITAL CODIFICADA EN ANCHO DE PULSO

### ENTRADAS EN PARALELO

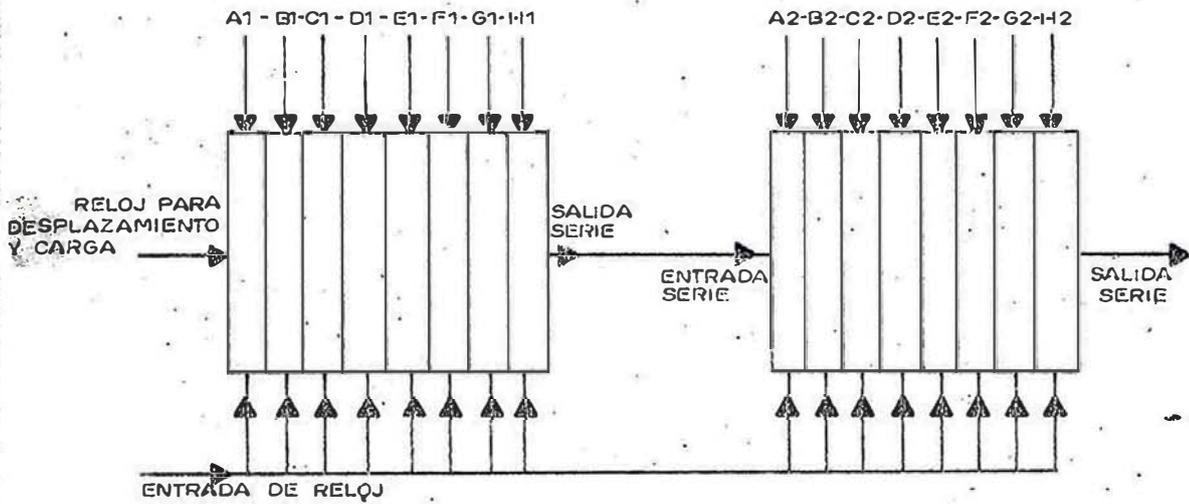


FIG. 2.1.1 a ENTRADA PARALELO SALIDA SERIE DE 16 BITS CONVERTIDOR

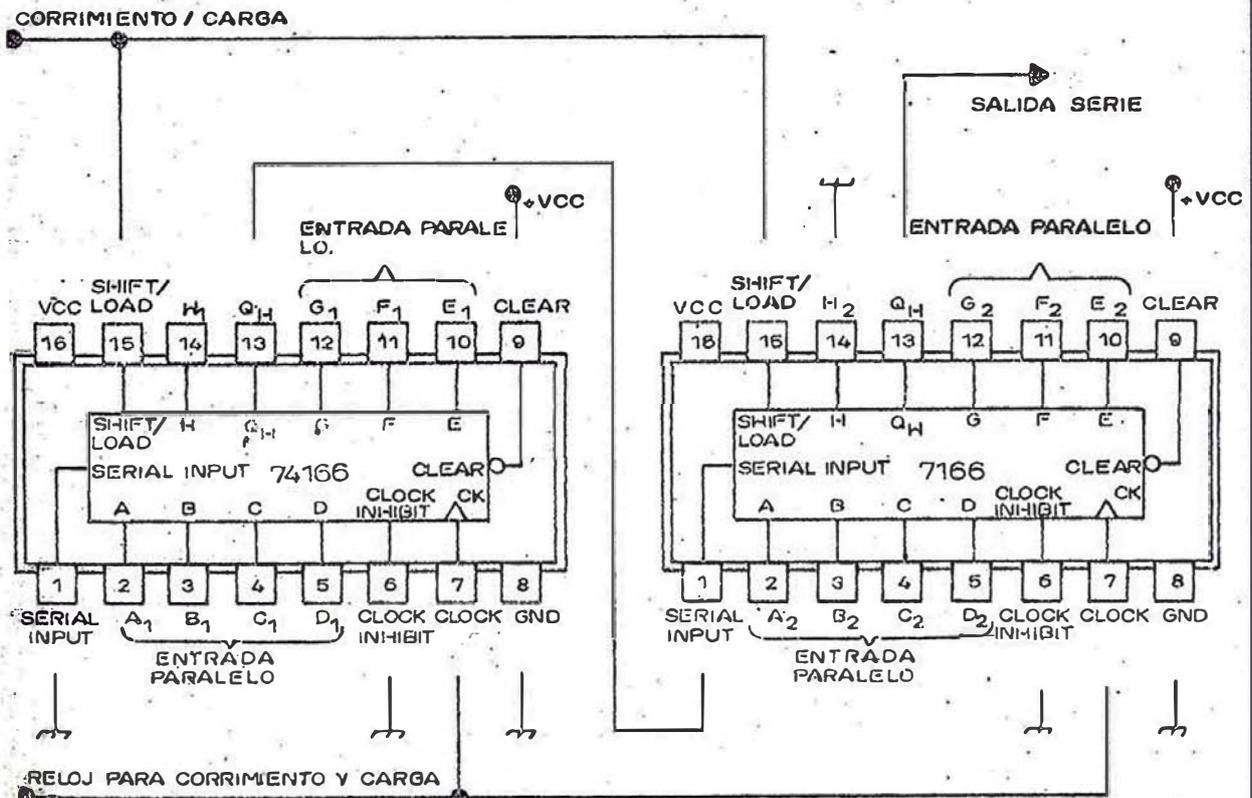
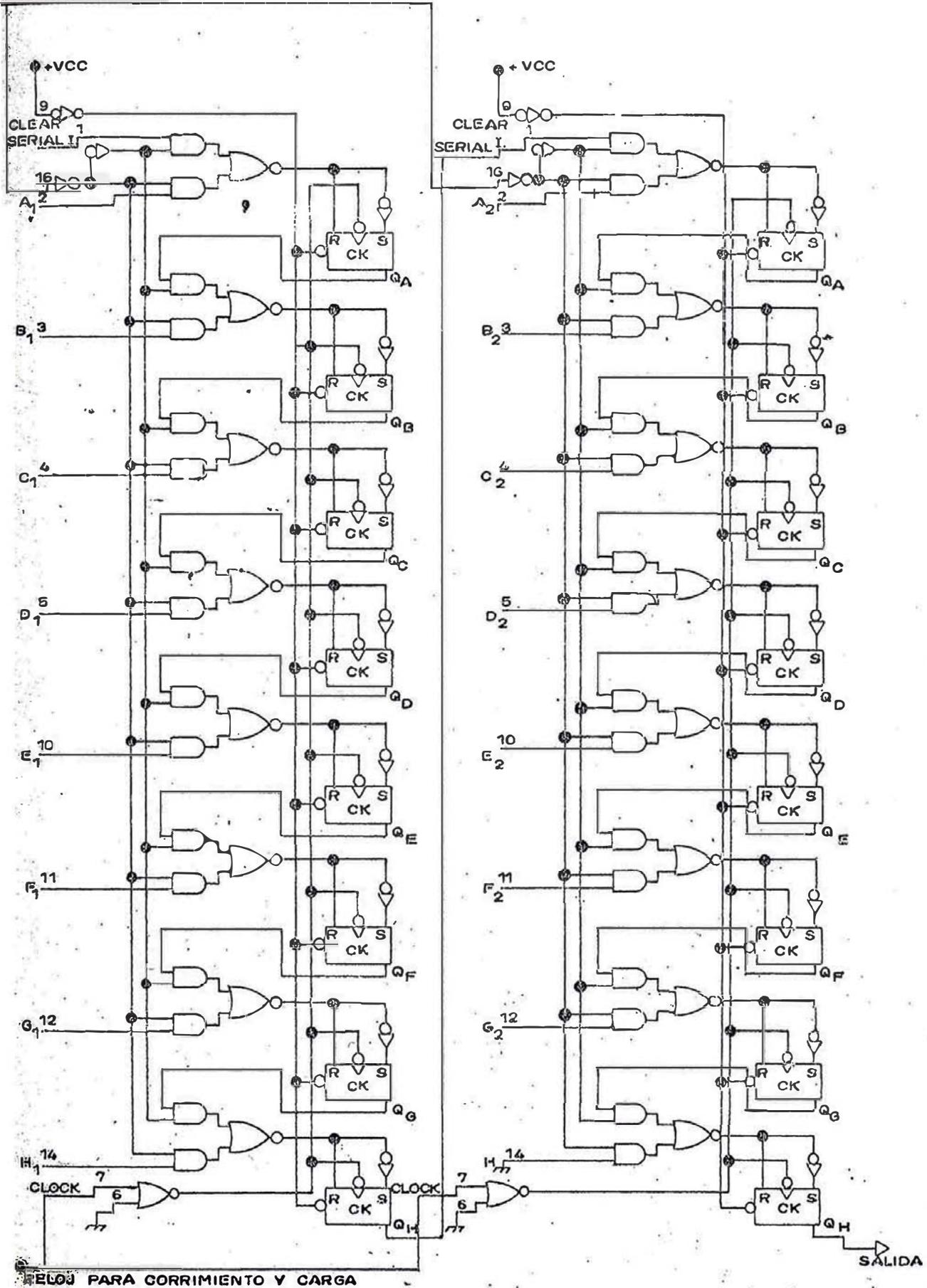
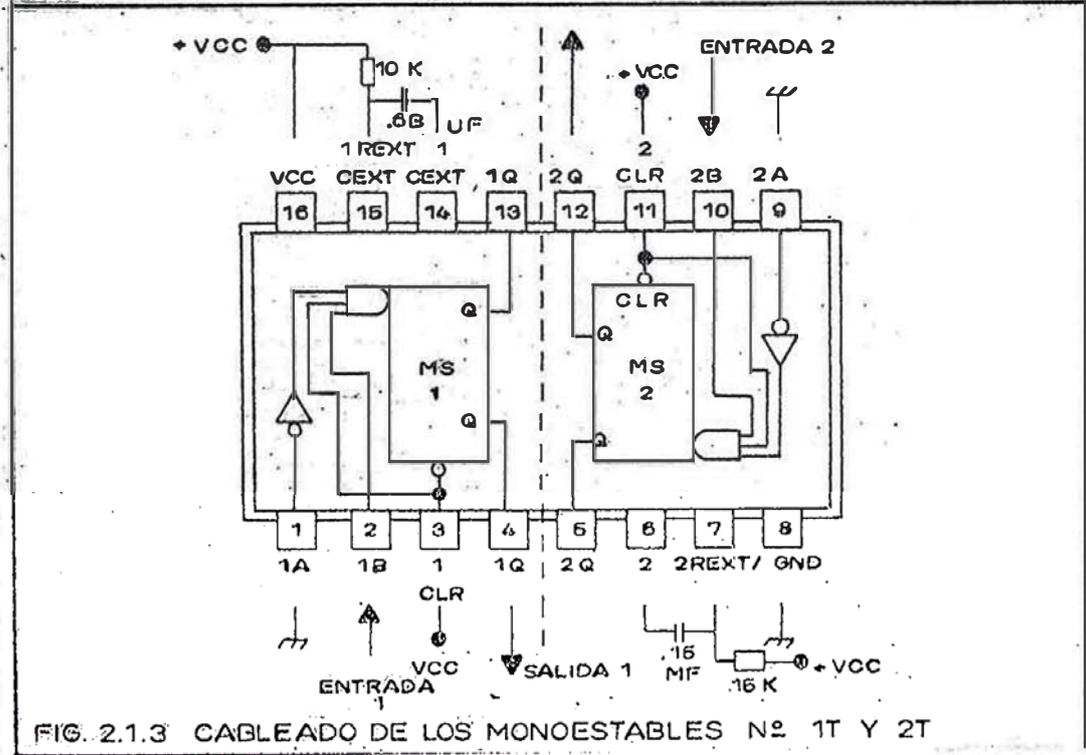
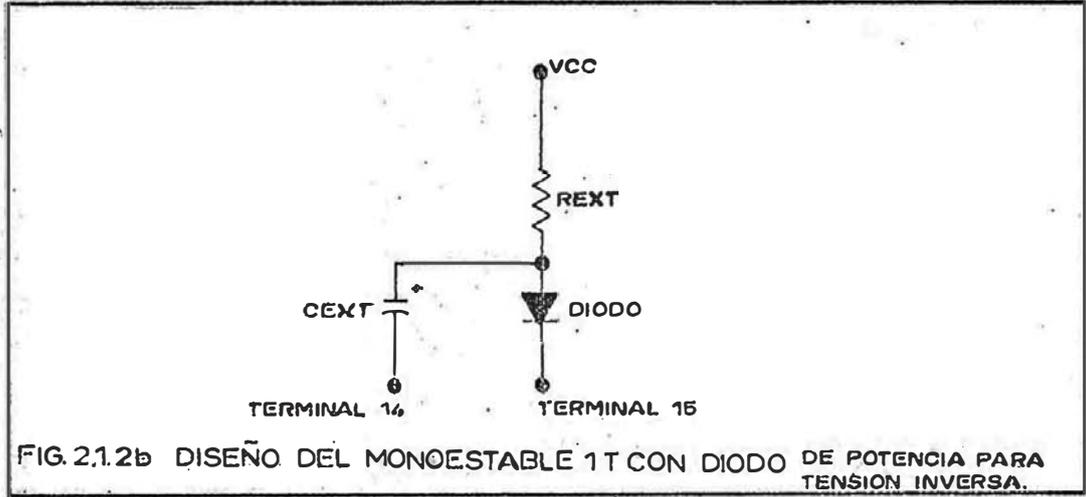
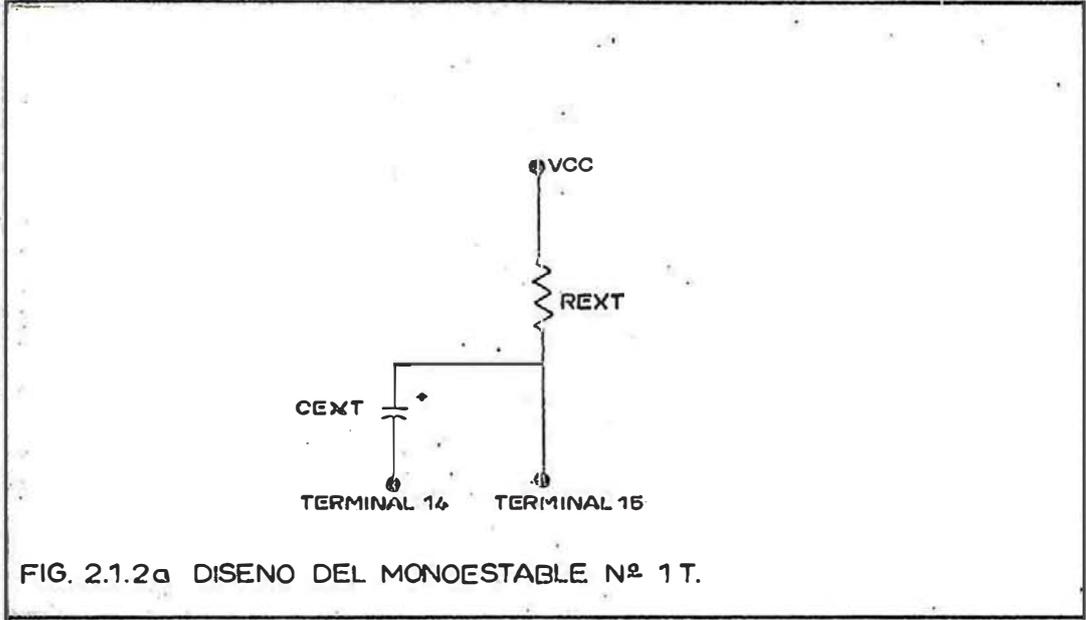


FIG. 2.1.1.b CONVERTIDOR ENTRADA PARALELO SALIDA SERIE DE 16 BITS

FIG. 2.1.1 C. CONVERTIDOR. ENTRADA PARALELO SALIDA SERIE DE 16 BITS.

CORRIMIENTO / CARGA





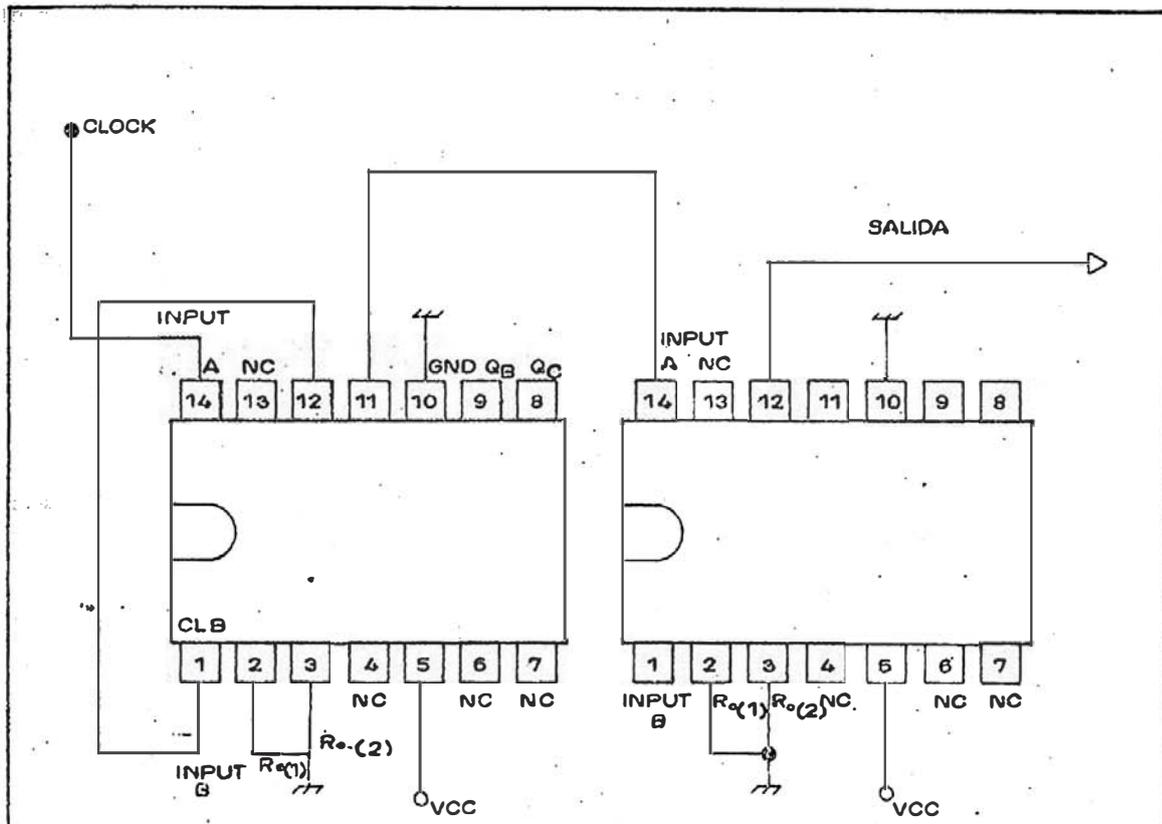


FIG. 2.1.4 a CONTADOR DIGITAL ÷ 32

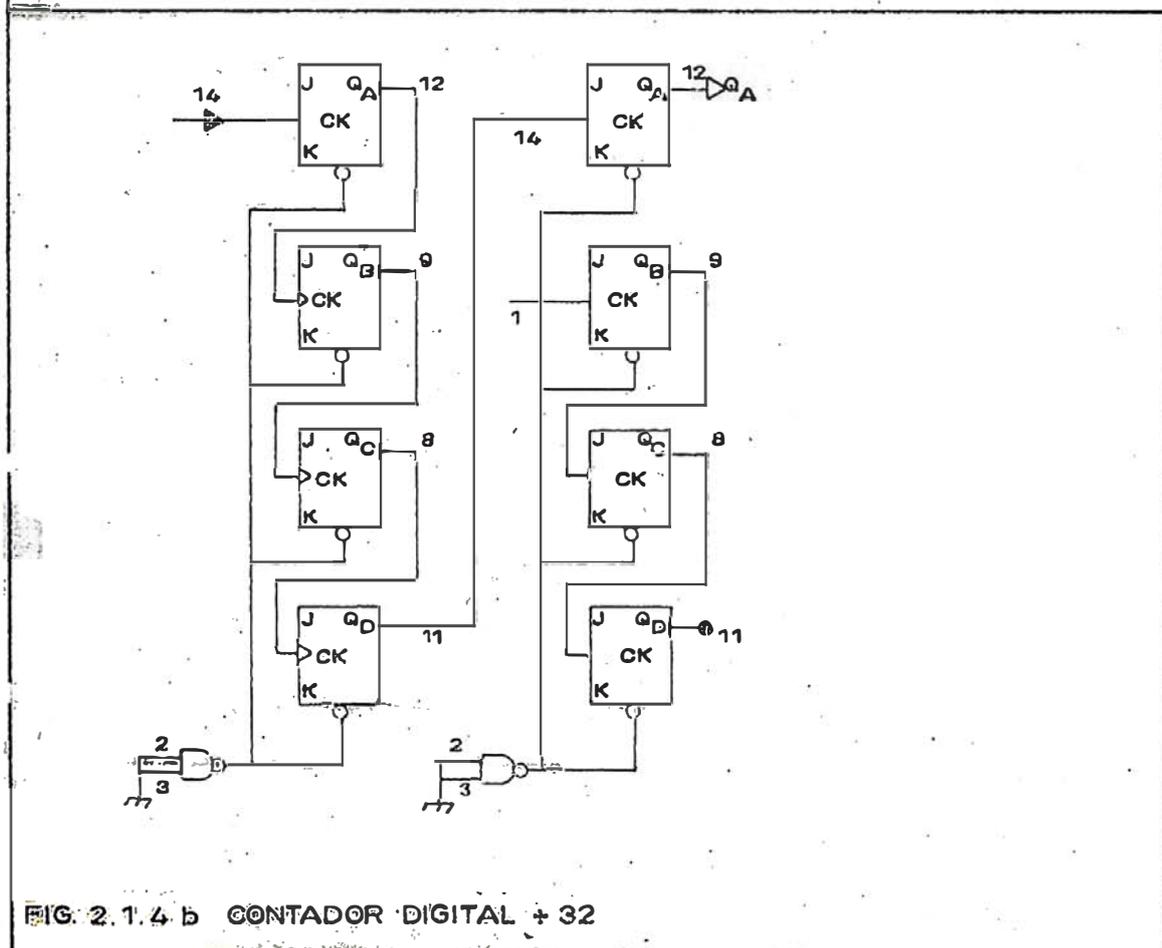


FIG. 2.1.4 b CONTADOR DIGITAL ÷ 32

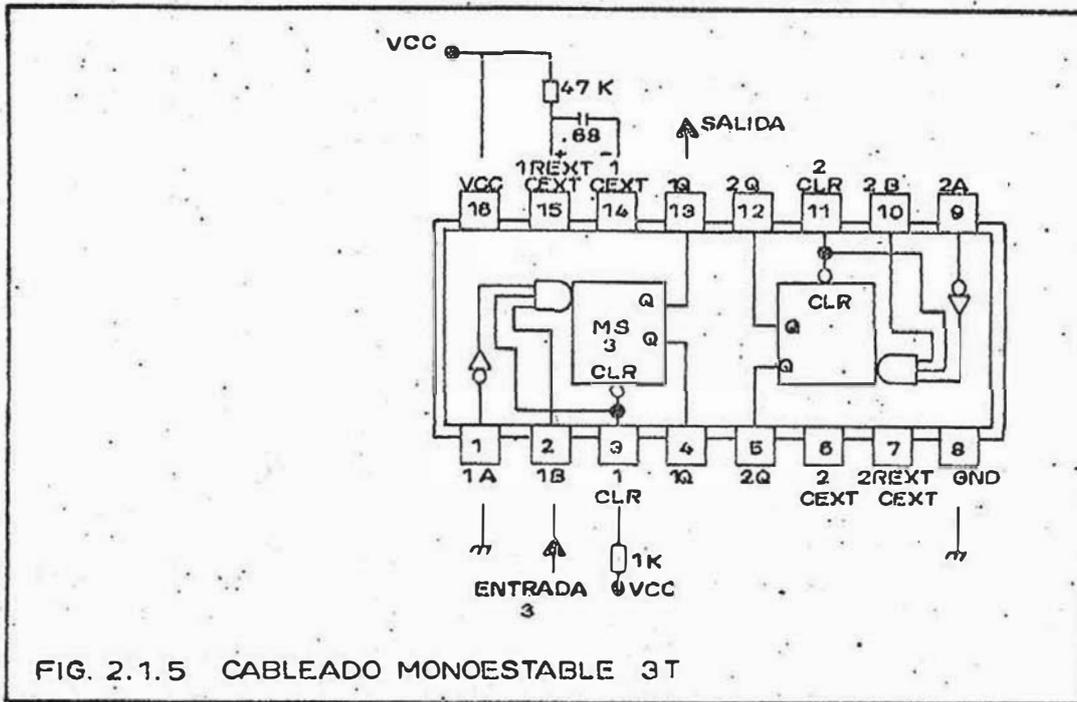


FIG. 2.1.5 CABLEADO MONOESTABLE 3T

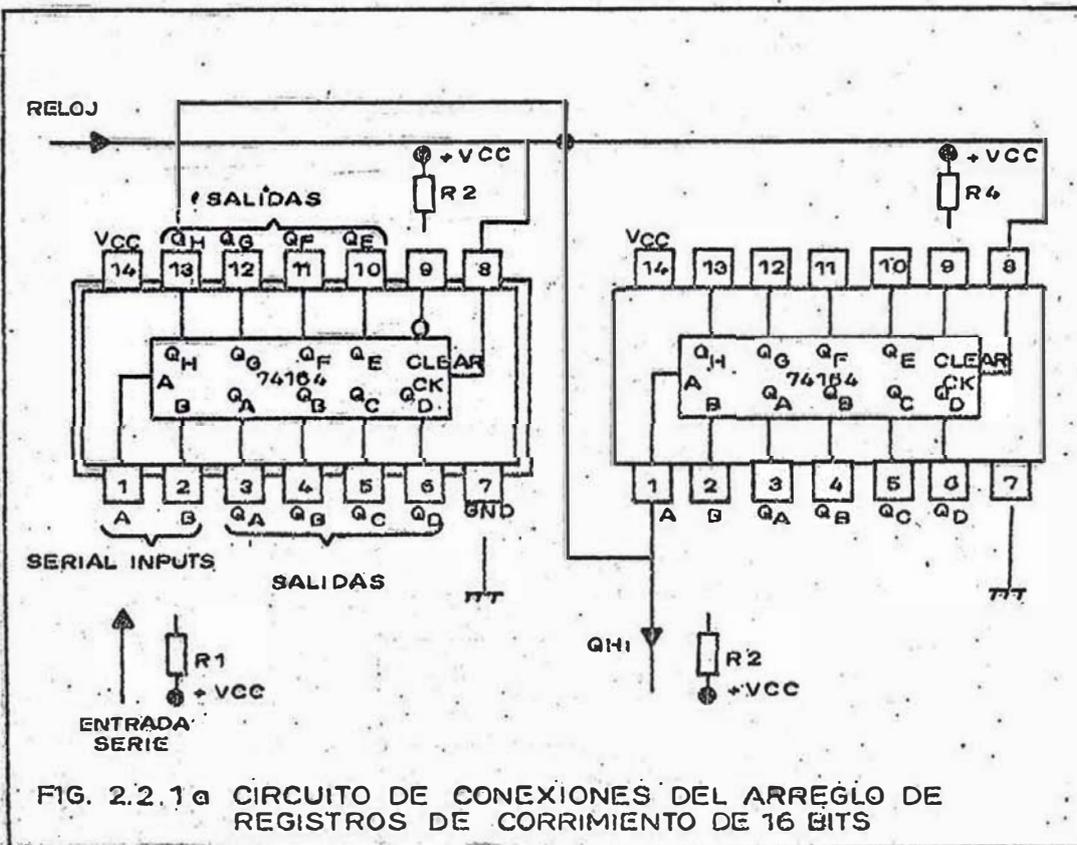


FIG. 2.2.1a CIRCUITO DE CONEXIONES DEL ARREGLO DE REGISTROS DE CORRIMIENTO DE 16 BITS

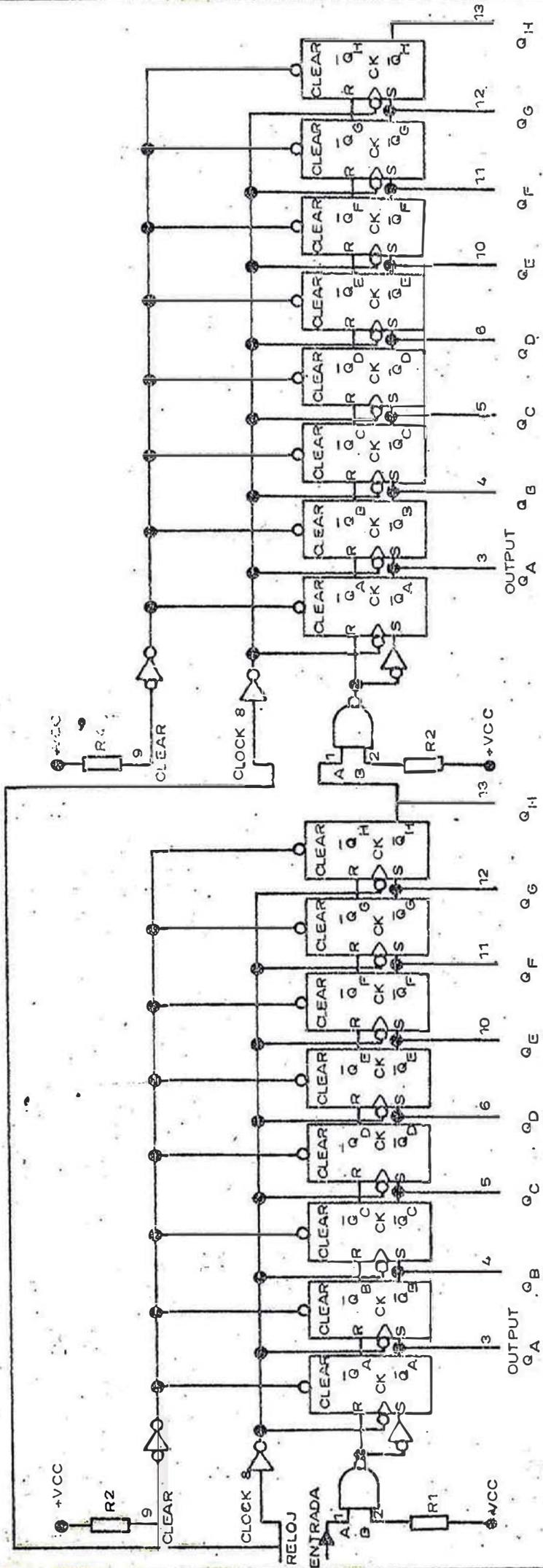
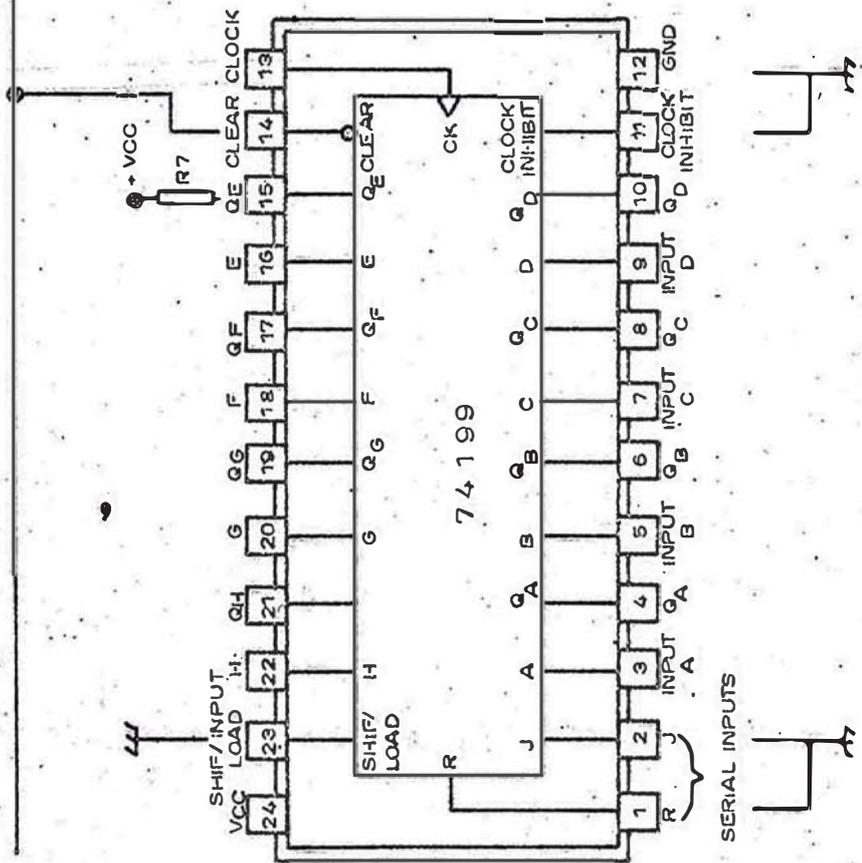
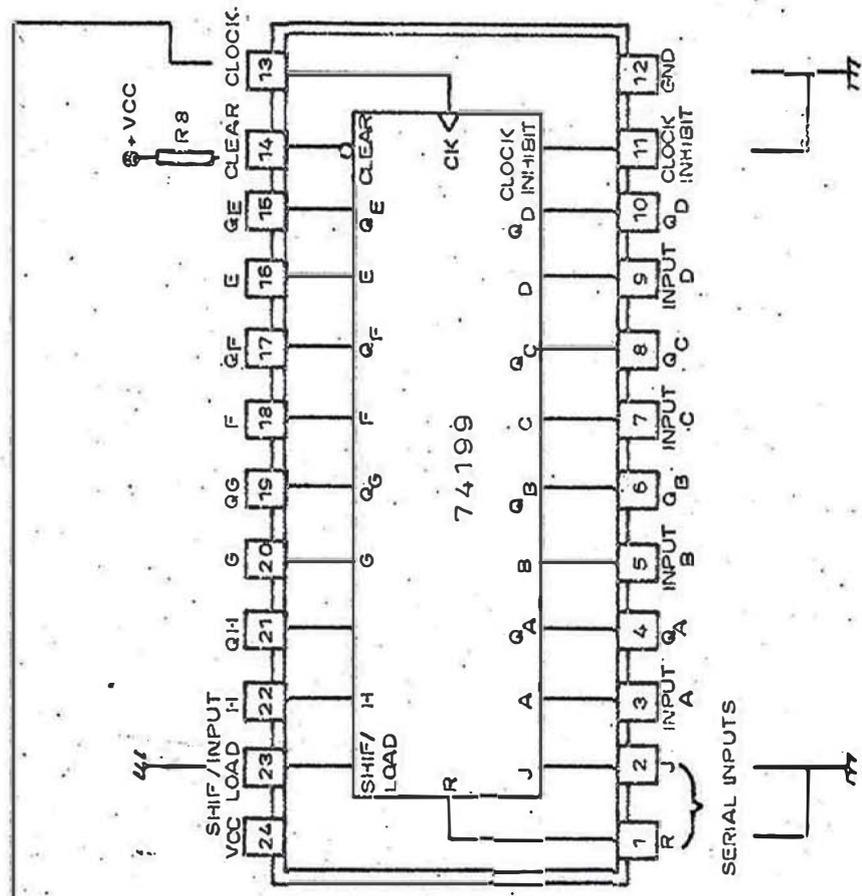


FIG. 2.2.1b DIAGRAMA CIRCUITAL DEL ARREGLO DE REGISTROS DE CORRIMIENTO ENTRADA SERIE-SALIDA PARALELO DE 16 BITS

RELOJ

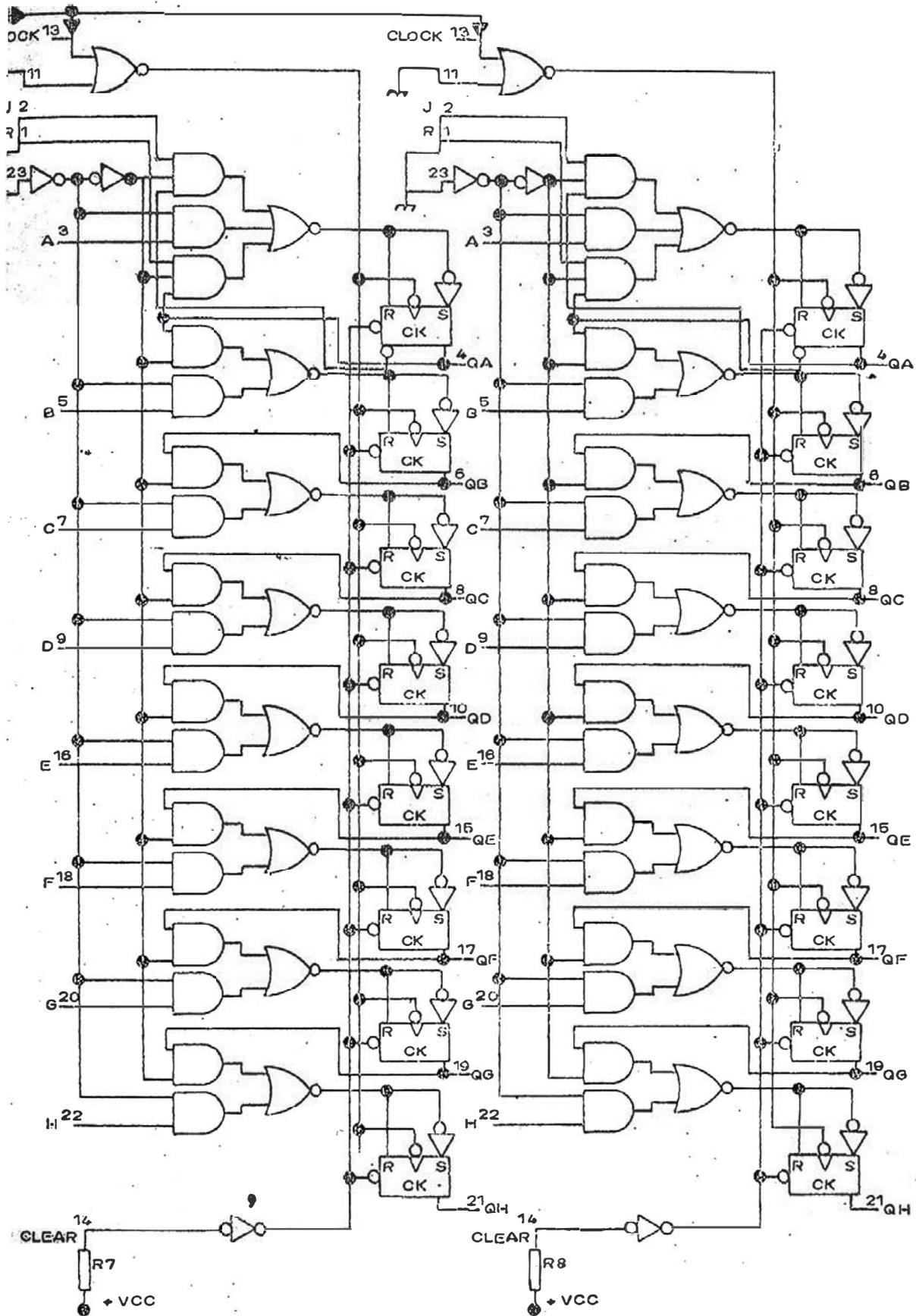


SERIAL INPUTS



SERIAL INPUTS

FIG. 2.2a. CIRCUITO DE CONEXIONES DE ARREGLO DE REGISTROS DE CORRIMIENTO DE 16 BITS. ENTRADA PARALELO SALIDA PARALELO



22b

DIAGRAMA CIRCUITAL DE ARREGLO DE REGISTROS DE CORRIMIENTO DE 16 BITS. ENTRADA PARALELO SALIDA PARALELO

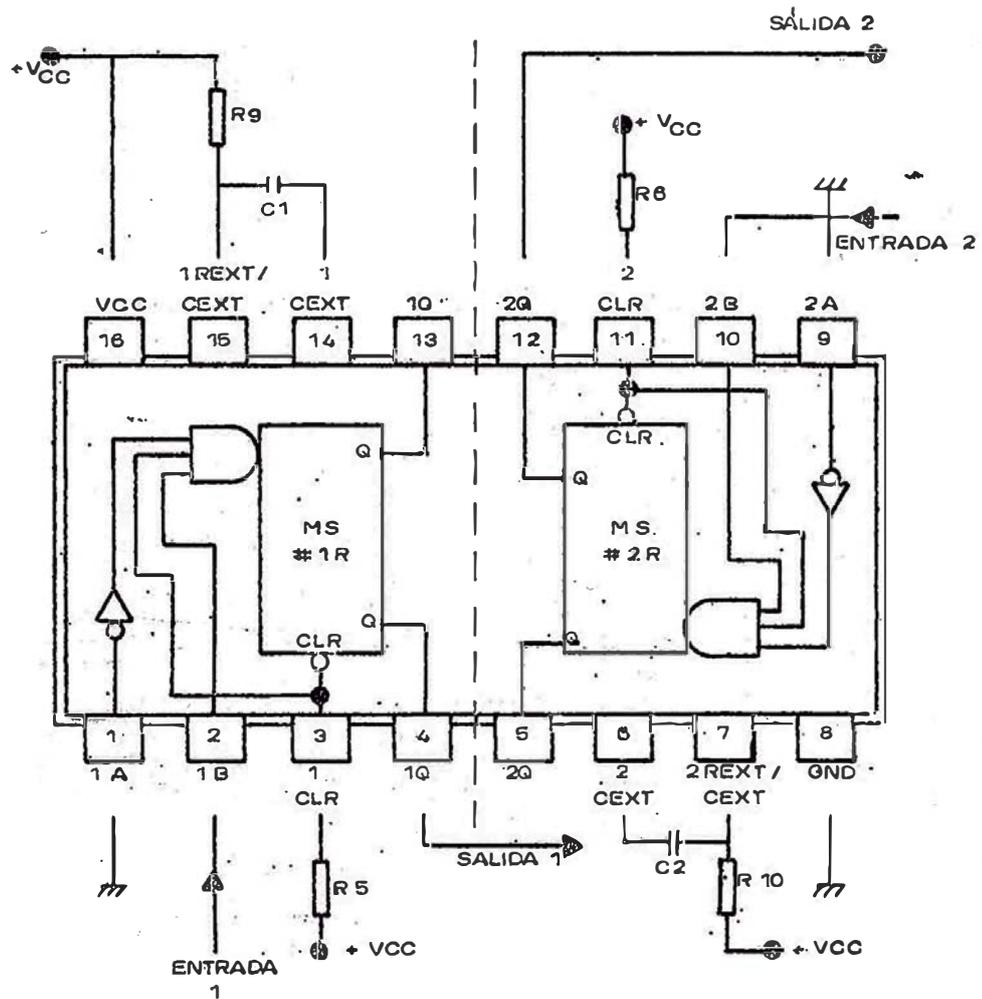
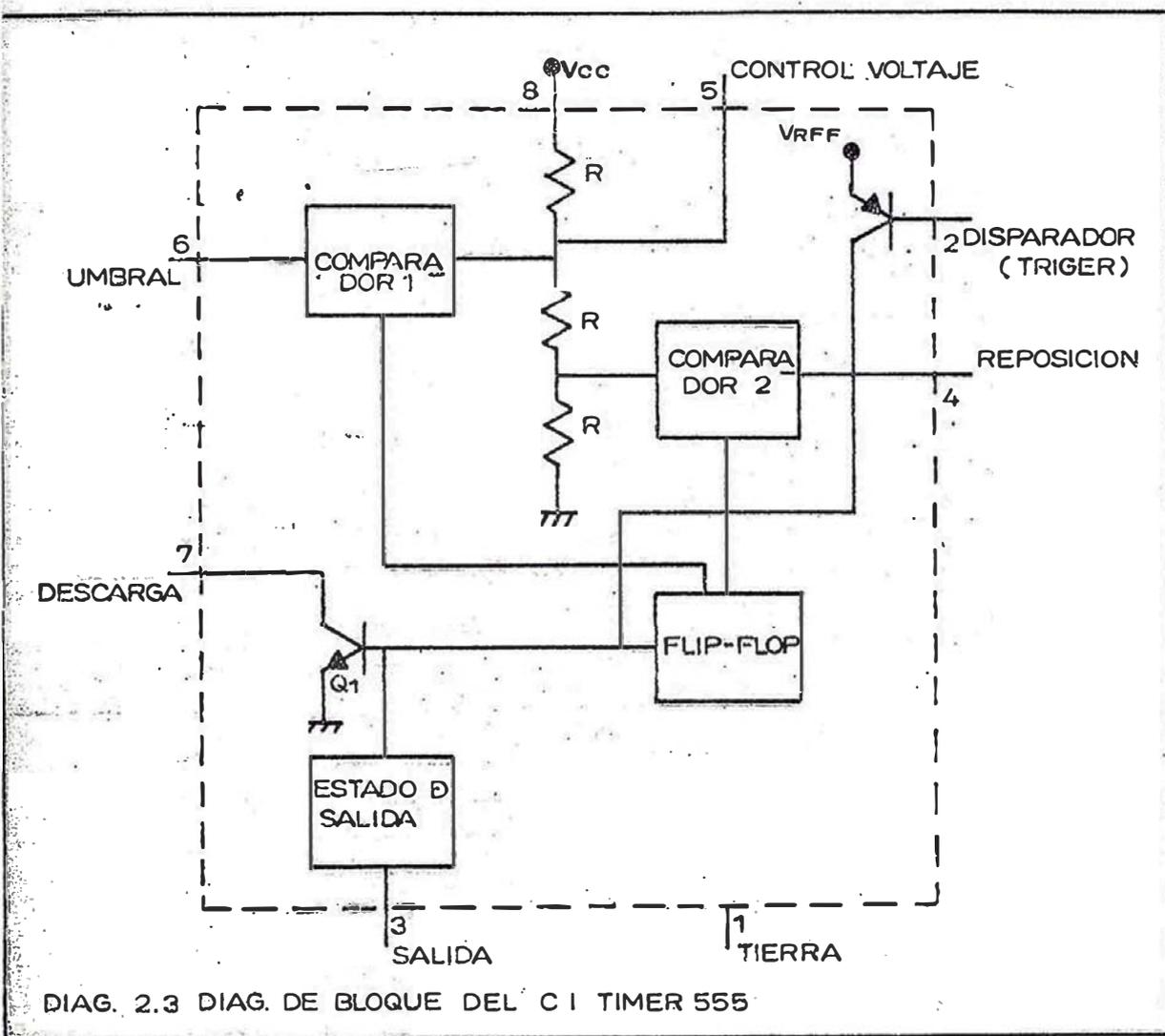
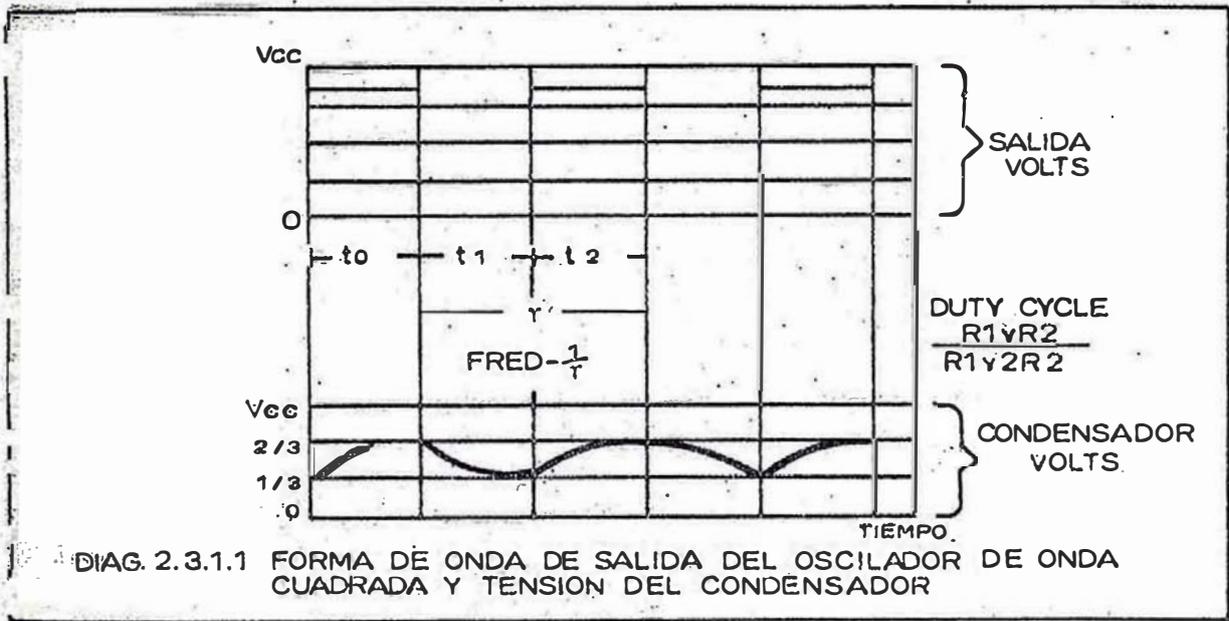
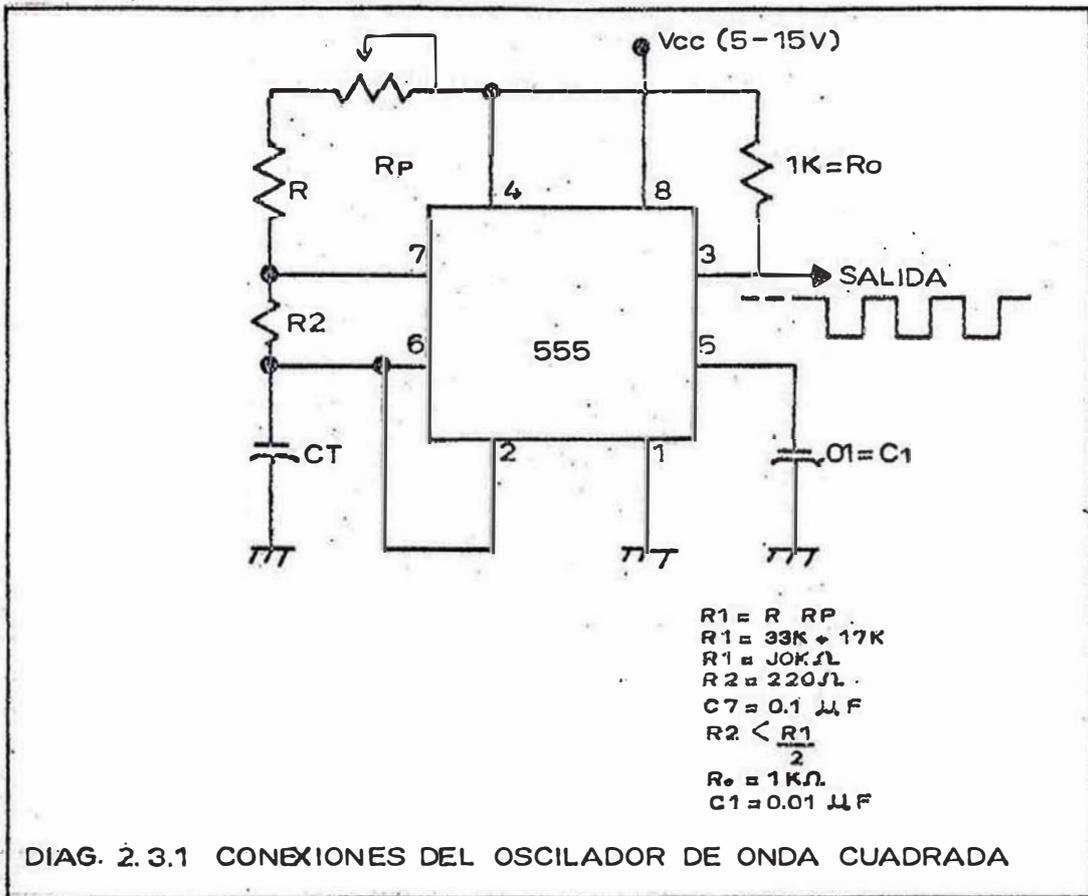
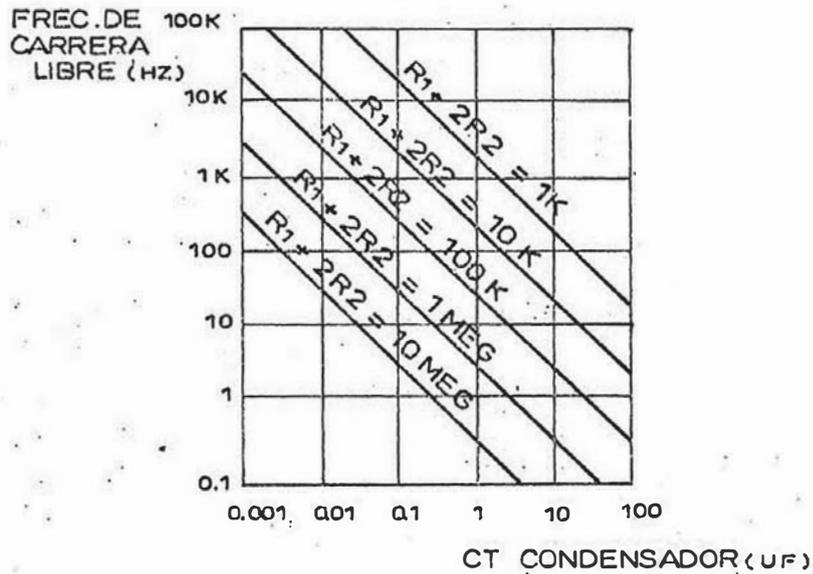


FIG. 2.2.3 DIAG. CIRCITAL DE LOS MONOESTABLES 1R Y 2R



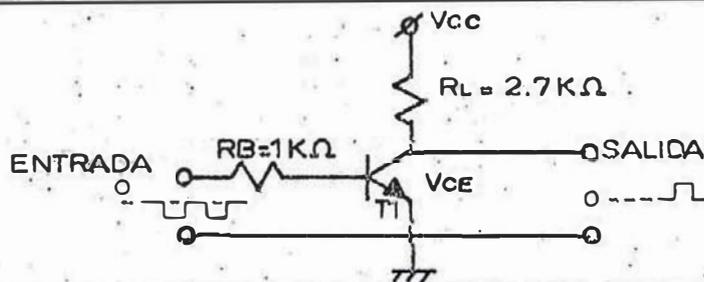
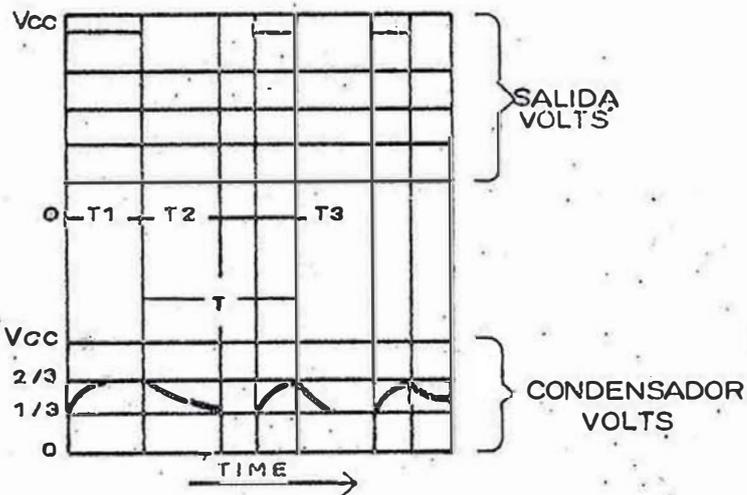
DIAG. 2.3 DIAG. DE BLOQUE DEL CI TIMER 555





DIAG. 2.3.2. GRAFICO F. (HZ) VS CT (UF) PARA DETERMINAR LA FRECUENCIA DE OSCILADOR DE ONDA CUADRADA

DIAG. 2.3.3 FORMAS DE ONDA DE SALIDA DEL OSCILADOR DE ONDA CUADRADA CUANDO EL CICLO DE TRABAJO ES MENOR QUE EL 50%



DIAG. 2.3.4 CONEXIONES DEL INVERSOR LOGICO

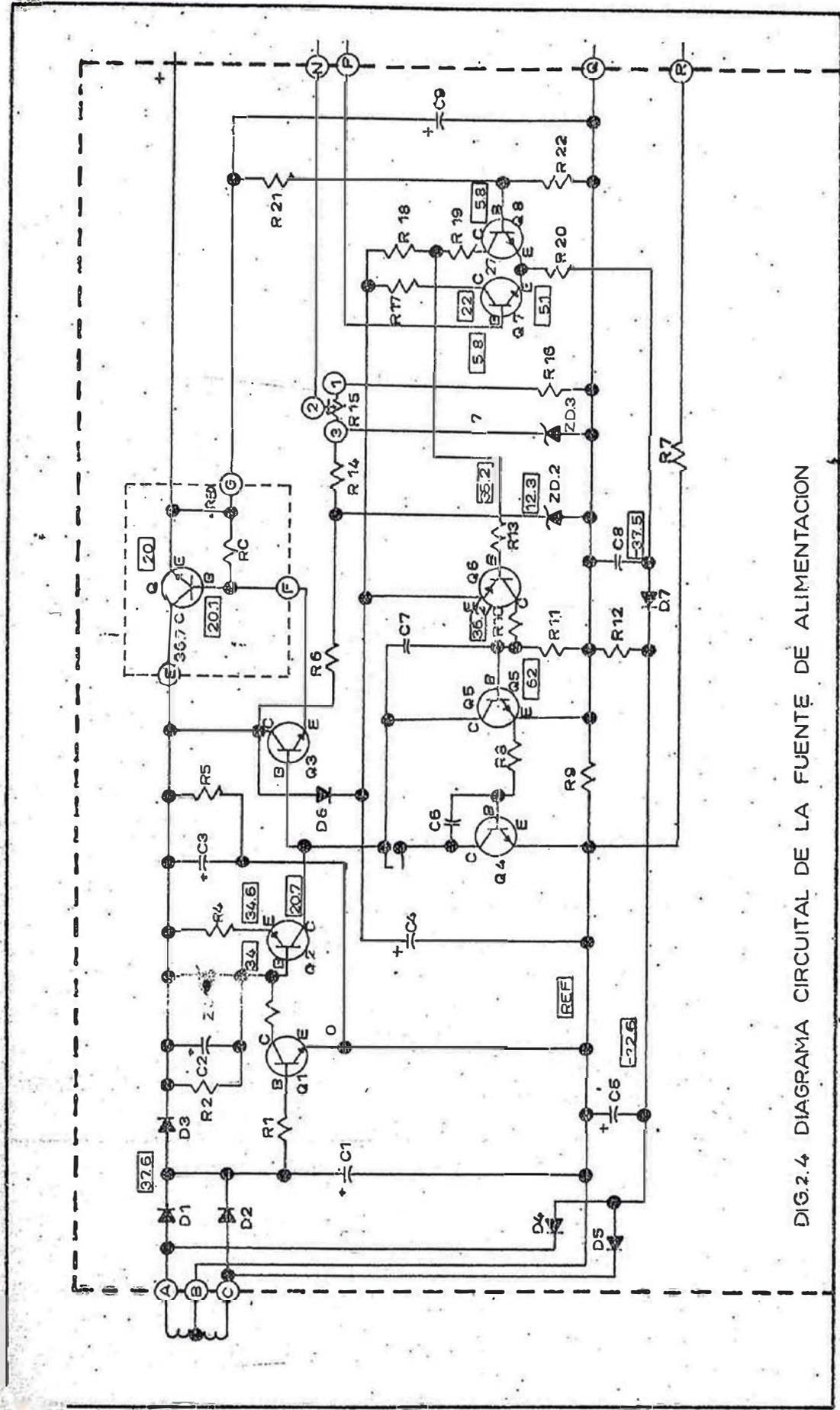
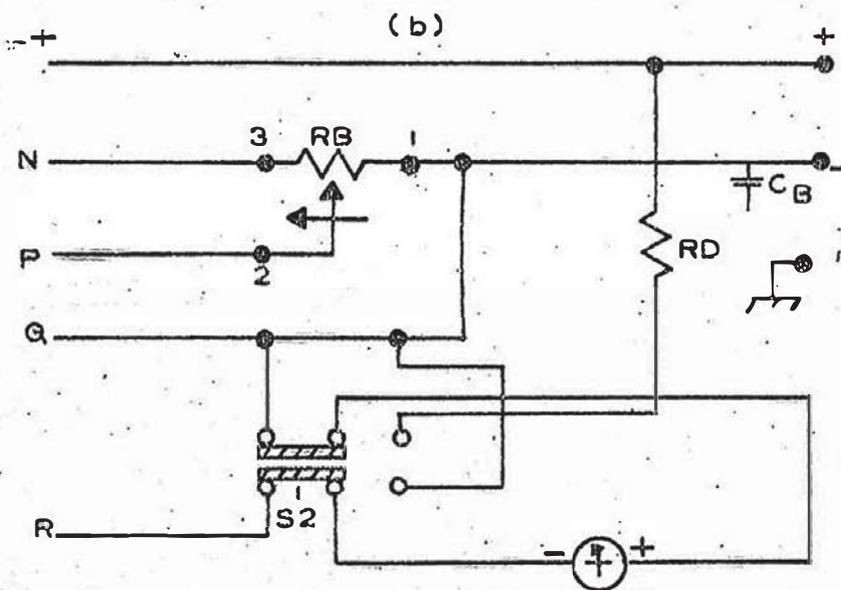
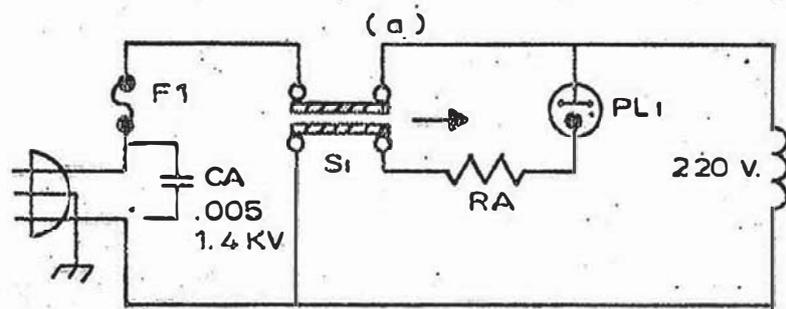
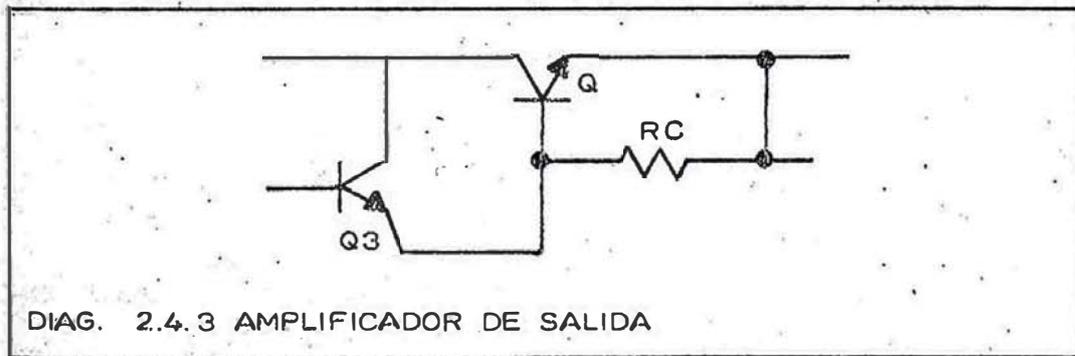
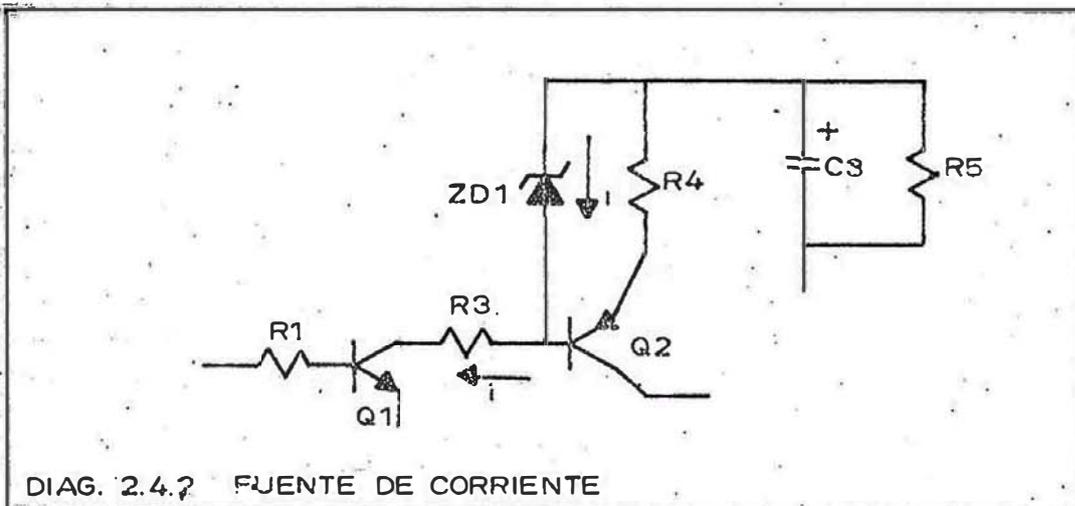
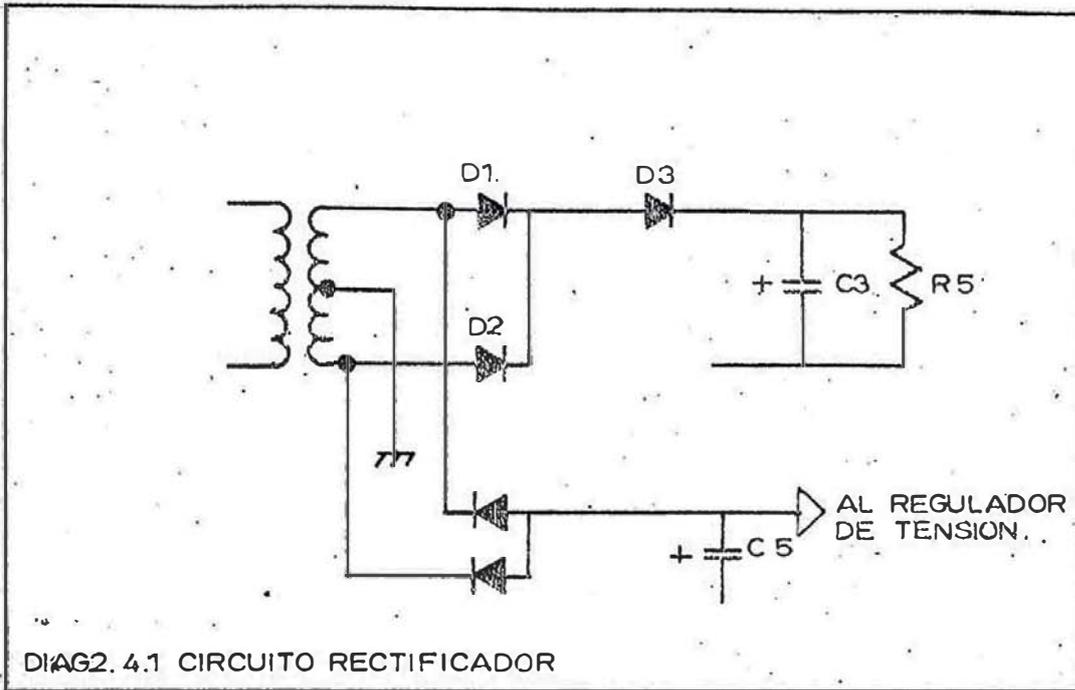
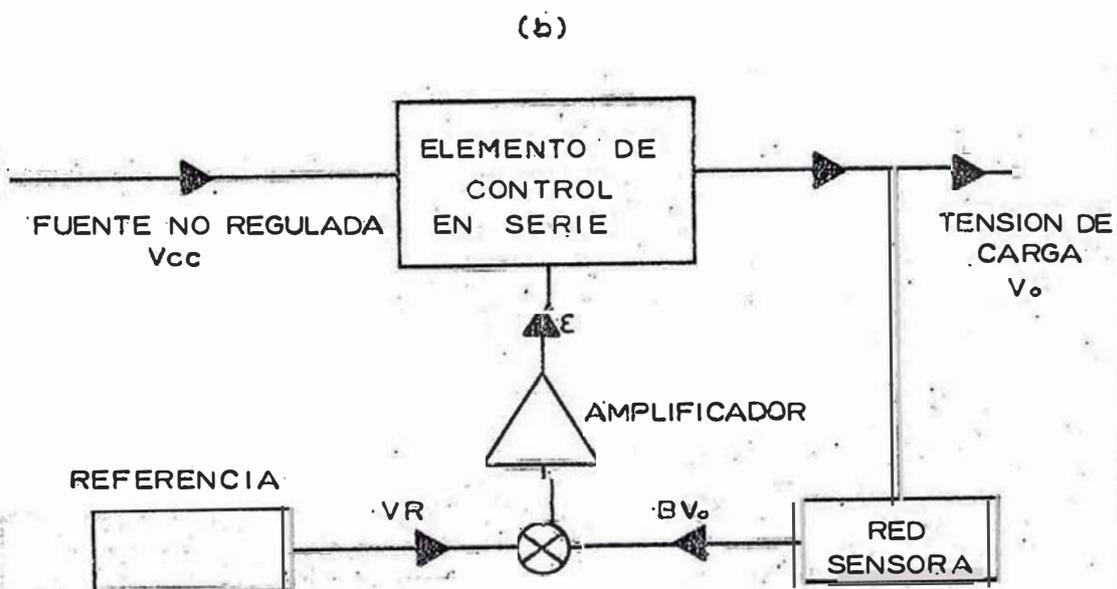
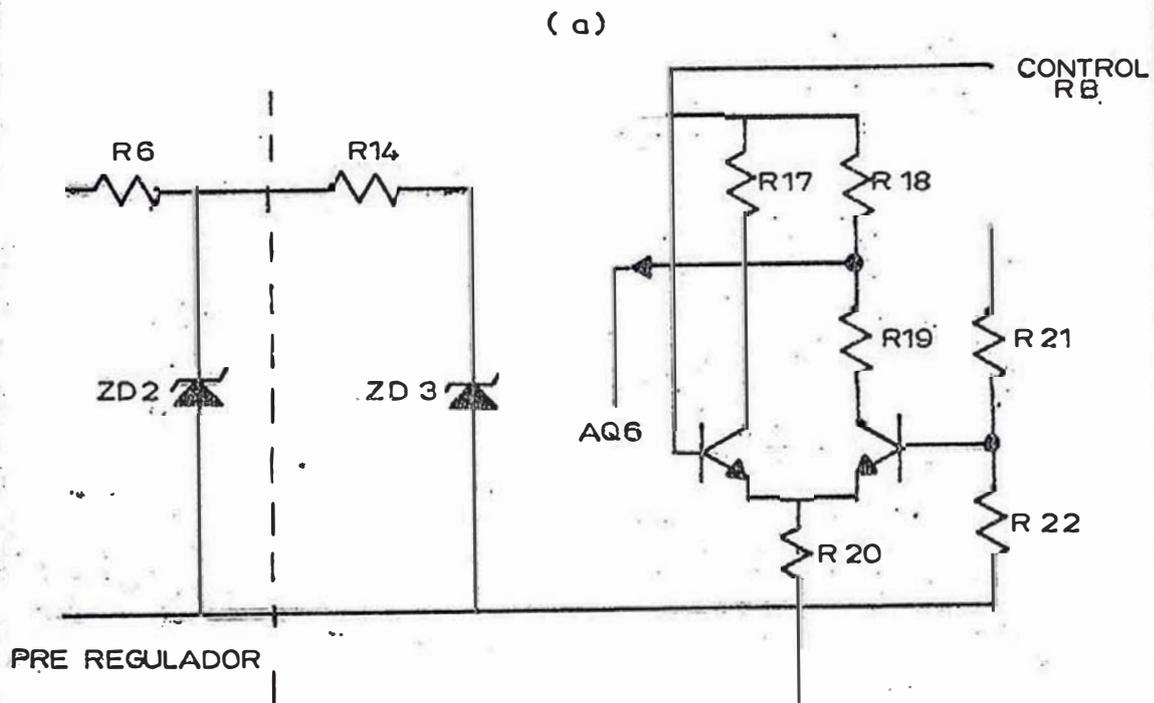


FIG.2.4 DIAGRAMA CIRCUITAL DE LA FUENTE DE ALIMENTACION



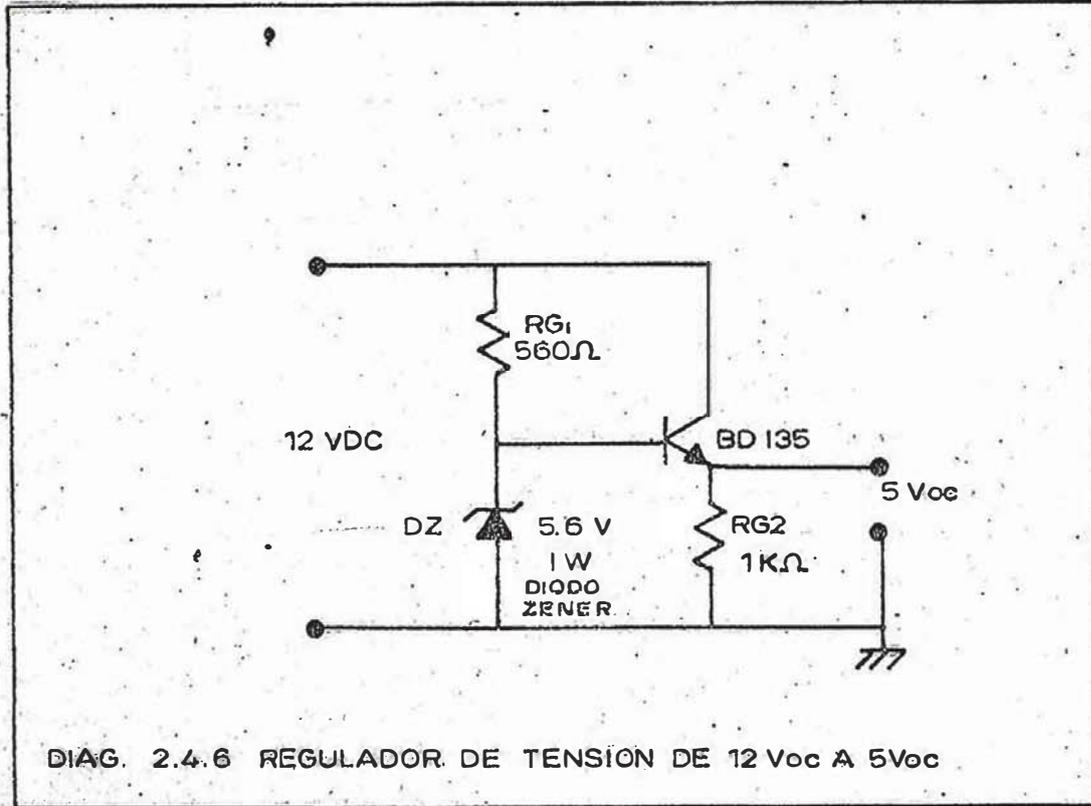
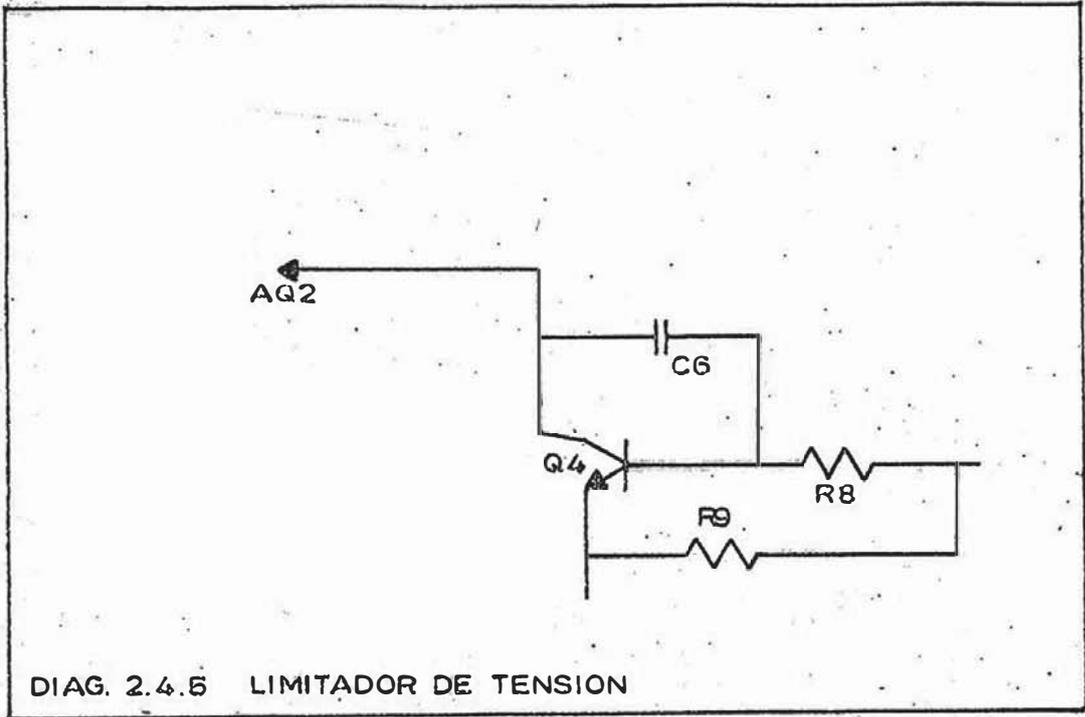
DIAG. 2.4 a y b CONEXIONES DE ENTRADA Y SALIDA DE LA FUENTE DE ALIMENTACION





DIAG. 2.4.4 (a) REGULADOR DE TENSION

(b) DIAG. DE BLOQUES AL REGULADOR DE TENSION



## CAPITULO III

### APLICACIONES Y COMPONENTES

#### 3.1 APLICACIONES

El objetivo principal del diseño del sistema de transmisión/recepción codificada en ancho de pulso es facilitar la transferencia de información entre dos lugares distantes entre sí. Para este objeto se utilizan diversos medios o formas, cada uno de estos presentan particularidades que son inherentes a los factores que lo constituyen.

El envío de la información se hace a través de pares de hilos, cable coaxial y enlaces radioeléctricos (micro-ondas, radioteléfono de alta frecuencia y satélites).

Cuando se envía información por pares de hilos de cobre retorcidos, esta puede ser transportada en ambas direcciones. Pero generalmente se agrupan gran cantidad de pares de hilos retorcidos dentro de un cable tendido o enterrado. Los pares de hilos se retuercen para reducir al mínimo la interferencia electromagnética.

Cuando la información es enviada mediante líneas co  
axiales que consisten en un conductor central de co  
bre y el revestimiento exterior de cobre separado por  
aisladores, pueden transportar frecuencias mucho más  
altas que los pares de hilos retorcidos. Además, pue  
den transportar una cantidad mucho más elevada de  
vías de transmisión en un solo cable, y no presentan  
formas de distorsión, la diafonía es insignificante.

Cuando se usa para la transferencia de información  
enlaces radioeléctricos, es necesario tener en cuen  
ta que previamente se debe realizar un análisis de  
costos de cantidad de cable, y sumarle el costo de la  
instalación. Por otro lado, el valor de los equipos  
e instalación.

Podemos notar que es conveniente el uso de enlaces  
radioeléctricos desde el punto de vista técnico-eco  
nómico.

Por lo tanto, el sistema de transmisión/recepción di  
gital codificada en ancho de pulso se asocia fácil  
mente con cualquiera de las formas de transferencia  
de señal descritos anteriormente.

### 3.1.1 Sistema de Comunicaciones Digital

El sistema de Comunicaciones digital que vamos a pre

sentar como aplicación de nuestro diseño, está destinado a transmitir datos desde una posición muy lejana.

Se puede usar también para teledirigir la velocidad de un automóvil, transmitiendo la información desde el automóvil hasta una estación cercana, básicamente el sistema está destinado a transmitir la posición angular de un árbol; para esto se usa un codificador de árbol, cuya entrada es una variable analógica con una infinidad de valores posibles y la salida una palabra en código binario compuesta del número de bits necesarios para obtener la resolución deseada. Consideremos el caso de que un arco de  $160^\circ$  como escala del velocímetro y este debe descomponerse en 8 sub-divisiones cada una de  $20^\circ$ . Cada una de estas 8 sub-divisiones puede identificarse mediante una palabra de código compuesta de tres bits.

Para las codificaciones de árbol es conveniente usar el código de GRAY.

A continuación describimos un sistema de comunicaciones digital, destinado a enviar datos entre dos puntos muy distantes. Este sistema está conformado por la unidad transmisora y la unidad receptora.

### 3.1.1.1 Unidad Transmisora

La unidad transmisora está conformada por :

Teclado

Sub-sistema de transmisión digital codificado  
en ancho de pulso.

Generador de tonos

Modulador y transmisor

En el diagrama 3.1 se muestra el esquema de bloques de la unidad transmisora.

#### 3.1.1.1.1 Teclado

Se denomina teclado al género de periféricos de entrada, constituidos por un conjunto de botones pulsadores, de tal modo que cada botón se corresponda con determinado carácter, función, instrucción o idea..

El tipo de teclas, así como su número y distribución vendrán determinados por la aplicación concreta que se desee realizar, por lo que no existen modelos genéricos, sino desarrollos específicos.

##### a) Pulsadores

El componente básico de un teclado es el pulsa

don individual.

Generalmente, cada tecla controla un simple interruptor que permanece abierto mientras el pulsador está en descanso y se cierra cuando el pulsador es deprimido.

Existe un sinnúmero de variaciones, relacionándose más adelante los tipos más usuales.

El concepto de conmutación de estado sólido se aplica a veces al describir elementos sin contacto, aunque hablando con propiedad solamente se puede aplicar a una limitada variedad entre la que se cuentan los de efecto Hall o elementos fotosensibles.

Los pulsadores pueden ser:

Pulsadores Mecánicos Convencionales: Los interruptores mecánicos son utilizados básicamente por su economía. (fig. 3.2).

El movimiento mecánico actúa directamente sobre los contactos.

Permiten, sin grandes complicaciones, configuraciones de contactos múltiples.

- Pulsadores Mecánicos de Lámina Flexible: Este ti

po de interruptor (figura 3.3) formado por una serie de láminas sobrepuestas, se basa en la deflexión de un diafragma flexible, dorado por su cara inferior, que permite establecer contacto con un circuito impreso a través de aperturas practicadas en un separador dieléctrico.

Una cubierta de silicona protege los contactos contra los contaminantes. Algunas versiones más económicas emplean láminas flexibles de silicona conductora, que sustituyen la cubierta protectora y el diafragma dorado. En algunos casos se emplea una base serigrafiada de tinta conductora como sustrato.

Pulsadores mecánicos de bovedilla: Estos Pulsadores (Fig. 3.4) emplean unos discos metálicos embutidos en forma de casquete esférico que cuando son deprimidos pasan a una condición invertida, estableciendo el contacto requerido.

Emiten un clásico chasquido audible que advierte de su correcta operación.

Pulsadores de reed: Están formados por contactos inmersos en una atmósfera inerte, sellados por una cápsula de vidrio hermético (fig. 3.5)

El movimiento de la tecla desplaza un pequeño imán permanente que provoca el cierre de los contactos, dada la acción indirecta sobre estos últimos, no se transmiten sobrecargas mecánicas que provoquen fatiga y desgastes prematuros. Por lo anterior y por la hermeticidad del encapsulado que impide la contaminación de los contactos este tipo de pulsadores ofrecen una vida útil unas cinco veces superior al clásico pulsador mecánico.

Pulsadores capacitivos: Este tipo de pulsadores emplea un cambio en la capacidad de un condensador para entregar una salida (fig. 3.6).

Emplean dos superficies vecinas sobre un mismo circuito impreso, estando una de ellas excitada por la señal alterna de un oscilador, si se aproxima paralelamente una placa conductora sobre ambas superficies, se provoca un acoplamiento entre ellas, con lo que aparece una fracción de la señal alterna en la salida.

La señal de salida del pulsador debe ser convenientemente amplificada y convertida a niveles lógicos.

Existen múltiples variantes tales como los que utilizan contactos sensitivos, sin ningún ele

mento móvil. Otros diseños emplean bobovedilla metálicas cóncavas como elemento de acoplamiento. Los pulsadores capacitivos ofrecen la elevada fiabilidad de los interruptores sin contactos móviles.

Dados los bajos niveles de señal entregada por estos pulsadores se presenta una acusada sensibilidad a interferencias y unos serios condicionamientos en la estructura metálica soporte, trazado de pistas en el circuito impreso y electrónica de amplificación, detección y conversión. Por todo ello sólo aparecen disponibles formando parte de teclados completos producidos por fabricantes especializados.

Pulsadores de Núcleos Magnéticos: El elemento conmutador es un núcleo toroidal de ferrita empleados como transformador. (fig. 3.7). El núcleo es atravesado normalmente por dos hilos: uno, energizado a alta frecuencia se emplea como primario; el segundo como secundario. El acoplamiento es muy bajo en la posición normal del pulsador, donde el núcleo está saturado por el campo del imán permanente. La depresión de la tecla desplaza el imán, desaturando el núcleo y generando una salida. Esta última es amplificada, rectificada y trasladada a niveles

lógicos.

Su fiabilidad es comparable a los pulsadores capacitivos, presentando del mismo modo que aquellos, una elevada criticidad en el trazado de las pistas del circuito impreso, por lo que generalmente se ofrece como parte integrante de un conjunto completo.

Pulsadores de efecto Hall: Los sensores de efecto de Hall (fig. 3.8) están formados por una pastilla semiconductor, recorrida por una corriente continua y un campo magnético perpendicular a ella que provoca una deformación de las líneas equipotenciales sobre la superficie semiconductor, apareciendo una tensión de salida proporcional al producto de la corriente de polarización por la intensidad del campo magnético aplicado.

La conmutación se obtiene al aproximar un imán permanente al sensor, que desarrolla una tensión de salida que es amplificada y convertida en digital.

Generalmente el conjunto formado por el sensor, amplificador, disparador de Schmitt, monoestable opcional y paso de salida, forma un circuito integrado monolítico (fig. 3.9) asociado a cada pulsador.

Se distinguen dos tipos fundamentales: estático y dinámico. Los pulsadores estáticos conducen a su salida, mientras exista campo magnético a su entrada. Los pulsadores dinámicos conducen durante cierto período (típicamente 20 us) cuando el campo de entrada supera el nivel de conmutación, pero no lo hacen durante el resto del tiempo que dicho campo permanezca a nivel elevado, ni durante el alejamiento del imán; para ello incorporan un monoestable que dispara en el flanco de subida de la señal magnética.

La salida puede estar formada por un transistor de colector abierto, simple o doble, o bien por una puerta lógica (V) aceptando señales externas de validación y sincronismo.

Dada la ausencia de contactos, la baja impedancia de todas las señales de interconexión y la insensibilidad a polvo, suciedad y contaminantes, este tipo de pulsadores ofrece la mayor fiabilidad (esencialmente duración infinita), sólo limitada por el desgaste del elemento móvil y el resorte de retorno. Este último, en algunos casos, es sustituido por un sistema magnético de retorno, que proporciona simultáneamente una realimentación al tacto.

b) Formatos

El número de teclas y su distribución relativa es variable y sólo se diseña para cada aplicación particular; no obstante, existen en los catálogos de los fabricantes algunos modelos estándar que se adaptan a un elevado porcentaje de aplicaciones.

Uno de los tipos más comunes es el numérico, reducido de 12 teclas (fig. 3.10a). Está formado por 10 teclas asociadas a las cifras de 0 al 9, y dos teclas disponibles para cada aplicación, que se rotulan y emplean según sea ésta. Existen leyendas estándar tales como (+) y (-) o (\*) y (#), o (SEND) y (CLEAR); aún cuando lo más usual es dejarlas en blanco o utilizar distintos colores identificados. Su aplicación más usual (aparte de la telefonía) reside en equipos de control numérico y terminales simples de entrada de datos.

Una variante muy común del numérico reducido de 12 teclas, es el homónimo de 16 (fig. 3.10b) que usualmente mantiene las 10 teclas correspondientes a los dígitos decimales, asignando las 6 restantes bien sea a funciones específicas de la aplicación, bien sea a codificar los 6 últimos dígitos en numeración hexadecimal. Sus aplicaciones aparte de las ya mencionadas en el párrafo anterior, incluyen control

de microprocesadores, sistemas de seguridad, verificación de tarjetas de crédito, etc.

c.) Modos

Un teclado mono-modo genera solamente un código por cada tecla. Los teclados de modos múltiplex generan dos o más códigos por cada tecla en función de cómo se utilicen las teclas selectivas. El número de códigos generados por la depresión de una tecla es definido como el número de modos de un teclado.

Los teclados mono-modo son preferidos cuando el número de códigos es reducido, los de dos modos se emplean para disponer de mayúsculas y minúsculas alfabéticas.

Los conjuntos de modos múltiples reducen la productividad del operador, puesto que debe utilizarse una mano para activar las teclas selectivas. Su ventaja consiste en la importante reducción en el número de teclas que lleva aparejado su empleo, siendo este factor primordial cuando no se exige elevada velocidad a la entrada de datos.

Los códigos estándar tales como ASCII o EBCDIC son

particularmente adecuados al empleo de múltiples modos, puesto que por su propia estructura, se obtienen los códigos de los diversos modos de cada tecla con sólo modificar uno o dos bits.

d) Supresión Simultánea de Varias Teclas

Un problema común a cualquier tipo de teclado es el que se provoca si se pulsan dos o más teclas simultáneamente. Si no se toma ninguna precaución, lo más común es que se provoque una suma inclusiva de bits dando lugar a la generación de un tercer código que no corresponde a ninguna de las dos teclas pulsadas, perdiendo asimismo la información correspondiente a estas últimas.

Aunque pueda parecer que este es un problema de operatoria ajena a los equipos, la tecnología ha desarrollado una serie de soluciones que permiten soslayar los defectos humanos de manipulación. Las soluciones más usuales son las siguientes (fig. 3.11).

- Sobrepulsación de dos teclas
- Inhibición de N teclas
- Sobrepulsación de N teclas

### Sobrepulsación de dos teclas. (2-Key rollover)

Cuando se pulsán varias teclas simultáneamente, sólo se transmite el código asociado a la primera, quedando la segunda y consecutiva bloqueadas hasta liberar la primera.

Si una segunda tecla fue pulsada tras la primera y liberada antes que ésta, no queda registrada, perdiéndose su información.

Este método garantiza que no aparezcan códigos erróneos, pero no impide pérdida de información.

### Inhibición de N Teclas (N-Key Lockout)

Cuando se pulsán varias teclas simultáneamente no se generan códigos a la salida. Cuando una sola tecla está deprimida, el teclado genera su código, pero cuando se pulsa una segunda tecla mientras la primera permanece activa, el teclado no generará ningún código mientras no se libera la primera. Una vez está liberada, el código correspondiente a la segunda aparecerá a la salida.

Por lo tanto si se pulsán N teclas simultáneamente permanecerá inhibida la codificación hasta que todas las teclas regresen a la posición

de reposo , excepto una

Este procedimiento es muy similar al de sobrepulsación de dos teclas, diferenciándose por el hecho de que en aquél durante la pulsación múltiple se dispone del código de la primera tecla mientras que en éste, durante la pulsación múltiple, la salida permanece inhíbida.

Merece el mismo comentario respecto a posibles pérdidas de información.

#### Sobrepulsación de N Teclas (N-Key rollover)

Cuando se pulsa una tecla, se genera su código correspondiente. Si la primera tecla permanece deprimida mientras se pulsa una segunda, se generará la salida correspondiente a la segunda tecla.

Si se pulsa una tercera tecla mientras las dos primeras ( o alguna de ellas ) están todavía activadas, se genera el código correspondiente a ésta tercera tecla.

En un caso extremo, todas las teclas del teclado excepto una pueden ser pulsadas, cuando se ac

tiva la última tecla, se generará su código asociado.

Este método se encuentra comúnmente en máquinas eléctricas de escribir, donde ha demostrado su virtud de poder incrementar notablemente la velocidad de tecleo sin generación de errores, ni pérdidas de información.

Generalmente se acepta que los procedimientos de (inhibición de N teclas) o (sobrepulsación de dos teclas) son suficientes cuando aparece una indicación visual, tal como iluminación de una pantalla de TRC, impresión sobre papel o similares. El procedimiento de (sobrepulsación de N teclas) deseable en todos los casos, es absolutamente necesario cuando no se dispone de información visual asociada al teclado.

#### e) Codificación

Como señales de salida de un teclado pueden utilizarse las conexiones correspondientes a todos y cada uno de los distintos conjuntos tecla-pulsador que lo constituyen. Esto puede ser válido para teclados simples formados por un reducido número de teclas; pero es claramente engorroso si el número total de teclas supera ciertos umbrales.

Evidentemente se han buscado soluciones mucho más

efectivas que han sido centradas en la codificación de los datos de salida.

Esta codificación consiste en numerar de forma binaria cada uno de los distintos códigos emitidos por el teclado, de tal modo que el número total de bits precisos para expresar cualquier código no supere los umbrales de maniobrabilidad.

La codificación más usual para teclados numéricos reducidos es la hexadecimal (o su subconjunto BCD si nos limitamos a dígitos decimales); en el caso de teclados alfanuméricos se amplía la codificación, siendo el código más usual el ASCII de 6 o 7 bits según sea reducido o completo, o bien el EBCDIC de 8 bits.

### Rebote de Contactos

Un factor a tener presente en los circuitos codificadores es la presencia de rebotes en los contactos.

Cuando se cierra un interruptor, los contactos no se detienen inmediatamente, sino que dado que en el momento del establecimiento del contacto - la parte móvil se desplazaba a cierta velocidad esta energía se restituye elásticamente, provo-

• cuando una oscilación mecánica. La frecuencia de estos rebotes y el tiempo de amortiguación varían en función de las características propias del tipo de interruptor considerado. El tiempo de estabilización varía desde cero en los interruptores sin contactos, hasta 0.5 a 1 ms en tipos más económicos. Los efectos de los rebotes en las salidas codificadas pueden ser eliminados introduciendo un retardo adecuado en la señal de validación.

Como ejemplo de lo dicho anteriormente se ilustra la codificación de un teclado de 10 teclas, (fig. 3.12). Consta de 10 pulsadores, un codificador prioritario del tipo 74147 que entrega directamente la codificación BCD y un grupo de puertas para generar la señal de validación. La puerta 1 (representada como -AND- de 5 entradas, en la práctica sería una -AND- de 8, o bien una de 4 y otra de 2) suma lógicamente las salidas de los 4 bits de datos y de la tecla de (0) de modo que su salida baja a nivel 0 cuando es deprimida cualquier tecla. El diferenciador digital formado por las puertas 2 y 3; así como la constante RC, determina la generación de un impulso de duración  $t$ , superior al tiempo máximo de rebotes, de tal modo que durante el flanco

de subida de la señal de (validación) los datos serán estables.

Una ampliación inmediata es la precisa para generar los 16 códigos hexadecimales (fig. 3.13). En este caso, en lugar de utilizar el codificador 147, se empleará el 148, que permite 8 entradas con salida en 3 bits, más señales GS, EI y EO para encadenado y validación.

Para permitir la conexión de las 16 teclas, deberán utilizarse dos circuitos integrados encadenados para transmitir las prioridades de tal modo que si se pulsán simultáneamente dos o más teclas solamente aparecerá la codificación correspondiente a la tecla de numeración más alta entre las pulsadas, impidiendo por lo tanto mezclas incorrectas. De forma similar a la ya aplicada para el teclado de 10 teclas, puede generarse un impulso de validación que permita eliminar rebotes.

### Conexión Matricial

Cuando el número de teclas sea más elevado (caso típico de teclados alfanuméricos) no es practicable seguir empleando los circuitos codificadores antes descritos.

La técnica más usual consiste en conectar las

en forma matricial, de tal modo que el número total de teclas conectables es igual al número de intersecciones.

Empleando teclas de efecto Hall dinámicas de doble salida puede realizarse un circuito codificador simple pero muy efectivo, tal como el empleado en los terminales T-1800 de telesíncro (fig. 3.14)

Este teclado permite la conexión de hasta 128 teclas repartidas en una matriz de 8 filas por 16 columnas.

Mediante tres codificadores prioritarios del tipo 148 se obtiene un código de 7 bits, que no corresponde necesariamente a una codificación estándar tal como la ASCII. Con el fin de adaptar la codificación estándar a la norma deseada, así como para obtener un teclado de 4 modos se inyectan los 7 bits antes obtenidos, junto con las salidas de las teclas estáticas (shift) y (control) a una PROM de 512 x 8 bits, que dará lugar a la salida de 8 bits transcodificados apropiadamente. La señal de validación se obtiene de modo similar al ya mencionado en casos anteriores.

### Exploración Secuencial

El ejemplo ilustrado en el párrafo anterior no

puede generalizarse, por cuanto a menudo los pulsadores empleados no disponen de las elevadas prestaciones del efecto Hall dinámico. En estos casos (que comprenden todos los pulsadores mecánicos así como los (reed)) se acude como norma general a realizar los circuitos codificadores empleando técnicas de exploración secuencial.

Un circuito clásico es el ilustrado en la fig. 3.15, basado en un contador de 7 bits, un multiplex y un decodificador de 4 a 16. Las teclas codificadas forman una matriz en la que cada tecla conecta una salida del decodificador con una entrada del multiplexor. El decodificador está seleccionado por los 4 bits menos significativos y el multiplexor por los 3 más significativos del contador. Cuando se pulsa una tecla, se cierra una conexión, de tal modo que cuando el contador alcanza el código apropiado, el multiplexor conmuta a su salida y dispara un monoestable redispersable, que detiene el contaje. El monoestable se redispersa continuamente mientras la tecla está pulsada.

Una PROM o circuitería equivalente realiza la transcodificación y adaptación de modos, aunque esta función puede ser alizada por el procesador

mediante acceso a una tabla inserta en el microprograma.

Un esquema completo para codificar un teclado de hasta 128 teclas por el método de exploración secuencial resultaría bastante voluminoso si se realiza mediante integrados simples SST y MSI, máxime si se incorporan circuitos complicados de selección de modos y protectores de sobrepulsaciones.

Estos casos han sido resueltos mediante circuitos integrados MOS-LSI, que realizan todas estas funciones. Es difícil dar una relación por cuanto cada fabricante dispone usualmente de varios modelos, algunos programables, no existiendo generalmente compatibilidad entre distintas marcas.

#### Codificación por Microprocesador

Una técnica que se está expandiendo fuertemente consiste en la utilización de microcomputadores como elementos de lógica activa en la codificación de teclados. Esta técnica permite, con un mínimo de componentes, realizar funciones que hasta el presente raramente eran llevadas a cabo directamente por el teclado como periférico. Entre-

estas funciones cabe mencionar exploración secuencial, protección contra pulsaciones simultáneas; transcodificación, modos múltiples, selecciones de modo complejo, salidas en paralelo o en serie, memoria FIFO en caso de pulsación más rápida que el posible acceso por parte de la CPU, autorrepetición en teclas seleccionadas (se denomina autorrepetición al hecho de que si se mantiene deprimida una tecla, pasado un tiempo prudencial, entre 0.5 a 1 segundo, se repiten las validaciones del código asociado a un ritmo aproximado de 10 Hz); repetición por tecla "REPITE" independiente de ciertas teclas o funciones, autorización o inhibición total o parcial del teclado, generación de señal audible para realimentación acústica, paridad, detección de errores de operatoria, etc.

Un caso de aplicación es el indicado en la figura 3.16, empleando exploración secuencial de teclas de efecto Hall cuyo esquema interno está representado en la figura 3.17.

Como microprocesador se emplea el Intel 8021.

Este circuito opera a una tensión única de +5V, procesa palabras de 8 bits, dispone de una ROM.

de 1 K palabras, una RAM de 64 x 8 bits, 21 puertos de entrada/salida y un temporizador/ contador, todo ello en una cápsula de 28 terminales.

Los módulos de pulsador de estado sólido disponen de una entrada y una salida, preparadas para exploración. La señal es válida cuando la entrada de interrogación (exploración) está activada y la tecla deprimida. Dado que el módulo pulsador es un interruptor de estado sólido, con salida digital, podrá conectarse directamente con el microprocesador. No es preciso prever rutinas para eliminación de rebotes, ni circuitos detectores especiales, tales como los que precisan los pulsadores capacitivos o de núcleos de ferrita; con todo ello se dispone de mayor espacio en la ROM para permitir incrementar sus prestaciones.

## 8) Interfaz

La conexión de un teclado completo a cualquier sistema informático, generalmente no plantea difíciles problemas por su simplicidad y baja velocidad de operación.

De hecho basta con tener presentes las señales que entrega, para deducir la interfaz precisa. El caso más

usual es el constituido por 7 u 8 bits de datos (depende si se incluye la paridad) y una señal de validación. En casos particulares aparecen señales asociadas a funciones especiales, tales como repetición, ruptura de secuencia, solicitud de identificación, u otras.

Al igual que cualquier otro sistema de entrada/salida en paralelo, puede realizarse la interconexión por medio de interrupciones, o bien por "polling".

Para definir la técnica idónea deben tenerse presentes varios factores, entre los cuales hay que contar con que la frecuencia de aparición de información no será jamás muy rápida, pues procede de la acción física de las manos del operador, por lo que difícilmente existirá un período inferior a 50 ms. entre las pulsaciones de mayor velocidad.

En sistemas que hagan uso extensivo de interrupciones puede ser ésta la solución más económica, aunque debe valorarse al tiempo de procesador destinado a atender al periférico, que evidentemente interrumpirá de forma asincrónica.

En muchos casos se prefiere actuar en polling, de tal modo que cuando el teclado dispone de una pala

bra, memoriza ésta en los circuitos de interfaz y activa un bit físico de estado. El procesador, durante la ejecución de las rutinas básicas, explora los bits de estado de ciertos periféricos (tal como el teclado) y dispara una rutina de entrada en momentos en que su atención no está destinada prioritariamente a atender fenómenos que exigen mayor velocidad de reacción. La figura 3.18 indica un ejemplo de realtración.

No obstante lo expuesto en los párrafos anteriores, la interconexión más usual de teclado es la serie, por cuanto éstos periféricos forman parte, normalmente, de terminales interactivos, en los que los datos transmitidos constituyen la información generada a través del teclado.

Teniendo en cuenta lo mencionado anteriormente, se ha diseñado el teclado, el cual se muestra en la página 3.19.

#### 3.1.1.1.2 Sub-Sistema de Transmisión Digital Codificada en Ancho de Pulso

Se aplica el Capítulo II.1 del presente trabajo de Tesis.

#### 3.1.1.1.3 Generador de Tonos

Con el objeto de modular una frecuencia portadora se utilizan tonos audibles correspondientes a los niveles 0 y 1 además se utiliza un tercer tono que servirá como guarda bit. Siendo por lo tanto las frecuencias:

$f_0$  : Frecuencia correspondiente al nivel cero (0)

$f_1$  : Frecuencia correspondiente al nivel uno (1)

$f_G$  : Frecuencia correspondiente al guarda bit.

con los datos obtenidos en los cálculos anteriores tenemos que:

$T_0$  : 2 mseg.

$T_1$  : 4 mseg.

$T_{GB}$  : 0.63 mseg.

A continuación efectuamos los cálculos de las frecuencias:

$$T = \frac{1}{f} \quad f = \frac{1}{T}$$

La frecuencia para  $T_0$  es:

$$f_0 = \frac{1}{T_0} = 2 \text{ mseg.}$$

$$F_0 = 500 \text{ Hz.}$$

La frecuencia para  $T_1$  es:

$$f_1 = \frac{1}{T_1} = \frac{1}{4 \text{ mseg.}} \quad \text{---} \quad f_1 = 250 \text{ Hz.}$$

La frecuencia para  $T_{GB}$  es:

$$f_{GB} = \frac{1}{T_{GB}} = \frac{1}{0.63 \text{ mseg.}}$$

$$f_{GB} = 1,587 \text{ Hz.}$$

Vemos que:

$$t_{w_1} < t_{w_0} < t_{w_{GB}}$$

En la fig. 3.20 se muestra los tonos de entrada y la señal de salida del generador de tonos..

\*\*\*\*\*

3.1.1.4 Modulador y Transmisor UHF, Mod. 9T90B4, Marca WR  
COMMUNICATIONS

a) Especificaciones

Requerimientos de potencia de Tx	: 13-6VDC, 1,3 A
Requerimientos de potencia de reposo	: 13.6VDC, 110 m A
Frecuencia	: 406 hasta 512 MHz.
Potencia de salida RF	: 4 Watts
Impedancia de salida	: 50 Ohms.
Estabilidad de frecuencia	: + 0.0005 %
Emisión Armónica	: 65 dB
Modulación	: 16F3
Respuesta de Audio	: +1; -3dB de 6dB/oct.
Distorsión de Audio	: 5%
Ruido y Zumbido	: 50 dB de 3 MHz.

b) Descripción

El transmisor 9T904B está contenido en un módulo enchufable. Este utiliza modulación de fase y tiene un cristal cuya frecuencia es multiplicada 9 veces. Alimentación, control y conexiones de audio están hechos a través de conector de 15 pines montado en la parte posterior. En el panel frontal, un receptáculo de medición de 15 pines es provisto para pruebas y alineamiento empleando una Unidad de Prueba,

La salida de RF está alimentada a través de un conector coaxial en el panel posterior.

c) Conexiones Operativas

- + 13.6V                    Entrada de fuente de alimentación
- + 13.6V                    Entrada de fuente de alimentación
- SW Tx +9.5V              Tx =9.5V conmutado por la llave reductora de canal, esta salida es usada para habilitar la selección de línea de canal.
- PTT                        Aplicación de masa hacia el PTT activando el Tx.
- Tx + 9.5V                Durante la etapa de transmisión este fin estará en + 9.5 VDC.
- TONE MOD.              Entrada de tono de modulación. La red de componentes de interface de tono, depende de la banda de frecuencia de mod. Ver diagrama 9T90B4, esquemático.
- VOICE MOD.              Entrada de modulación vocal.
- OSC 1                      Oscilador de Control, Canal 1.
- Oscilador de Control, Canal 2.
- GND                        Masa común
- GND                        Masa común

## d) Descripción del Circuito

### d.1 Circuito de Audio

El amplificador de audio 1, compuesto de U3, amplifica el audio del micrófono hasta un nivel suficiente para el control instantáneo de desviación (IDC) CR7, 8. El circuito también provee pre-énfasis para la entrada de micrófono con R43 y C84. Señales externas de frecuencia vocal son aplicadas a C87. Esta es una entrada uniforme y señales tales como voz deben ser externamente pre-énfatisadas. El control de ajuste de desviación (DEVIATION ADJ), R54, fija los picos de desviación. El tono de modulación está conectado hacia la entrada del Amplificador de Audio 2 a través de una red de interface consistente de R56 - 58 y C 97 - 98. Las señales de voz de R54 también son aplicadas hacia la entrada del amplificador de Audio 2 consistente de Q1 y Q2. La salida de esta etapa es suficiente para aplicarla al modulador a través del filtro pasa - bajo C88 - 91, L17, L18.

### d.2 Oscilador - Modulador

O1 y O2 son los osciladores de canal 1 y 2, respectivamente. Los cristales son del 3° sobre-tono y su frecuencia es 1/9 de la frecuencia de canal. RT1 y RT2 son

para compensación de baja temperatura. Para operación en 2 canales; el switch S1 es usado para seleccionar el canal localmente o permite una relación remota en la posición central mediante la aplicación de Tx +9.5V hacia el pin 3 de P1. Este voltaje es usado para habilitar la selección remota de canal. CR1 y CR2 son diodos de conmutación que aíslan el oscilador que no es empleado de L3. CR5 y CR6 conforman el modulador.

#### d.3 Excitador

Desde Q3 hasta Q8 alimentan la amplificación y multiplicación de frecuencia hasta llegar a la frecuencia portadora. La salida de Q8 es alimentada a través del filtro pasa - banda hacia el amplificador de potencia Q9. este filtro reduce el nivel de los componentes de frecuencia indeseados en la salida del excitador.

#### d.4 Etapa de Potencia

Q9 es el amplificador de potencia. La salida del amplificador pasa a través del filtro armónico L24 hasta L26 antes de su salida del módulo en J1.

#### d.5 Alimentación de Potencia

El regulador Q2 provee una alimentación ajustable ha

cia Q9 de modo que la potencia puede ser fijada en el nivel deseado. Este voltaje es ajustado usando el control del panel frontal indicado como AVR, R61. El regulador U1 provee una alimentación fija de + 9.5 voltios.

Q12 es el switch de PTT. Este transistor genera los Tx + 9.5V, los cuales activan el oscilador del Tx. El diodo LED, CR9, ubicado en el panel frontal y marcado como TRANSMIT encenderá cuando se está transmitiendo, empleando para ellos la corriente de base de Q12. La señal de Tx +9.5V es disponible en el pin 8 de P1 para aplicaciones externas tales como la activación de un switch de antena en estaciones de operación simplex.

## e) Ajustes

### e.1 Equipamiento

El siguiente equipo de prueba y herramientas son recomendadas para realizar diversos ajustes.

Vatímetro, 50 Ohms., 5 watts.

Generador de Audio.

Monitor de Comunicaciones FM.

Fuente de Alimentación, 11 hasta 16 VDC, 2 Amp.

Micro de prueba.

WR M90 Conjunto de Prueba

Herramientas de sintonía, aisladas

Desarmadores, de ranura, tipo Philips y cabeza Robertson.

e.2 Alineamiento

Fijar la fuente de alimentación en 13.6 voltios, conectar la fuente de alimentación y el vatímetro hacia J1 y J1 en el módulo del transmisor 9T90B4, parte posterior, conecte el micro de prueba y el conjunto de prueba M90 hacia J3 y J2 en el panel frontal. Por medio del botón del PTT del micro o uno en el conjunto de prueba, se llevará el Tx al modo de transmisión. El tiempo de conmutación (Keying) deberá ser menor que 1 minuto hasta que el transmisor este totalmente alineado. Tabla 1: Alineamiento del Transmisor, da las pautas de sintonía. Los valores típicos mostrados para las lecturas del conjunto de prueba, están dados como una guía solamente. Optimo desempeño puede obtenerse con lecturas diferentes de estas.

TABLA NO. 1 - ALINEAMIENTO DEL TRANSMISOR

<u>UNTO DE PRUEBA</u>	<u>RANGO DEL CONJUNTO DE PRUEBA, uA</u>	<u>LECTURA TIPICA, uA</u>	<u>ALINEA</u>	<u>COLOCAR A</u>
01	100	48	L3	NOTA
02	50	37	L4	MAX.

03	50	29	L5, 6, 7	MAX.
04	50	18	L8, 9	MAX.
05	50	35	L10, 11, C47	MAX.
06	50	29	C51, 59, 61, 64, 66	MAX.
Vatímetro	5W	5W	C72	MAX.
Vatímetro	5W	5W	AVR	4W

NOTA 1

Sintonice hasta lograr un pico y luego disminuya hasta un 80% del pico por incremento de la inductancia de L3. La lectura final del punto de prueba deberá ser cerca de 48 uA.

Si el indicado conjunto de prueba no es usado; los valores típicos dados no tienen aplicación. Algunos de estos puntos de prueba son fuentes de voltaje y la deflección del medidor no cambia por el mismo factor como el cambio para deflección de corriente a escala completa. La primera posición del conjunto de prueba (13.6V) mide la alimentación interna. La escala es 15 voltios a escala completa, lectura nominal 45.3 uA.

e.3 Frecuencia del Cristal

Seleccione el canal correcto. Observe la frecuencia portadora en el monitor de comunicaciones FM. Ajuste el condensador C5 (C7) hasta media carrera. Fije la frecuencia portadora con el control L1 (L2) y el control fino con

C5 (C7). Los componentes entre paréntesis se refieren al canal 2. Note que el ajuste posterior de L3 afectará la frecuencia del cristal ligeramente.

#### e.4 Desviación

El control de ajustes de desviación, R54, está ubicado en la tarjeta del circuito excitador del transmisor. Con el Monitor de Comunicaciones FM, monitorea la modulación del transmisor. Si el micro de prueba es usado para este ajuste, el control de ajuste de desviación deberá fijarse de modo que señales de voz elevadas a través del micro produzca picos de desviación no mayor que 5 KHz. Si generador de señales de audio es empleado, colocar el control de ajuste de Desviación al máximo y aplicar un tono de 1,000 Hz hacia el pin 3 de J3, del conector del micrófono. Aumente la salida del generador hasta 26 dB y reduzca el control de Ajuste de Desviación para desviación de 5 KHz.

Aplicaciones de repetidora y base remota normalmente requieren que el micrófono de prueba no deba permanecer conectado a menos que el micrófono este cortocircuitado.

#### f) Opción Cima de Montaña

Esta opción habilita el transmisor para funcionar como una

unidad de Cima de Montaña (Mountain top). Una parte consis  
te de una modificación en el PTT del Transmisor, arreglos del  
circuito de Key, con lo cual el Transmisor es solamente acti  
vado luego de la conmutación y que la corriente de reposo es  
reducida a cero.

La otra parte comprende de una red de compensación de frecuen  
cia, ahora necesaria a causa de que el transmisor no está cons  
tantemente activado y existiendo el arreglo del transistor res  
ponde también ligeramente a este efecto.

#### 6.1 Conmutación del Transmisor

El estado de Cr9 es desconectado de la línea de PTT y  
permanente conectado a masa, esto causa que Q12, el  
switch de PTT, conducirá y el transmisor estará activa  
do cada vez que la alimentación es aplicada al Transmisor.  
No hay consumo de energía, cuando el Tx no está activa  
do.

#### 6.2 Red de Compensación de Frecuencia

RT1 es retirada del módulo del Tx y la red de compensa  
ción es conectada a la unión de L1 y C5 del circuito  
oscilador del Tx. El diodo varactor CR2 debe tener conec

tado físicamente su ánodo hacia el punto de conexión y C1 en la red de compensación debe estar físicamente conectada hacia el cátodo de CR2.

En el caso que un tono CTCSS modula directamente en frecuencia fundamental usando un diodo varactor, C5 no es requerido y es retirado.

El valor de R1 es determinado durante pruebas ambientales a fin de obtener una óptima compensación de frecuencia considerando los cambios de temperatura. Fig. 3.21

### 6.3 Ajustes

Cuando se sintoniza la frecuencia del oscilador, el condensador variable C5 (si está presente) deberá ser puesto inicialmente a media carrera. El ajuste mayor de frecuencia es realizado por la bobina variable L1 y el ajuste fino de frecuencia mediante C5 (si esta presente).

Finalmente, mostramos los diagramas conformantes del transmisor UHF.

Fig. 3.22 Diagrama Esquemático

Fig. 3.23 Conexión y Diagrama Pictórico

Fig. 3.24 Diagrama de Bloques y Ubicación de Partes para Alineamiento

### 3.1.2 Unidad Receptora

La unidad receptora esta conformada por:

Receptor y Demodulador

Discriminador de Frecuencias

- Sub - Sistema de Recepción Digital Codificado en Ancho de Pul

Descodificador y Exhibidor

En la figura 3.25 se muestra el esquema de bloques de la unidad receptora.

#### 3.1.2.1 Receptor y Demodulador UHF, Mod. 9R90C marca WR COMMUNICATIONS

##### a) Especificaciones

Requerimiento de energía, para 1W AF: 13.6VDC, 280 uA

Requerimiento de energía en reposo : 13.6VDC, 130 uA

Frecuencia : 406 hasta 512 MHz

Sensibilidad : 0.3 uV para 12 dB  
SINAD.

Selectividad EIA SINAD : 75 dB en  $\pm$  25 KHz

Estabilidad de Frecuencia :  $\pm$  0.0005%, -30° hasta  
60°C

Intermodulación EIA SINAD : 65 dB

Respuesta Espuria : 85 dB (75 dB, 470 a  
512 MHz)

Salida de Audio

: 1 W. (8 Ohms.) con una  
distorsión menor que 5%

THD

Respuesta de Audio (Salida en bajo  
nivel)

: + 1, -2 dB de 6 dB/octa.  
Desénfasis, 300  
a: 3,000 Hz

Ruido y Zumbido

: - 50 dB de 3 KHz de des  
viación en 1 KHz.

## b) Descripción

El receptor modelo -R90C, es un equipo de modulación de frecuencia, de conversión simple, contenido en un módulo enchufable. Alimentación, control, y conexiones de audio están hechas en un conector de 15 pines ubicados en la parte posterior del bastidor de montaje. En el panel frontal un receptáculo de 14 pines para fines de medición es provisto para pruebas y alineamiento empleando para ello el conjunto de Prueba modelo M90.

## c) Conexiones Operativas (Por número de pin)

+ 13.6 voltios

: Alimentación de entrada.

+ 13.6 V

: Alimentación de entrada.

SW. + 8.0 V

: + 8.0 V conmutador por la llave selec

	:	tora de canal de línea/local; esta salida es usada para controlar la selección del canal de línea
Parlante	:	Salida de audio para parlante
COS	:	Salida del squelch del receptor
Rx MUTING	:	Entrada del silenciamiento (muting). con + 8v aplicados hacia este pin, el receptor quedará silenciado
Rx.AF	:	Salida de audio de bajo nivel del Rx. Esta salida es usada para facilidades externas
OSC 1	:	Control del oscilador del canal 1
OSC 2	:	Control del oscilador del canal 2
GND	:	Masa común
GND	:	Masa común

#### d) Descripción del Circuito

##### d.1 Conversor

El amplificador de RF, Q1, amplifica la señal de entrada para superar las pérdidas introducidas por los cinco resonadores helicoidales L1, 2, 4 - 6 y el nivel de ruido del mezclador, Q2. El mezclador es un transistor bipolar del tipo mezclador de inyección por base el cual heterodina la señal reduciéndola hasta la frecuencia intermedia de 10.7 MHz.

Q6 (Q7) es el oscilador para el canal 1 (2). Los cristales Y1 y Y2 son del tipo del tercer sobretono en una frecuencia de:

$$Y1 (Y2) = \frac{\text{Frecuencia de Canal} - 10.7 \text{ MHz}}{9}$$

El switch de canal S1 está instalado en los modelos de 2 canales. Este switch tiene 3 posiciones y está ubicado en el panel frontal. En la posición central, selección de canal externa es permitida a través del pin 3 de P1.

#### d.2 Amplificador de frecuencia Intermedia (FI)

El filtro FL1 - 2 provee la primera selectividad del receptor. El amplificador - 1 de frecuencia intermedia (Q3) determina la figura de ruido de FI y tiene un filtro FL3-5 para limitar el ancho de banda del ruido aplicado a las etapas posteriores. El Amplificador - 3 de FI (U1) amplifica además la señal de 10.7 MHz. para su aplicación hacia el limitador, U2.

La demodulación de FM es llevada fuera con CR4, 5 y CH6, C45 retirando los componentes de 10.7 MHz a la salida del demodulador. La etapa amplificadora de FI está contenida en un compartimiento apantallado a fin de asegurar la estabilidad y reducir la captación de señales espurias indeseadas.

### d.3 Amplificador de Audio

El amplificador de audio, U4, amplifica el bajo nivel de la salida del demodulador para su procesamiento posterior. R48 y C47 conforman una red de des - énfasis. La salida de U4 es acoplada a través de C94 hacia el control de volumen R 83. Después de pasar por este control, la señal es amplificada finalmente por el amplificador U6.

El switch del parlante permite la reducción del flujo de la corriente de reposo por medio del silenciamiento de las etapas de potencia de audio usando el funcionamiento del altavoz no es requerido.

La salida del Bufer, U5, es un circuito separado el cual provee una alta calidad de salida de audio de bajo nivel (Rx AF) en el pin 11 de P1. Esta salida es usada para funciones auxiliares.

### d.4 Squelch

La salida del amplificador 1 de Ruido (Q10) es alimentada hacia un filtro pasa - alto C78, 79, 80 y CH 10, 11 el cual separa los componentes de banda - vocal a la salida del demodulador... U3 amplifica el ruido restante con el detector CR11.

El control de Squelch - Key; R66, fija el voltaje del colector y la ganancia de Q10 y por lo tanto el no silenciamiento SINAD.

Q11 es el switch detector que activa el silenciamiento en u4 (pin 4) y la puerta de squelch Q15. La salida del inversor - Buffer es conectada hacia el pin 5 de P1 donde está-disponible para circuitos externos que utilizan una portadora como switch de operación CO S. CR8, CR14 y U8 silenciarán el receptor e inhabilitarán el oscilador de canal cuando + 8.0V es aplicado hacia el pin 8 de P1, Rx MUTING. Esta conexión es empleada para operación plex.

#### d.5 Alimentación de Potencia

U7 genera la alimentación de + 8.0 voltios los cuales alimentan todos los circuitos excepto el amplificador final de audio. Este amplificador es alimentado directamente de los 13.6 voltios de entrada.

#### e) Ajustes

##### e.1 Equipamiento

El siguiente equipo de prueba y herramientas son recomendadas para la realización de los diversos ajustes:

Generador de Señales RF : -127dB hasta -27dBm

Analizador de Distorsión de

Audiofrecuencia : 1 KHz, 8 Ohms. terminado

Fuente de Alimentación	:	11 hasta 16 VDC en 0.5A
Generador marcador de F1	:	10.7 MHz, control a cristal
Conjunto de Prueba	:	WRM90 Conjunto de Prueba
Calibradores	:	aislados
Desarmadores	:	De ranura, tipo Philips y de cabeza Robertson.

f). Alineamiento.

Fijar el voltaje de la fuente de alimentación en 13.6V. Conecte la fuente y el generador de señales RF hacia el módulo del receptor en P1 y J1 respectivamente. Conectar la salida del altavoz, pin 4 de P1, hacia el analizador de Distorsión de AF. Enchufe el conjunto de Prueba a través del conector del panel frontal y seguir las instrucciones de la Tabla 1, alineamiento del Receptor.

T A B L A NO. 1

Alineamiento del Receptor

<u>PUNTO DE PRUEBA</u>	<u>CONJUNTO DE PRUEBA</u>	<u>LECTURA TIPICA uA</u>	<u>ALINEAMIENTO</u>	<u>FIJAR A</u>
01	50	16	L15	NOTA 1

2	100	55	L16	MAX
3	50	15	C1, 2, 6, 7, 8	MAX
		NOTA 2	70, 13	
			L8-10	NOTA 3
4	50	0	L11, 12	NOTA 4

NOTA 1

Sintonice hacia un pico; luego disminuya hasta el 80% del pico por aumento de la inductancia de L15. La lectura final en el punto de prueba deberá estar cerca de 16 uA.

NOTA 2

Una lectura de 15 uA es para 10 uV en J1, después del alineamiento (aproximadamente).

NOTA 3

Después de sintonizar C1, 2, 6, 7, 8, el cristal V1 (V2) deberá estar colocado en su frecuencia, antes del alineamiento de la pa de FI (L8-10).

Fijar el generador de RF exactamente en la frecuencia y en un ni vel que no sature la FI.

Acople el marcador de FI hacia la etapa de frecuencia intermedia para producir una nota de batido.

Fijar los controles de C48 (C53) para un vatido nulo. L13, 14 proveen el ajuste. Observe que la sintonía posterior de L15 varía la frecuencia ligeramente.

#### NOTA 4

Fijar el volumen para 1 Vrms. en el altavoz para 1 mv (RF), 3.0 KHz de desviación, 1 KHz de señal de Tono en J1, que es exacta mente la frecuencia del canal.

Sintonice L11 para un pico en la salida del parlante.

Sintonice L12 para una lectura de 0uA en el punto de prueba 4.

A continuación mostramos los diagramas del equipo:

3.26 Diagrama esquemático

3.27 Conexionado y Diagrama Pictórico

3.28 Diagrama de Bloques y Ubicación de Partes para Alineamiento.

### 3.1.2.2 Discriminador de Frecuencias

Las señales de audiofrecuencia que salen del demodulador, ingresan al discriminador de frecuencias, a una única línea y se convierten en pulsos de tensión, estos pulsos son los datos y el sincronismo.

El discriminador funciona de la siguiente manera:

La señal de audiofrecuencia que en cualquier instante es uno de los tres tonos; se convierte en una serie de pulsos rectangulares

por acción del circuito de disparo de Schmitt; luego se lleva la onda resultante a un monoestable que proporciona un pulso positivo con el borde de frente descendente señal de entrada.

Al monoestable sigue un circuito integrador R - C que sirve como etapa de entrada al traductor de niveles; con un seguidor - emisor se reduce al mínimo el efecto de carga sobre el integrador. La salida del emisor - seguidor se aplica a una serie de diodos polarizados directamente para rebajar el nivel de tensión al valor que necesitan los detectores de nivel. Para extraer los niveles de tensión adecuados y accionar los detectores de nivel se utilizan otros dos emisores - seguidores.

Como detectores de nivel se utilizan disparadores de Schmitt. El circuito funciona de la siguiente manera:

Si se recibe el tono de frecuencia elevada, se dispararán los dos detectores de nivel. En cambio, si se recibe la frecuencia mediana solo se dispara el detector de nivel 2, y por último, si se recibe la frecuencia menor, no se disparará ninguno.

En la figura 3.29 se muestra el esquema de bloques del discriminador de frecuencias.

En la figura 3.30 se muestra las formas de onda del discriminador de frecuencias.

En la figura 3.31 se presenta el circuito traductor de niveles.

### 3.1.2.3 Sub - Sistema de Recepción Digital Codificada En Ancho de Pulso

Se aplica el diseño efectuado en el capítulo II.2 de pte. trabajo.

### 3.1.2.4 Descodificador y Exhibidor

La mayoría de los equipos digitales requieren una representación de información numérica o alfanumérica y en muchos casos incluso gráfica.

Para ello existen diversas técnicas, cuyas características permiten adaptarse a los requerimientos de cada caso: cantidad de información y calidad de representación.

La visualización de la información, puede efectuarse en forma electromecánica, ya sea mediante impresoras o mediante trazados XY, que presenta la ventaja de permanecer escrita la información sobre papel. También se puede efectuar mediante un soporte electrónico, empleando indicadores numéricos y alfanuméricos, pantallas o tubos de rayos catódicos (TRC), que al no tener elementos mecánicos, permiten una mayor confiabilidad y un menor tiempo de acceso.

#### a) Indicadores Numéricos LED

Entre los indicadores numéricos de baja tensión de alimentación más utilizados están los que utilizan diodos emisores de luz (LED), por su relativa alta eficacia y baja tensión de alimentación. Esta luminosidad es obtenida de la energía liberada en la recombinación de los portadores minoritarios y mayoritarios de un semiconductor en una unión cuando hay conducción de corriente. La energía liberada puede ser

en forma de luz, calor, o energía cinética proporcionada a otros portadores. Es posible reducir la absorción y las reflexiones internas a fin de conseguir una eficiencia luminosa aceptable. La selección del material semiconductor es un factor muy importante, ya que determina la longitud de onda de la radiación obtenida (fig. 3.32) y su eficiencia, que puede ser en algunos casos superior al 30%. La Fig. 3.33 muestra las curvas características típicas de un LED. Los indicadores numéricos que utilizan diodos luminiscentes pueden estar ordenados en forma de siete segmentos, o ser un conjunto de diodos puntuales (fig. 3.34) que permite cierta mejora en la representación de algunos números.

Algunos indicadores numéricos incorporan el transcodificador del código BCD para el encendido de los distintos diodos, pero en la mayor parte de los casos debe utilizarse un transcodificador externo.

Existen diversas versiones de circuitos integrados para efectuar el encendido adecuado de los siete segmentos, según el código BCD del número decimal deseado.

#### b) Indicadores Numéricos de Cristales Líquidos

Cuando se requiere una indicación numérica con reducido consumo, debe recurrirse al empleo de los cristales líquidos, (LCD).

Estos visualizadores se basan en la anisotropía de las carac

terísticas ópticas de ciertos componentes orgánicos. La forma lineal de estas moléculas y sus propiedades polares hacen que en fase líquida presenten estructura cristalina. Cuando todas las moléculas tienen sus ejes paralelos, corresponde a una estructura "nemática" si además las moléculas están dispuestas en planos paralelos, presentan la estructura denominada "esmética". También es posible una configuración denominada "colestérica" si los distintos planos poseen una orientación girada respecto al anterior, formando las sucesivas direcciones una helicoide.

La anisotropía eléctrica de las moléculas hace que pueda alterarse su ordenación al aplicar un campo eléctrico.

Para la realización de indicadores numéricos mediante cristales líquidos, se disponen dos placas de vidrio que contienen los electrodos transparentes, generalmente formados por capas de óxido de indio y estaño, (fig. 3.35) y situadas a una distancia comprendida entre 10 y 25  $\mu\text{m}$ , que encierra el componente orgánico utilizado.

La activación de los distintos electrodos produce zonas transparentes y opacas, que producen las distintas estructuras numéricas.

Los paneles pueden actuar por reflexión de una superficie metalizada posterior, o por transmisión de una fuente luminosa colocada posteriormente.

La ventaja de los paneles por reflexión es un bajo consumo, ya que la activación de cristal líquido requiere una potencia

sia que puede ser inferior a  $0.1 \text{ mW/cm}^2$  pero presenta el inconveniente de no poseer luz propia.

Actualmente, para efectuar el cambio de estado transparente-opaco existen dos formas de funcionamiento la denominada de "reflejo dinámico" y la de "efecto de campo".

Los cristales líquidos por reflejo dinámico se basan en la interacción de las cargas libres producidas por la adición de determinadas proporciones de elementos dopantes a un cristal líquido en fase nemática. En ausencia de tensiones de polarización, el líquido presenta una estructura ordenada y es transparente.

Si es aplicada una tensión entre los electrodos, se produce un desplazamiento de las cargas libres originadas por la presencia del dopante. Si esta tensión es alterna y de una frecuencia adecuada, que suele estar comprendida entre 30 y 100 Hz, el movimiento de las cargas produce un desorden en la estructura cristalina, produciendo una reflexión difusa de luz.

Este método, denominado de reflexión dinámica, es cada vez menos utilizado debido a la necesidad del empleo de tensiones alternas, y a su sensibilidad a las radiaciones ultravioletas, que limitan el tiempo de vida.

Los cristales líquidos a efecto campo tienen la ventaja de operar con corriente continua, y poseer una vida más larga.

Se basan en la propiedad que presentan las estructuras ne

máticas de cristales líquidos de producir un giro en su plano polar, al aplicar un campo eléctrico, ya que se produce un alineamiento de las moléculas perpendicular al campo creado. Si los cristales que contienen el cristal líquido son polarizados y están situados a  $90^\circ$ , en ausencia de tensión no se producirá paso de luz, mientras que al aplicar un campo eléctrico se producirá una rotación óptica, que permite el paso de la luz polarizada.

A pesar de que su tiempo de respuesta es relativamente elevado, este tipo de visualizadores ha alcanzado un gran desarrollo por su bajo consumo, lo que le hace especialmente apto para equipos portátiles.

### c) Utilización de Multiplexado en el Encendido de Visualizadores Numéricos

Si consideramos el costo del elevado número de hilos necesarios para la alimentación de un panel numérico y la complejidad de un sistema de alimentación multiplexada que permita una notable reducción del número de hilos, se llega normalmente a la conclusión que resulta rentable utilizar las técnicas del multiplexado para visualizadores numéricos, a partir de las 4 décadas.

El multiplexado en el encendido de los paneles numéricos se basa en utilizar un único convertidor BCD/7 segmentos para el mando simultáneo de todos los segmentos de las distintas décadas, pero iluminado únicamente un solo dígito durante

un corto intervalo de tiempo, y produciendo una rotación en el encendido de las sucesivas décadas, con suficiente velocidad para que no sea perceptible el parpadeo. La entrada de información del convertidor BCD/7 segmentos debe irse conmutando sincrónicamente con el encendido de cada dígito, para obtener la indicación numérica deseada.

Cuando estos sistemas de encendido multiplexado se aplican a indicadores numéricos LED, se presentan dos tipos de circuito distintos según sean los indicadores utilizados, de cátodo común o de ánodo común (fig. 3.36).

Un sistema de multiplexado para indicadores numéricos LED de cátodo común consta de un oscilador que fija la frecuencia del encendido secuencial de los indicadores. Es suficiente una frecuencia de 1 kHz para eliminar el parpadeo (3.37).

Un contador mandado por dicho oscilador permite el direccionamiento de la década iluminada en cada instante y al mismo tiempo constituye la dirección de la selección de los datos correspondientes al dígito iluminado.

El convertidor BCD/7 segmentos utilizado debe proveer una corriente de al menos 10 mA para obtener suficiente luminosidad. Si la tecnología empleada es TTL, puede utilizarse un elemento tipo 4368, que suministra 19 mA y si es MOS, el decodificador tipo 4511 puede proveer hasta 25 mA.

El decodificador de alimentación de cada década debe aceptar por cada una de sus salidas la corriente que resulta de poder iluminar los 7 segmentos de la década seleccionada. El

decodificador TTL tipo 7445, por ejemplo, permite el multiplexado de hasta 10 indicadores, admitiendo por cada salida hasta 80 mA. El decodificador MOS tipo 8868 permite el multiplexado de hasta 12 elementos, admitiendo hasta 110 mA.

Cuando los indicadores numéricos utilizados son de cátodo común, el circuito utilizado es el de la fig. 3.38 en que el decodificador BCD/7 segmentos debe poder aceptar al menos, la corriente de 10 mA por cada una de sus salidas, como ocurre si se utiliza en tecnología TTL un elemento tipo 7447.

El decodificador de alimentación de los ánodos de los indicadores debe poder suministrar la corriente necesaria para la iluminación de cada década, por lo que suele utilizarse un amplificador independiente del decodificador, recurriéndose en muchos casos al empleo de transistores PNP para obtener corrientes de hasta 200 mA.

Comparando los circuitos necesarios para el encendido multiplexado de indicadores numéricos LED, se infiere que resulta más conveniente el empleo de los indicadores con cátodo común.

#### d) Representación Alfanumérica

Si la información a representar es alfanumérica, también existen muy diversos métodos y tecnologías que en cada ca

so resultarán más adecuados según el número de caracteres que deben aparecer, tamaño y calidad de representación. Cuando el número de caracteres a visualizar es muy reducido, pueden emplearse elementos unitarios, pero si el volumen de información es muy elevado, es necesario el empleo de TRC.

d1. Indicadores Alfanuméricos de 16 Segmentos

Existen elementos indicadores análogos a los numéricos de siete segmentos, pero con un formato de 16 segmentos, que permite una representación alfanumérica.

Estos elementos pueden ser de incandescencia, o por descarga de gas. Los primeros presenta el inconveniente de la limitada vida de los filamentos, mientras que los segundos presentan el inconveniente del empleo de tensiones elevadas.

Vada su baja calidad de representación, su empleo se reduce a aquellos casos en que sólo se precisa visualizar un número muy reducido de caracteres.

d2. Representación Alfanumérica por Matriz de Puntos

También puede obtenerse la representación de cualquier carácter, iluminando un conjunto de puntos de una matriz. La calidad de representación que es po

sible obtener depende del formato de la matriz utilizada, debiéndose resolver en cada caso adecuadamente el compromiso calidad-precio. Ello hace que el formato más utilizado sea el de 5 x 7 puntos, (Fig. 3.39), o en algunos casos 7 x 9.

Este sistema de representación puede utilizar tres distintos soportes: una matriz de diodos luminiscentes, un panel de plasma o un TRC.

Los diodos LED son utilizados en elementos individualizados cuando el número de elementos es muy reducido.

Los paneles de plasma alfanuméricos se utilizan para medianos volúmenes de información. Existen paneles de 40 caracteres y de hasta 480. Actualmente son utilizados dos tipos de paneles de plasma: los de direccionamiento punto a punto, y los de barrido secuencial.

Los paneles alfanuméricos de plasma de encendido por direccionamiento punto a punto constan esencialmente de un panel catódico emisor de electrones por efecto termoiónico, electrones que son atraídos hacia el panel frontal fosfoluminiscente, aplicando un potencial adecuado. Entre ánodo y cátodo se disponen unas placas perforadas, de forma que sus aberturas queden alineadas formando las matrices de puntos necesarias para la representación del número deseado de

caracteres (fig. 3.40).

Cada una de estas placas perforadas que se interponen entre ánodo y cátodo, tienen franjas metalizadas que permiten el paso de los electrones si están a potencial positivo, mientras que si éste es negativo, interrumpe el paso del haz. De esta forma es posible decodificar un determinado carácter del panel y a su vez una fila y columna de él. Finalmente una última placa permite cortar o no el único haz correspondiente al punto seleccionado.

Otro tipo de paneles de plasma, denominados de barrido secuencial, están constituidos por un cristal frontal que lleva adosadas una barradas anódicas de conmutación (fig. 3.41), separadas por una lámina perforada, aislada de los ánodos. Estos están unidos entre sí, formando un bus de 3 fases, de forma que siempre uno de ellos esté en tensión y producen un barrido secuencial. Un ánodo de mantenimiento permite iniciar el barrido mediante una barra de control.

La ola luminosa producida no es visible, por quedar situada en la capa inferior, pero puede ser visible actuando sobre las barras catódicas del panel frontal, que producen la transferencia de ionización a la capa superior.

Cada punto se iluminará cuando se produzca la coinci

dencia de una barra superior activada, y el paso del barrido a través de los ánodos.

Existen otras variantes de estos paneles, lográndose en algunos casos paneles de plasma con memoria propia, lo que evita el refresco, utilizando la histéresis de tensión producida en el cebado-descebado de la ionización.

### d3. Representación Alfanumérica sobre TRC

Cuando el volumen de información a representar es elevado, resulta más rentable el empleo de la pantalla de un TRC, a pesar de su volumen y de la necesidad de utilizar alta tensión (fig. 3.42)

Los sistemas de visualización con TRC son de uso muy generalizado, como terminal alfanumérico de ordenador, incorporando generalmente un teclado. Estos equipos (displays) poseen mayor luminosidad que los paneles de plasma, y son de coste reducido por utilizar elementos que son producidos en series muy largas para televisores.

Existen fundamentalmente dos formas de generación de los caracteres: por matriz de puntos o por vectores. El trazado por matriz de puntos, es más utilizado ya que requiere una circuitería relativamente más simple, empleándose el trazado vectorial únicamente cuando se

requiere mayor cantidad de representación, en equipos de elevado coste.

Para el trazado de los caracteres por matriz de puntos sobre el TRC, lo más usual es emplear un barrido horizontal tipo TV, ya que de esta forma el conjunto formado por pantalla, generador de alta tensión y sistema de deflexión es común a la de un televisor, lo que permite reducir su coste.

Para evitar el parpadeo de los caracteres en la pantalla se opera a 50 (o 60) imágenes por segundo, leyendo cíclicamente la memoria que contiene la información de los caracteres que debe aparecer en la pantalla (una página).

Esta memoria, denominada de refresco, es una RAM, que al ser leída cada 20 ms puede ser de tipo dinámico, y es direccionada por el contenido de un contador, que a su vez determina la posición del haz sobre la pantalla (fig. 3.43).

La capacidad de los contadores depende del formato  $a \times b$  utilizado en la representación de los caracteres (que pueden ser de  $5 \times 7$ ,  $7 \times 9$  o  $9 \times 13$  puntos como en la fig. 3.44) de la distancia  $d$  entre caracteres en una misma fila, de la separación vertical  $h$  entre caracteres y finalmente del formato de presentación de los caracteres en la pantalla  $m \times n$ . Este formato varía de unos a otros equipos, siendo los más

usuales: 10 x 64, 12 x 80, 16 x 64, 16 x 72, 20 x 64 y otros.

Después del trazado de cada fila de la matriz de un carácter, cada  $b + d$  impulsos de reloj (fig. 3.43) es leída nuevamente la memoria que contiene el código del que ocupa la posición barrida por el haz. Esta información, conjuntamente con la del contador de la fila del carácter que se está representado, constituye el direccionamiento de la ROM generadora de caracteres de la que se obtienen los  $b$  bits correspondientes a la adecuada iluminación de cada fila de la matriz, para generar el correspondiente carácter. Estos bits obtenidos en paralelo se serializan mediante un registro de desplazamiento, de forma que se obtiene la señal  $z$  de iluminación o apagado de cada punto de la pantalla.

Después del trazado de todos los caracteres que figurarán en una página, la memoria es leída a veces por cada carácter, lo que obliga a utilizar memorias de acceso aleatorio (RAM).

Para reducir el coste de la memoria utilizada, en algunos equipos se utiliza una memoria intermedia de los caracteres contenidos en cada fila, junto a la memoria del contenido en cada página (fig. 3.45). De esta forma, la lectura de esta memoria es ordenada y cíclica, lo que permite utilizar memorias de circula

ción (registros de desplazamiento), que son más económicas. La memoria de los caracteres de cada fila también es una memoria de circulación en que se actualiza su contenido durante la lectura de la primera fila de cada matriz, y se recircula su contenido durante las restantes.

### 3.1.3 OTRAS APLICACIONES

#### 3.1.3.1 CONTROL REMOTO DE DOS HILOS PARA TRANSMISOR

El uso de antenas de transmisión/Recepción en la estación transmisora o receptora es inevitable. Las estaciones terrestres de radio comunicación de gran capacidad, requieren una distancia adecuada entre antenas. Sin embargo, si la distancia entre el transmisor y la antena es grande, las pérdidas de las líneas de control remoto son significativas.

Por lo tanto, cuando se diseña una planta de transmisión, el control de la misma será colocado a una distancia corta del sistema transmisor/antena, usando líneas de baja pérdida y colocando la antena a una gran distancia, es factible implementar un sistema de transmisión.

El sistema de control remoto del transmisor consiste en dos unidades: Control Remoto de la Red - Interfaz Red (IR), y Control Local del Receptor Conversor - Interfaz de Adaptación (IL).

Cuando se conecta a un circuito fijo duplex VHF/ UHF o hacia un sistema de radiocomunicación, permite el control remoto de los datos y señales transmitidas. Este sistema usa 24 tonos (canales) de 420 - 3180 Hz

(en intervalos de 120 Hz), y cambian solamente ajustando y midiendo los datos en las unidades ISO e ISI. Si el transmisor está sintonizado, la información que se transmite (voz, dos tonos, ARQ - Proceso de Teleimpresión o señales de MORSE), puede ser enviada en el rango de frecuencia de 300 - 3400 Hz, en la misma línea de conexión.

En paralelo con las señales de voz, serán también transmitidas las siguientes funciones:

KEY/PTT	: Manipulación de transmisor
TX/ON	: Fuente de alimentación del transmisor
OFF/TUNE	: Sintonizador de ATU
ALARM	: Alarma indicadora "Interferencia en transmisión"
POWER	: Medida de la Transmisión
INDICATION	: Salida del Transmisor (VSWR)

Con estas funciones es posible controlar las condiciones de operación del transmisor durante la transmisión, como se muestra en la figura 3.46.

CARACTERISTICAS TECNICAS

Sistema de control a distancia

Adaptación recepción ISO I SI

Línea de transmisión.....	Tiempo multiplex
Modem.....	Sistema multiplex de 24 canales de frecuencia
Nivel de la Línea de baja frecuencia.....	Entrada/Salida: -27 dBm (100 mks/s)
Ancho de banda.....	300 ~ 2400 Hz
Espacio de canal.....	120 Hz (CCITT)
Entradas digitales.....	Contactos potencialmente libres
Entrada analógica.....	0 ~ 20 mA
Salida analógica.....	0 ~ 20 mA
Energía.....	220 V, 60 Hz +/- 10% Hz

### 3.1.3.2 CONTROL DE LINEAS MULTIPLES

El circuito de control de Líneas Múltiples provee una salida direccionada a una entrada digital DTMF, y también direccionamiento a la salida para otras entradas (Tarjetas).

#### a) DESCRIPCION CIRCUITAL

El audio recibido ingresa al circuito al PIN 2 y atraviesa C1 hasta el filtro DTMF, U5. Esta Red separa los componentes altas y bajas de una señal de tono dual y limita, resultando un par de señales sinusoidales para producir ondas cuadradas que tienen las mismas frecuencias que los componentes individuales de la señal DTMF.

El monitoreo de las salidas del filtro para limitarlo se puede hacer de los PINES 11 y 2 de U5.

Las componentes altas y bajas ingresan al Decodificador U7 a los PINES 4 y 13. Esta red provee un enganche de cuatro bits de salida PINES 5 a 8, correspondientes a la señal DTMF recibida. Este circuito consiste de C5, R5 y R6, y permite al decodificador ser programado para cortos períodos de desaparición de señal o excesivo ruido, cuando recibe un tono, exteriormente será mal interpretado como dos tonos sucesivos DTMF.

Recepcionando la señalización del DTMF U7 excita al

inversor a las salidas bajas de los circuitos U6, estas cambian sobre Q<sub>2</sub>, vía U6D y pone un nivel bajo en el borne del conector PIN Y, indicando que el sistema está ocupado. El nivel de salida bajo, desde U6C, también habilitada U4A, que descodifica los dos bits más significativos de U7, salidas 1 a 4, Q<sub>0</sub> hasta Q<sub>3</sub>.

Estas cuatro salidas, junto con los dos bits menos significativos de U7 ingresan a U10 (Hex D tipo Latch), los datos en las entradas de U10 D<sub>0</sub> hasta D<sub>5</sub>, es enganchado hasta las salidas Q<sub>0</sub> a Q<sub>5</sub>, mediante el schmitt Flip - Flop tipo NAND, U9C/D. El enganche de retardo de los datos es ligeramente mediante la red RC de R7/C7 en la entrada del Flip - Flop, para asegurar que la entrada de datos a U10 sea bien establecida, antes será enganchado el Suavizador U11 y las salidas de los inversores. U10 excitan al direccionador de línea y al selector de salida. La salida bajo desde U6C recepcionada la señalización de DTMF y también salida excita a las salidas altas de U9A, dando una salida "DTMF DETECT" a "B".

El Flip - Flop U9C/D y el enganchador U10 se reactivan cuando "R, '14" va a nivel bajo, luego también la salida COS descenderá.

Un cristal de 3.58 MHz trabaja con un oscilador en U5 para proveer el reloj para U5, U7 y U12. La línea y la tarjeta selectora de entradas son conectadas a los PINES "V, W, X, 18, 19 y 20", direccionando a la memoria PROM U8, de 32 x 8 bits, que programa el tono DTMF en

el codificador U12.

El tono de salida de U12, Pin 16, atraviesa R20 hasta el control R15, y luego a la salida "M". U12 PIN 10 va a nivel bajo cuando U12 se direcciona al codificador. Este nivel bajo en U12 PIN 10, cambia en Q2, vía U6D dando un nivel bajo "BUSY", indicación a "Y". La salida baja desde U12 PIN 10 es invertida mediante U6A, retardado por el circuito RC, R16/C13, e invertido nuevamente por U6B, el cual saca la entrada "CE" de U12 a nivel bajo, vía CR6, para inhabilitar la generación del tono.

De este modo, el DTMF produce un destello de 300 mseg. El tono generado por U12 es también inhabilitado cuando se recibe el tono DTMF. Esto se consigue poniendo la entrada "CE" a nivel bajo en U12, vía CR5 y el Flip-Flop U9C/D.

El inicio de la actividad de los 300 mseg. siguientes, la salida de U6B va a nivel bajo, cambiando el DTMF "TONE OUT" y en el mismo momento cambia la salida del OSC DIS Pin "21". El generador de reloj U9B provee de señales de reloj al contador binario U1, a una relación de 50 HZ. Los dos bits menos significativo Q0 y Q1 seleccionan las salidas del direccionamiento de Líneas en formato binario.

Las salidas de U1, Q2 y Q3 excitan al decodificador U4B, puntos 1 y 4, que seleccionan la salida de las tarjetas 1 y 4.

U3 y U2 son los reguladores de voltaje de 8V y 5V., de acuerdo a lo indicado en la figura 3.47.

b) AJUSTES

R15, controla el nivel de salida de DTMF, permitiendo una desviación  $\pm 3\text{KHZ}$  al Transmisor.

c) CARACTERÍSTICAS TÉCNICAS

Fuente de Alimentación	:	12 VDC, 57 mA inactivo + modo descodificador 65 mA, modo codificador
Niveles de Señal Entrada	:	50 ~ 1000 mVrms
Nivel de Salida DTMF	:	10 dBm MIN (R/LOAD = 10K OHMS)
Tiempo de Respuesta	:	45 mseg.
Duración del Tono de Destello	:	300 mseg.

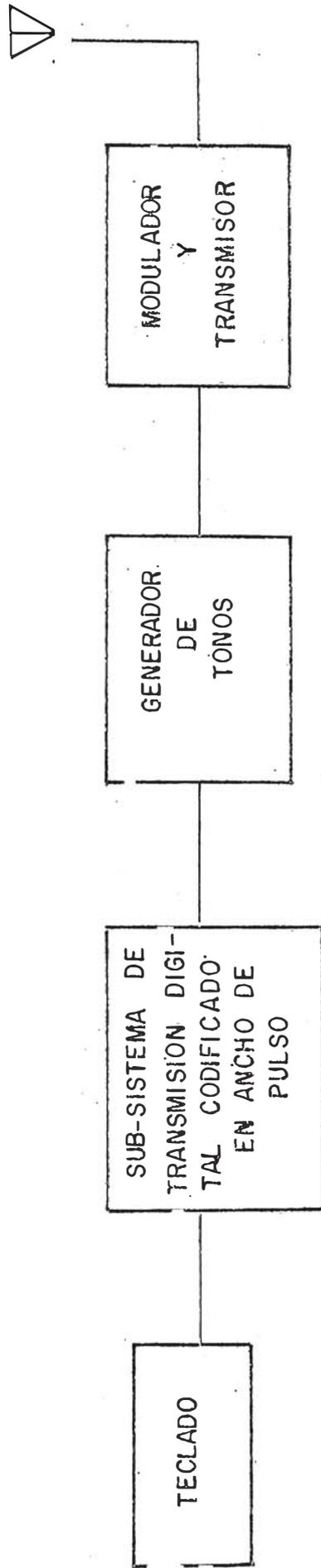


Fig. 3.1 DIAGRAMA DE BLOQUES DE LA UNIDAD TRANSMISORA.

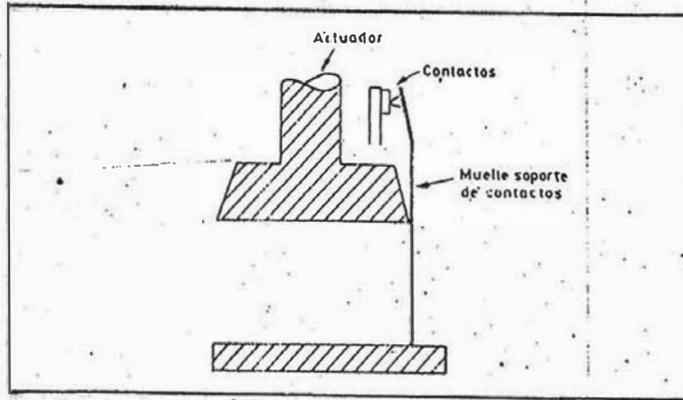


FIG. 3.2 PULSADOR MECANICO

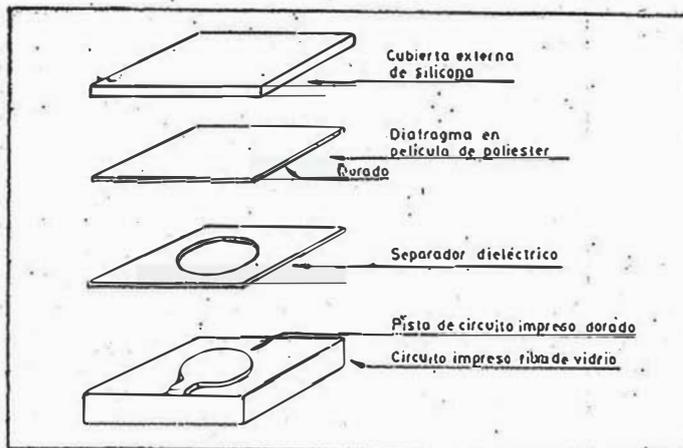


FIG. 3.3 PULSADOR DE LAMINA FLEXIBLE

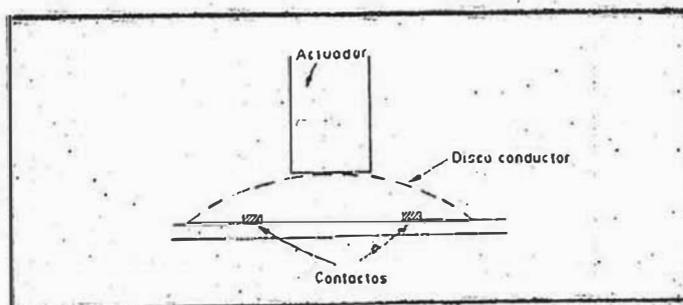


FIG. 3.4 PULSADOR DE BOVEDILLA

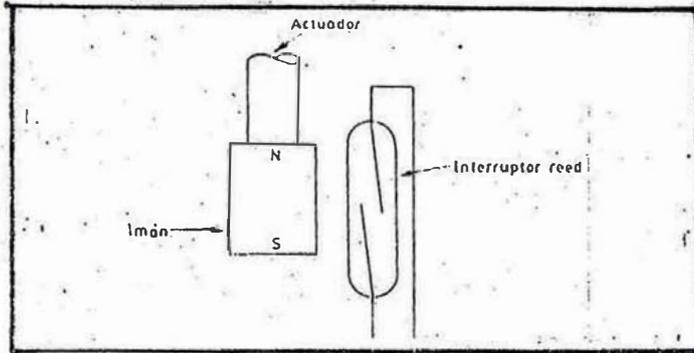


FIG. 3.5 PULSADOR DE LAMINAS (REED)

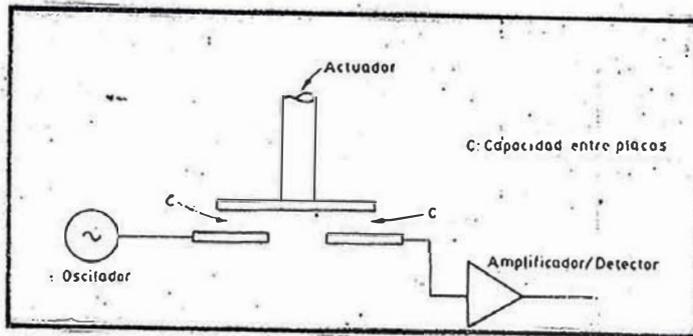


FIG. 3.6 PULSADOR CAPACITIVO

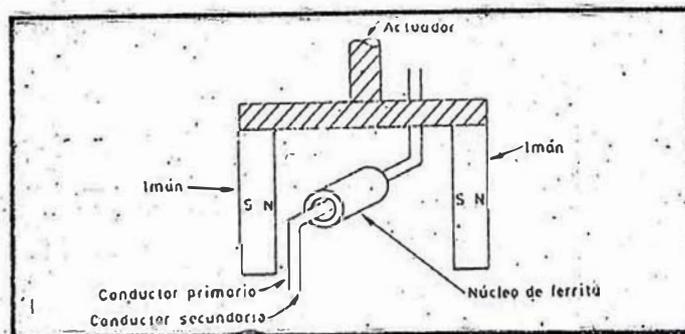


FIG. 3.7 PULSADOR DE NUCLEO MAGNETICO

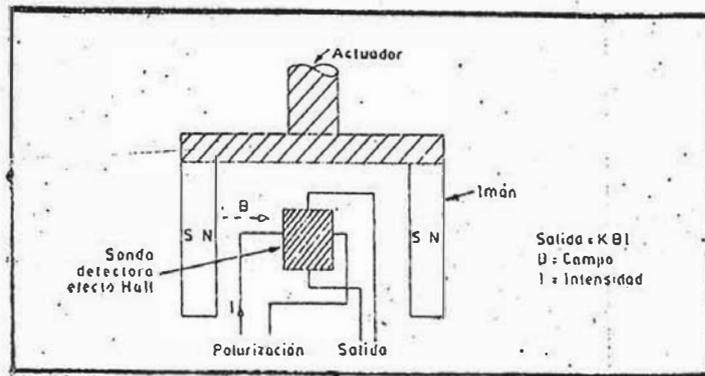


FIG. 3.8 PULSADOR DE EFECTO DE HALL

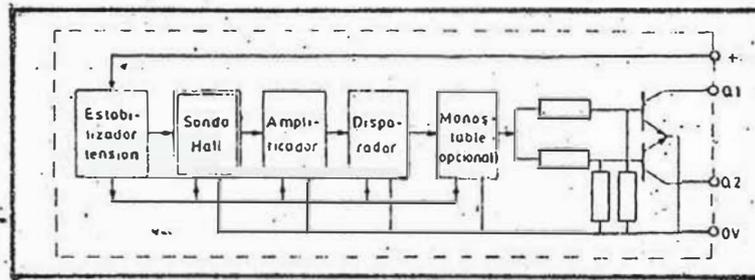


FIG. 3.9 ESQUEMA DE BLOQUES DEL DETECTOR HALL

7	8	9
4	5	6
1	2	3
*	0	#

FIG. 3.10 a TECLADO NUMÉRICO REDUCIDO DE 12 TECLAS

7	8	9	A
4	5	6	B
1	2	3	C
F	0	E	D

FIG. 3.10 b TECLADO NUMÉRICO REDUCIDO DE 16 TECLAS

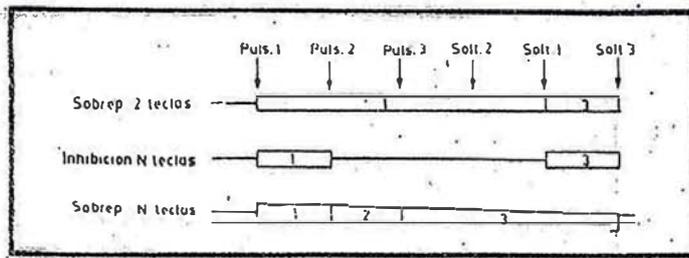


FIG. 3.11 DEPRESION SIMULTANEA DE VARIAS TECLAS

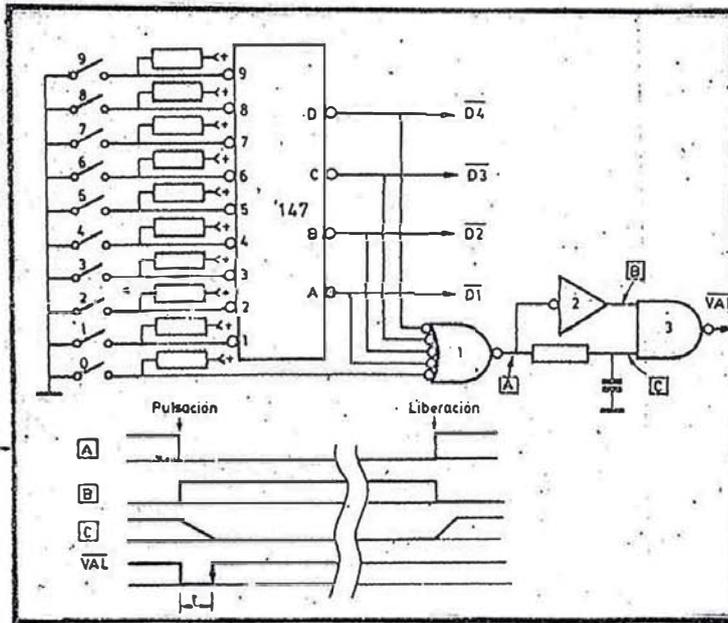


FIG. 3.12 CODIFICADOR DE 10 TECLAS

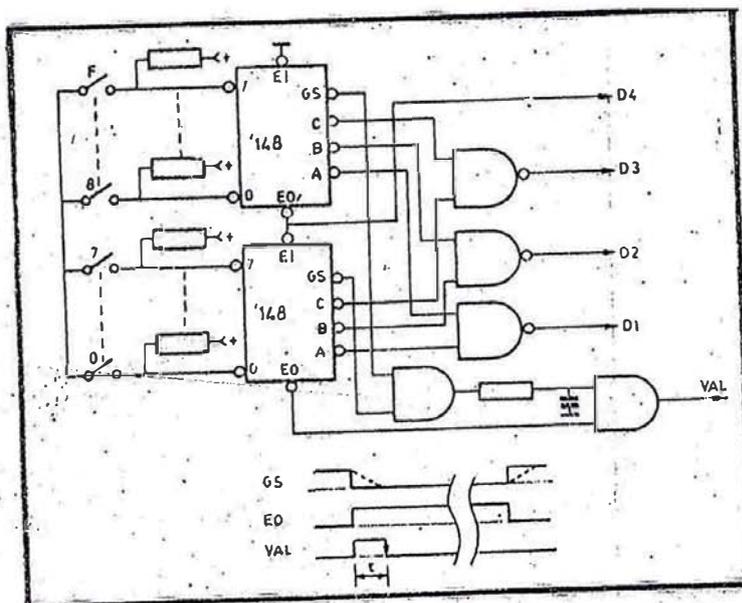


FIG. 3.13 CODIFICADOR DE 16 TECLAS

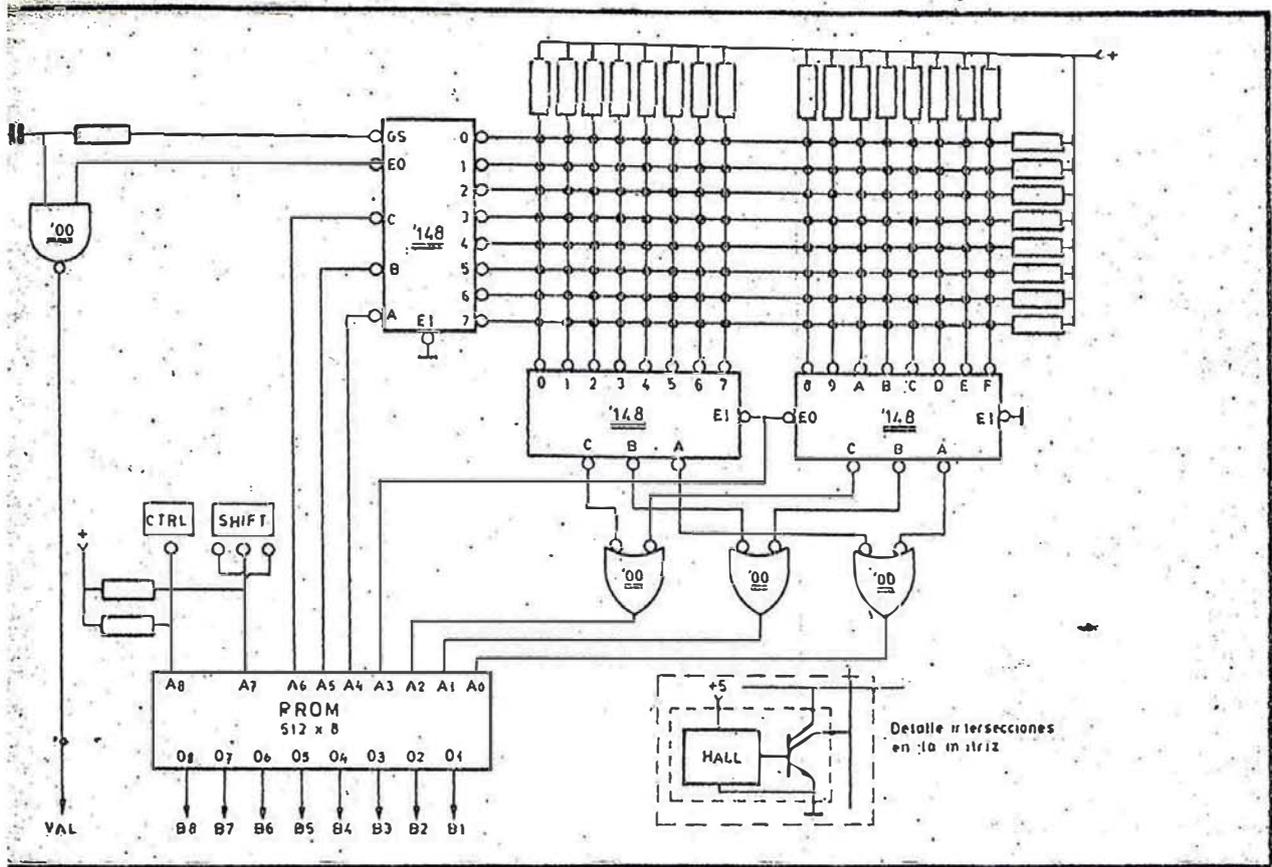


FIG. 3.14 CODIFICACION DEL TECLADO DEL TERMINAL T 1800

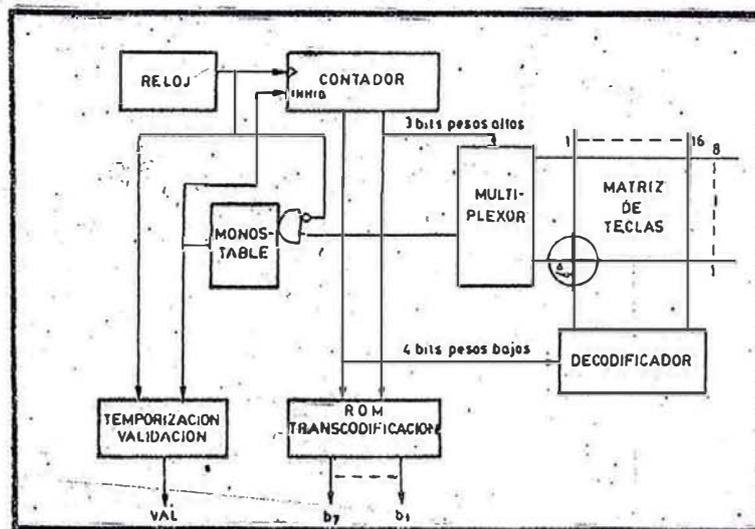


FIG. 3.15 EXPLORACION SECUENCIAL

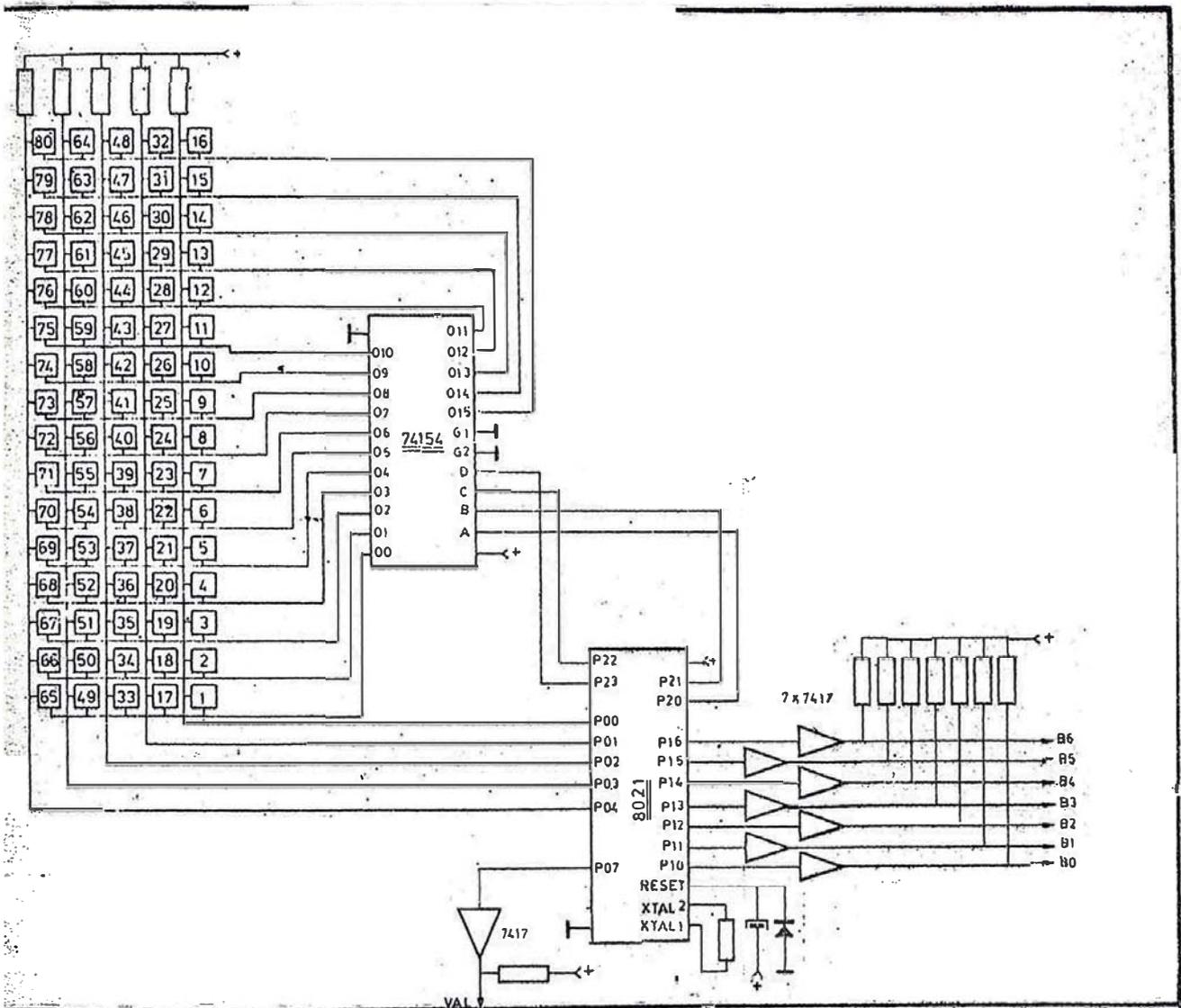


FIG. 3.18 CODIFICACION POR JP

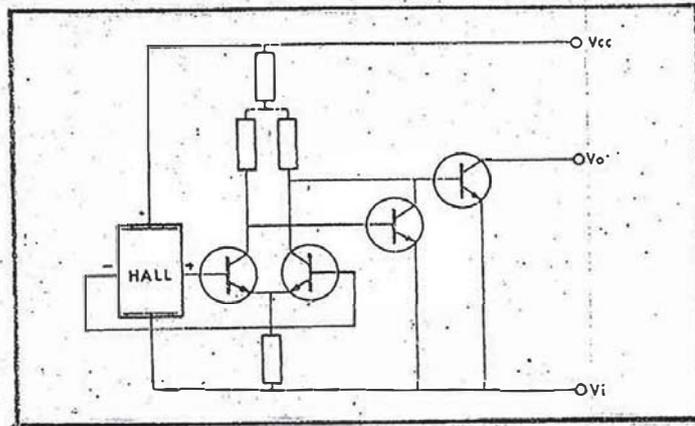


FIG. 3.17 TECLA DE EFECTO DE HALL PARA EXPLORACION SECUENCIAL

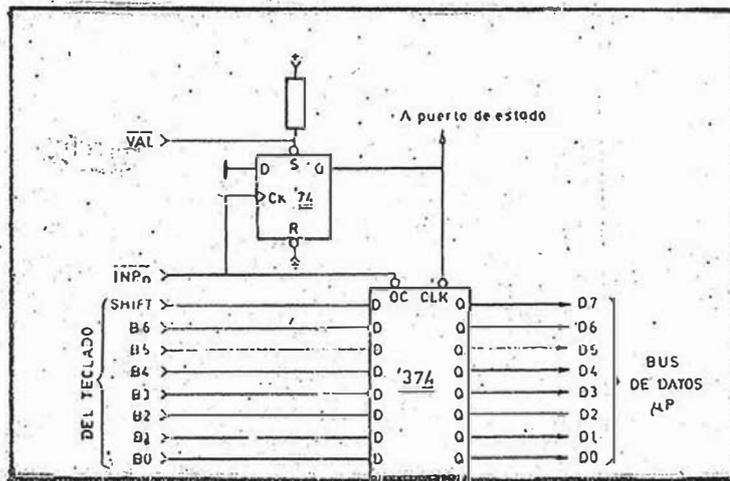


FIG. 3.18 INTERFAZ DE POLLING

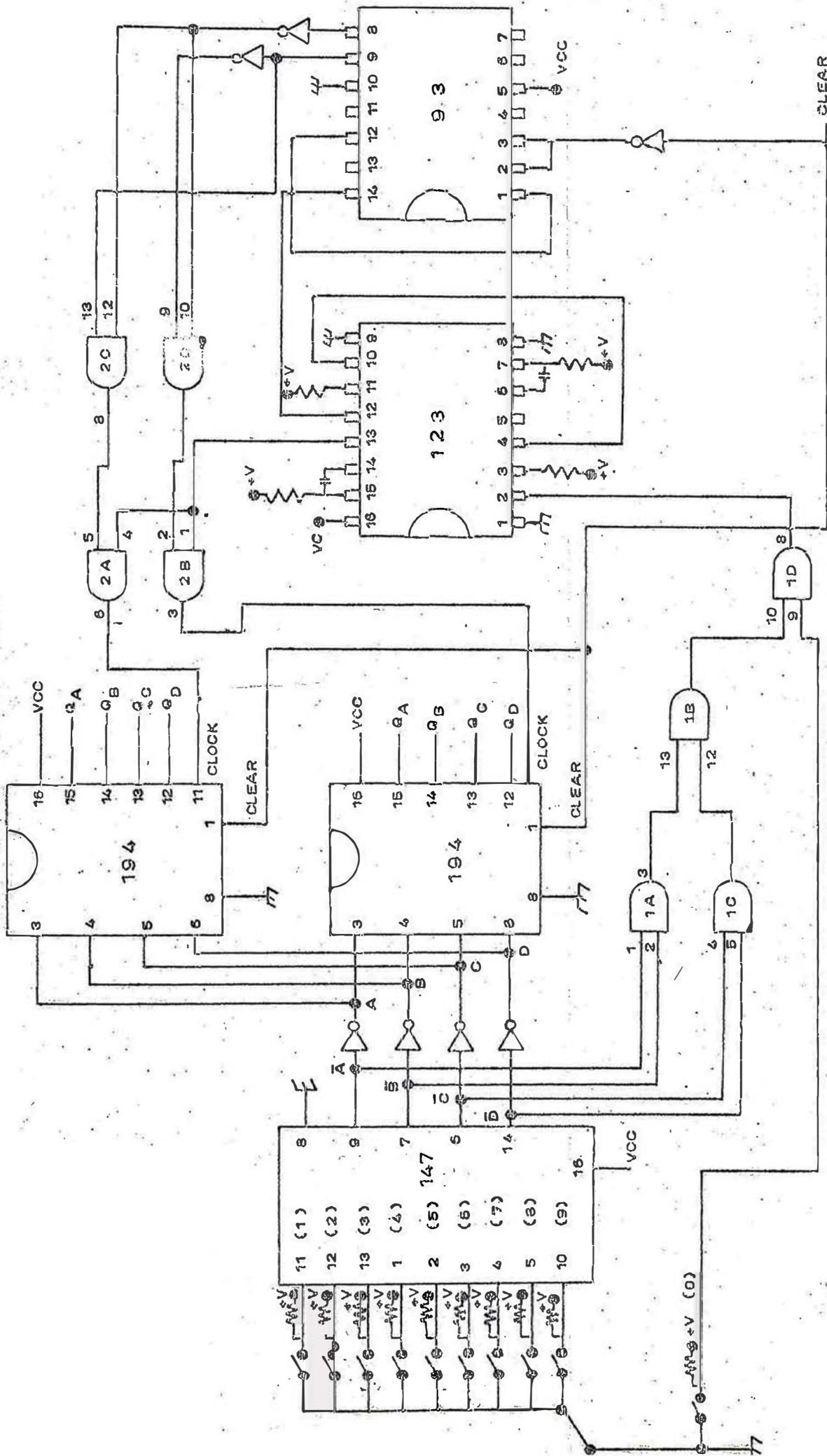


FIG. 3.19 TECLADO

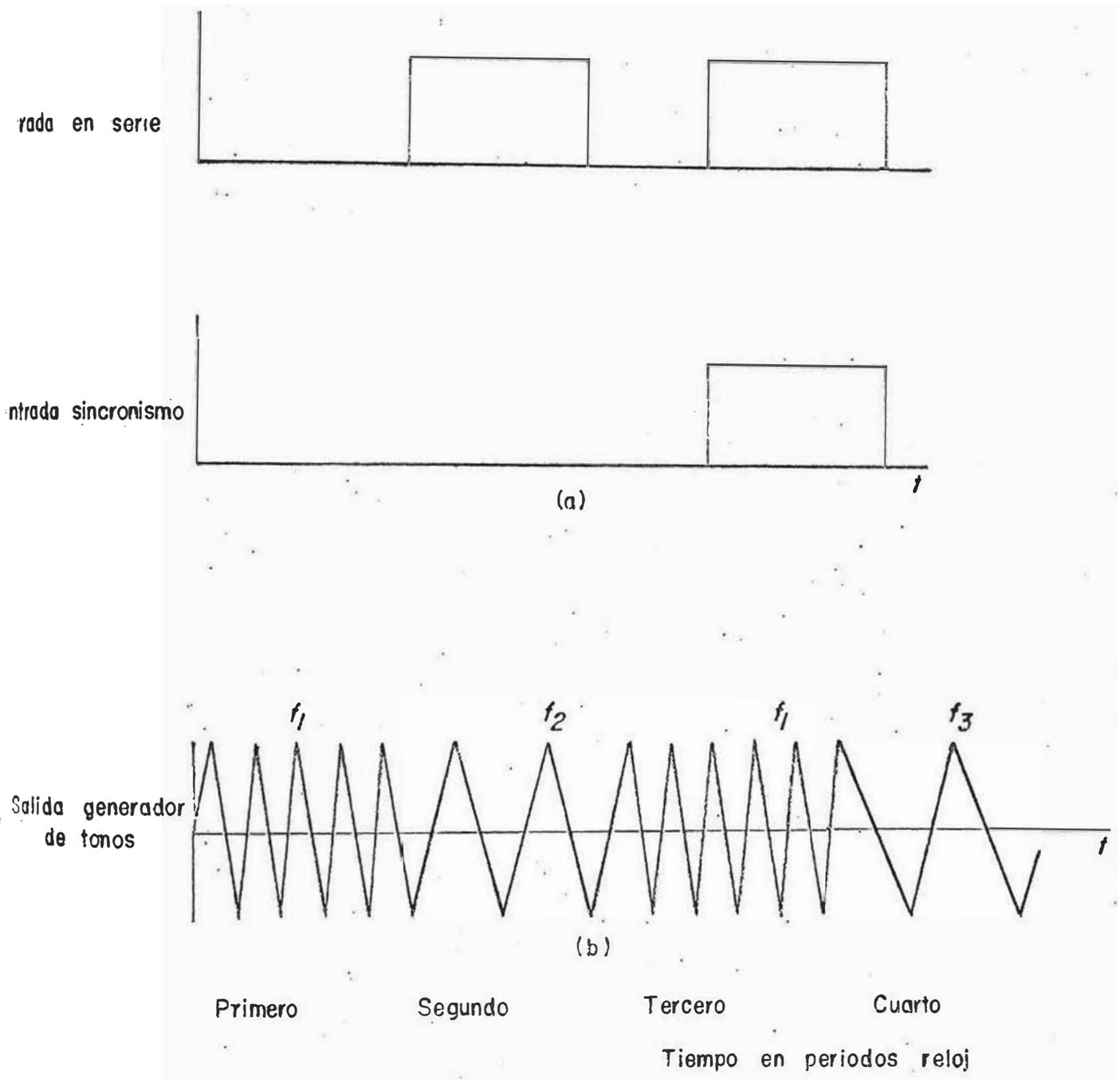
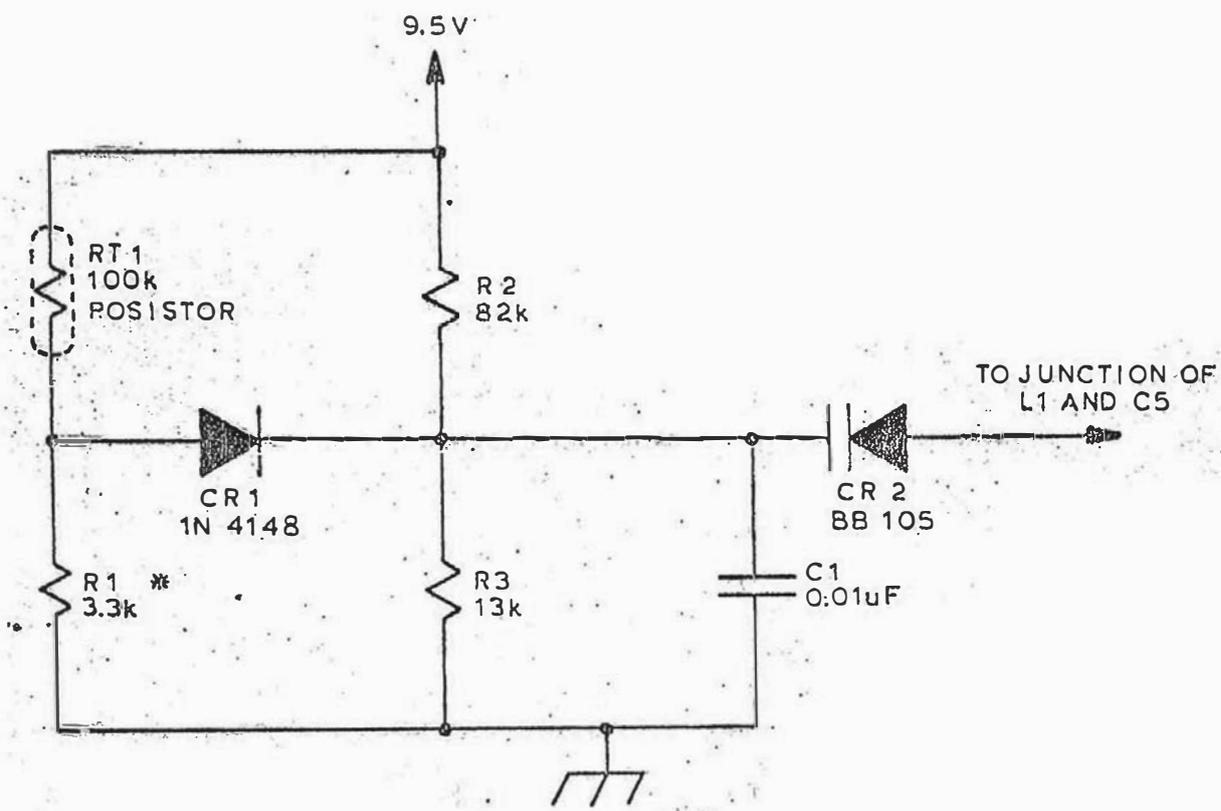


Fig. 3.20 ONDAS DE ENTRADA Y SALIDA DEL GENERADOR DE TONOS.



\* NOMINAL

Fig. 321 CIRCUITO DE COMPENSACION DE FRECUENCIA.

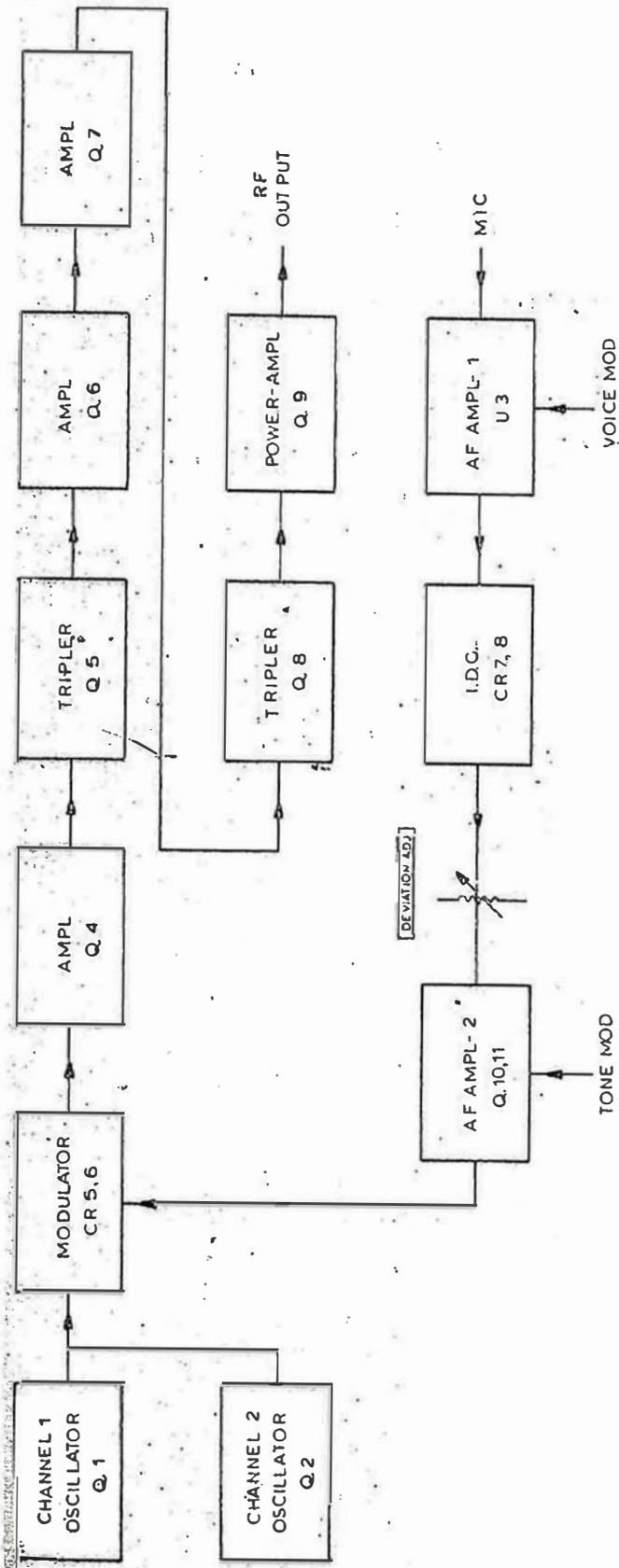
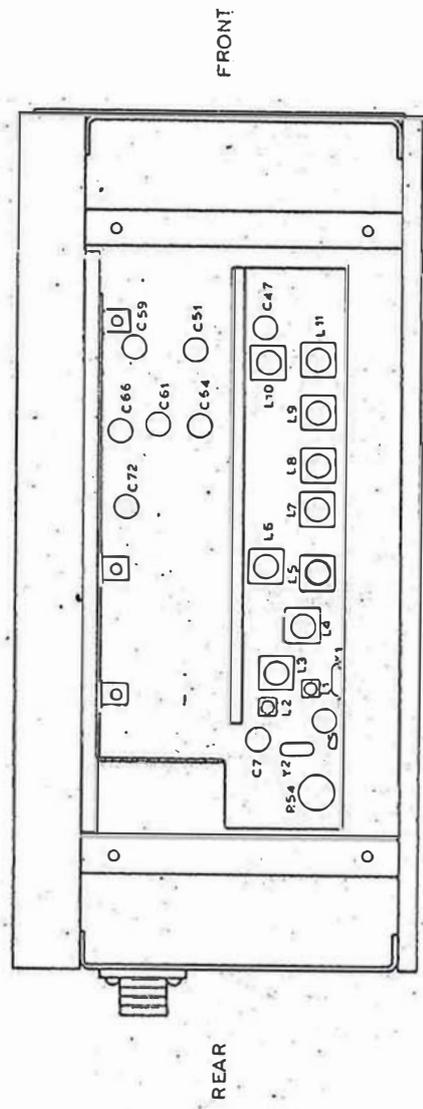


Fig. 324. DIAGRAMA DE BLOQUES Y UBICACION DE PARTES PARA ALINEAMIENTO DEL TRANSMISOR UHF MOD. 9T904B MARCA. WR COMMUNICATIONS



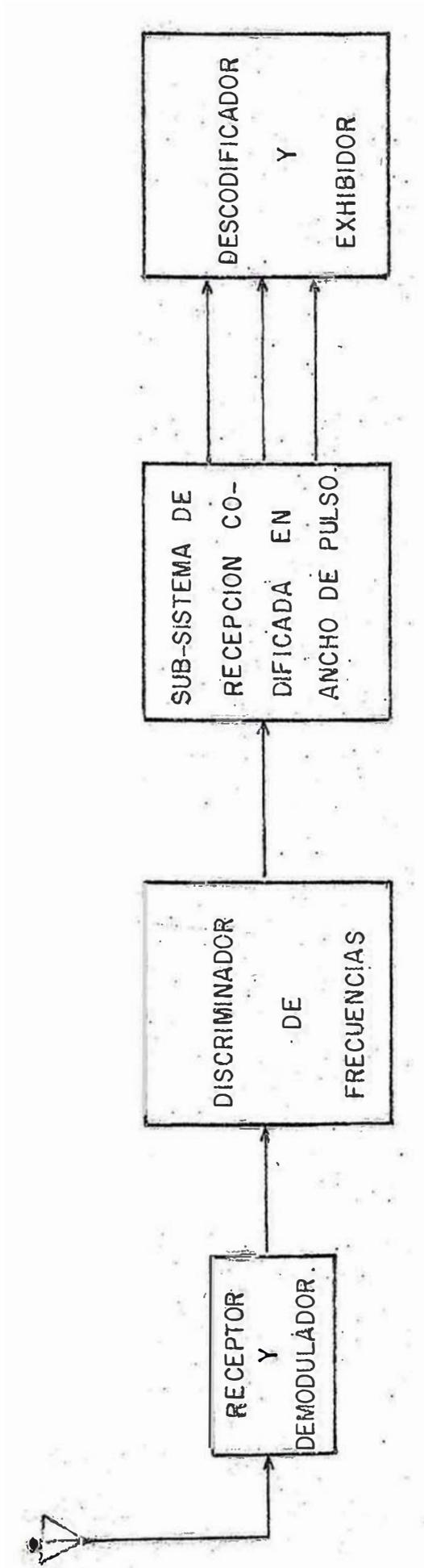


Fig. 3.25 .ESQUEMA DE BLOQUES DE LA UNIDAD RECEPTORA .

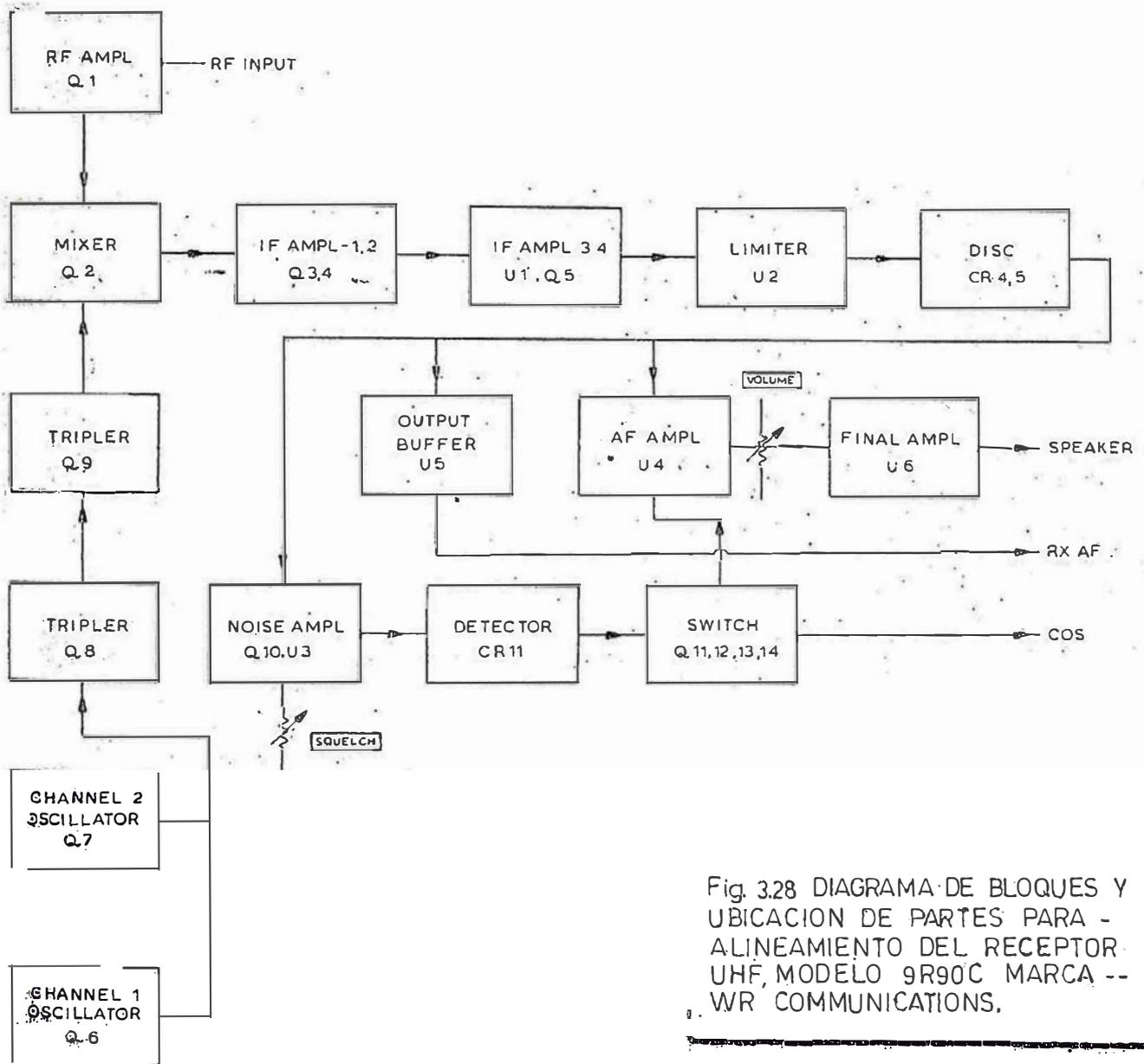
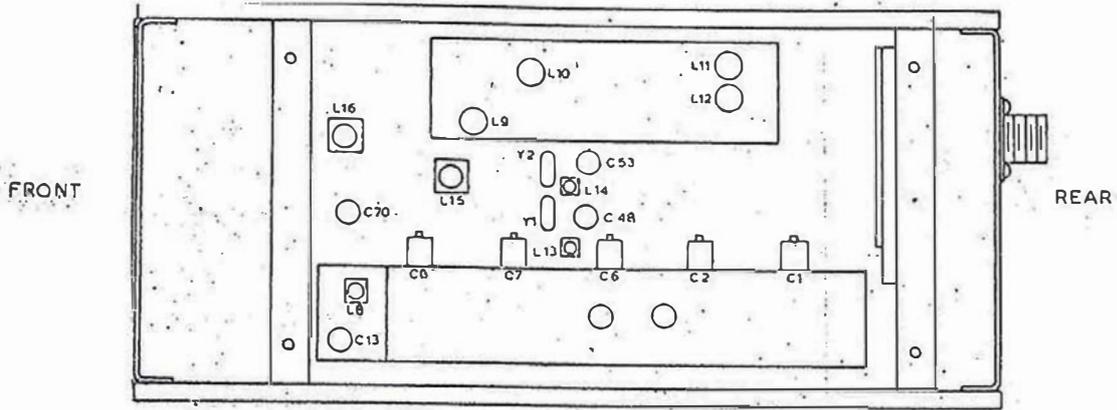


Fig. 328 DIAGRAMA DE BLOQUES Y UBICACION DE PARTES PARA ALINEAMIENTO DEL RECEPTOR UHF, MODELO 9R90C MARCA -- WR COMMUNICATIONS.

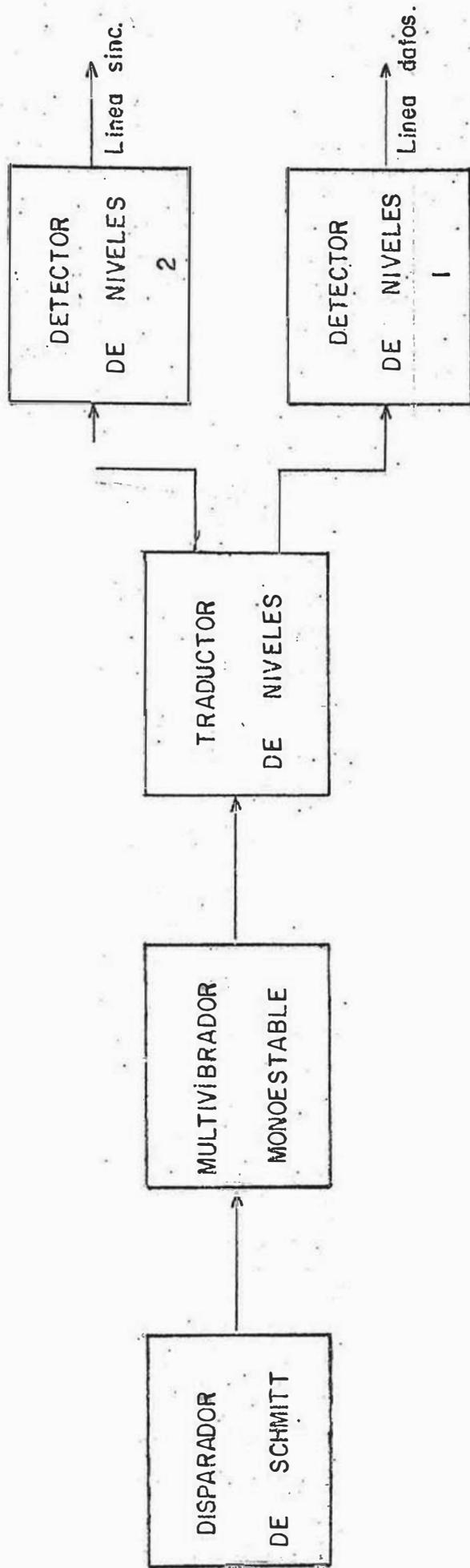


Fig. 3.29 ESQUEMA DE BLOQUES DEL DISCRIMINADOR DE FRECUENCIAS.

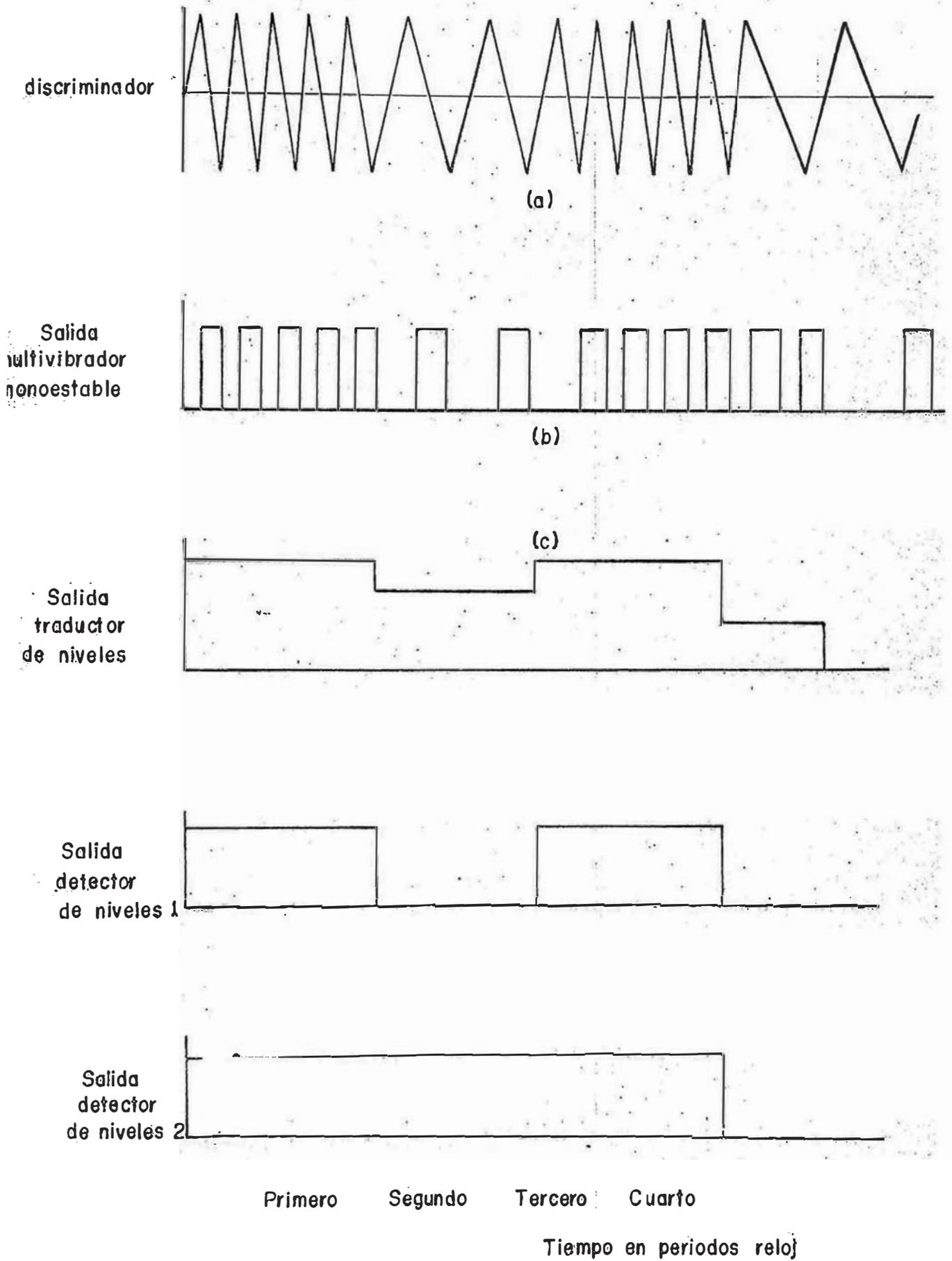


Fig. 3.30 FORMAS DE ONDAS DEL DISCRIMINADOR DE FRECUENCIAS.

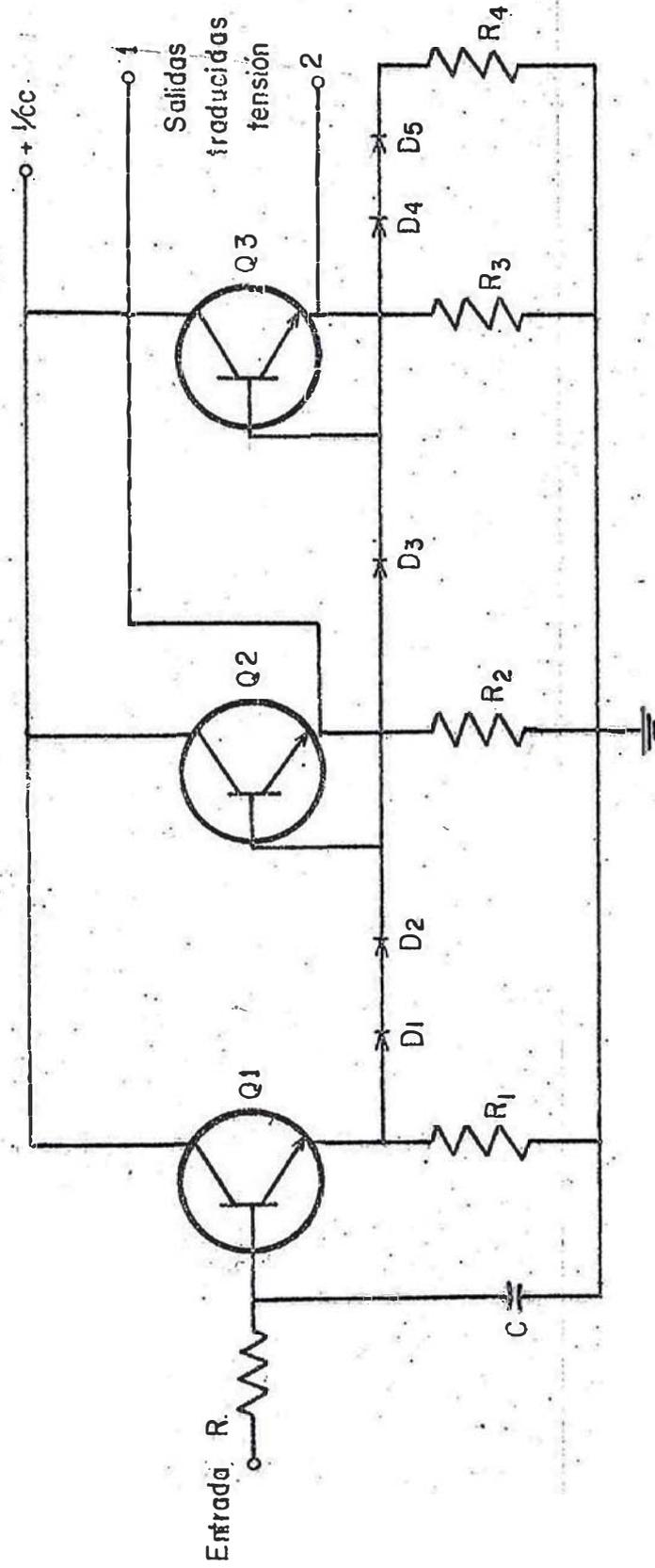


Fig. 3.31 CIRCUITO TRADUCTOR DE NIVELES.

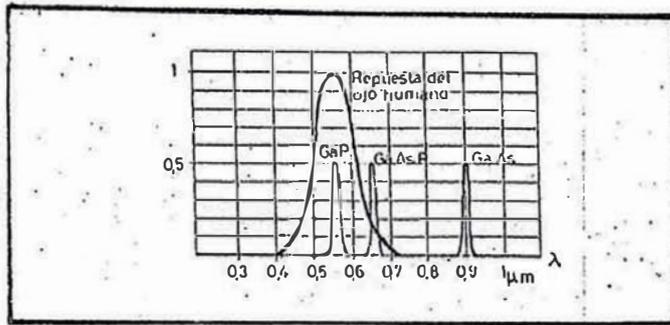


FIG. 3.32 ESPECTROS DE EMISION DE DISTINTOS DIODOS EMISORES DE LUZ (LED)

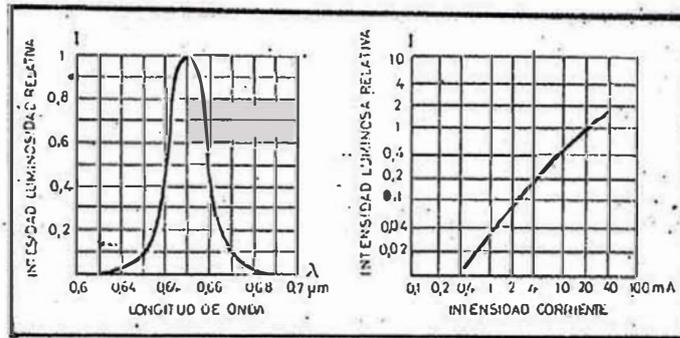


FIG. 3.33 CURVAS CARACTERISTICA DE UN LED.

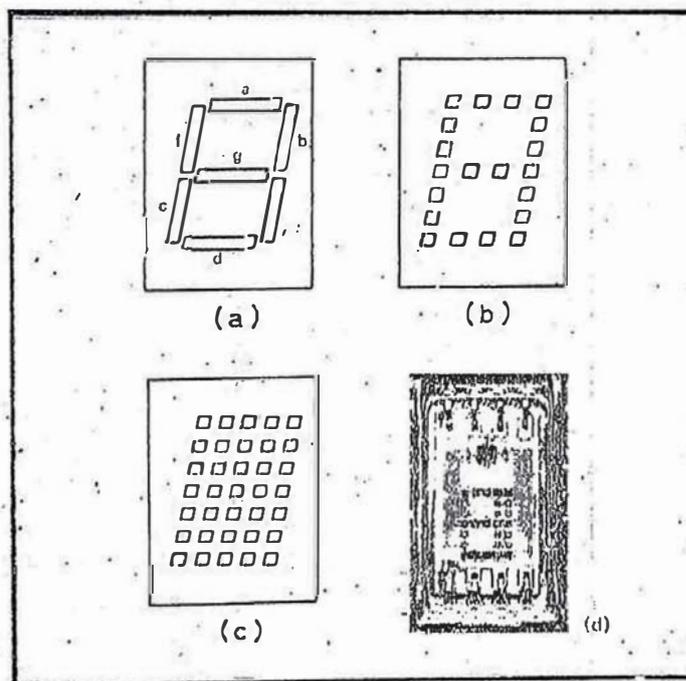


FIG. 3.34 TIPOS INDICADORES NUMERICOS LED

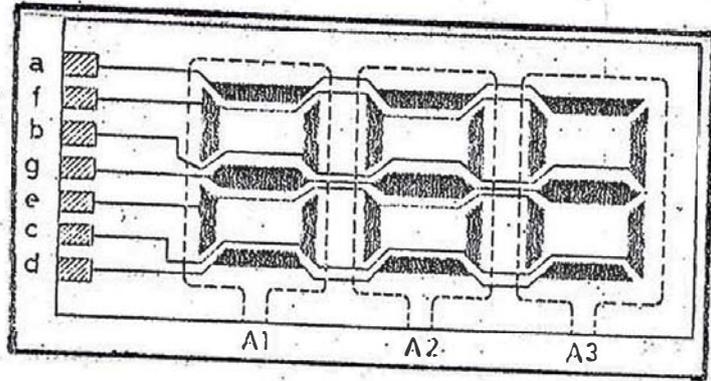


FIG. 3.35 INDICADOR NUMERICO POR CRISTAL LIQUIDO

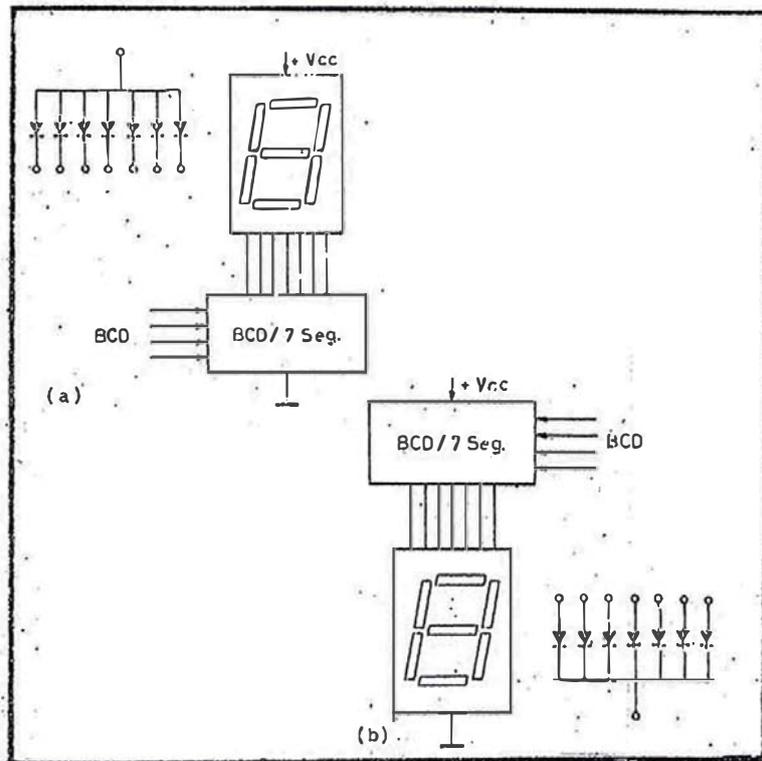
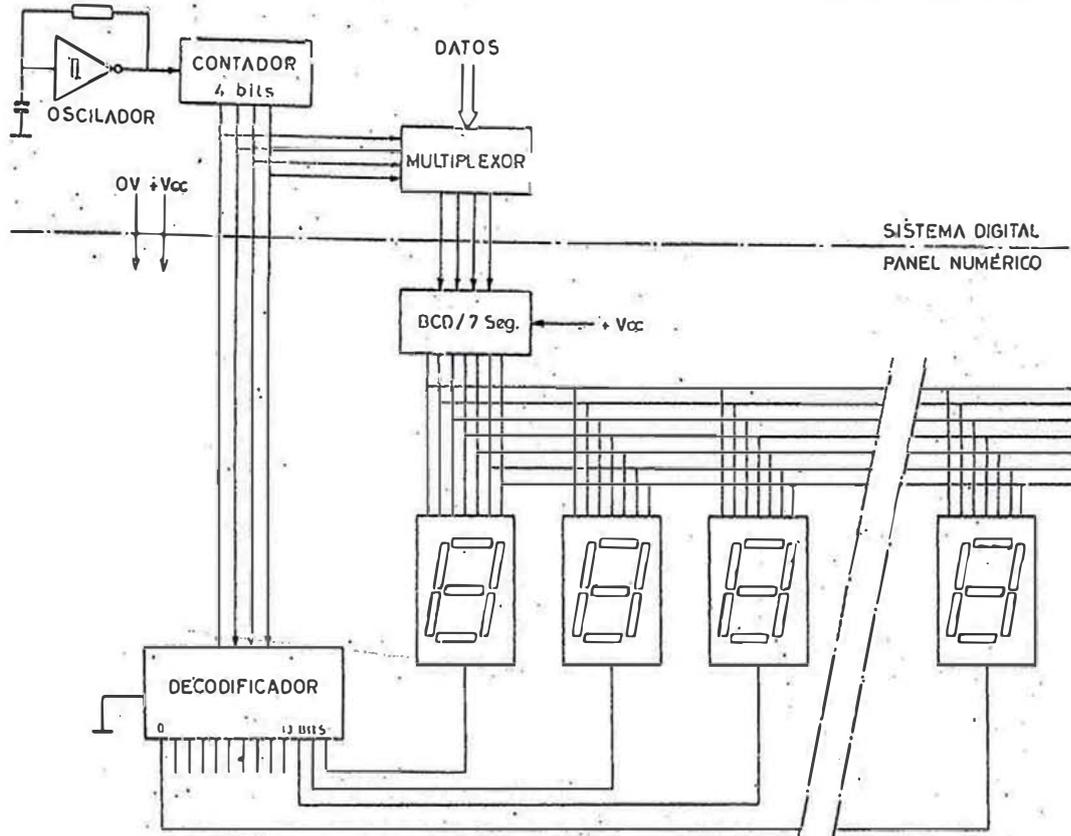


FIG. 3.36 TIPOS DE INDICADORES NUMERICOS LED (a) ANODO COMUN (b) CATODO COMUN



3.37 ALIMENTACION MULTIPLEXADA DE INDICADORES LED CON CATODO COMUN

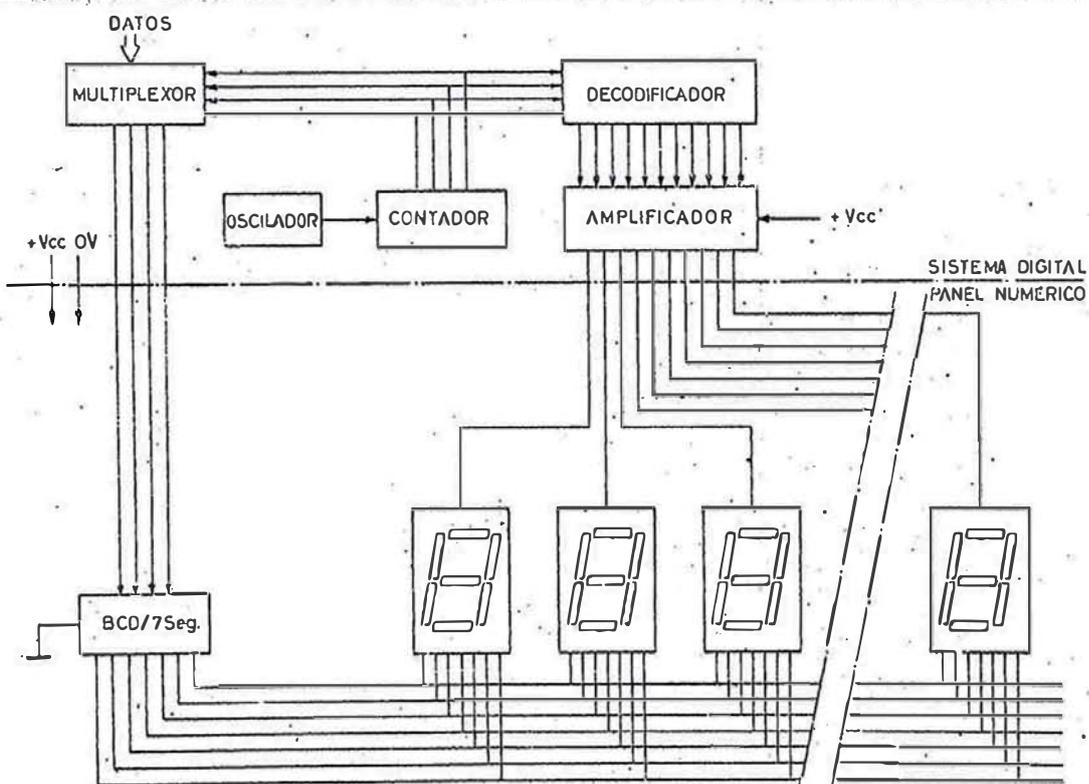


FIG. 3.38 ALIMENTACION MULTIPLEXADA DE INDICADORES LED DE ANODO COMUN

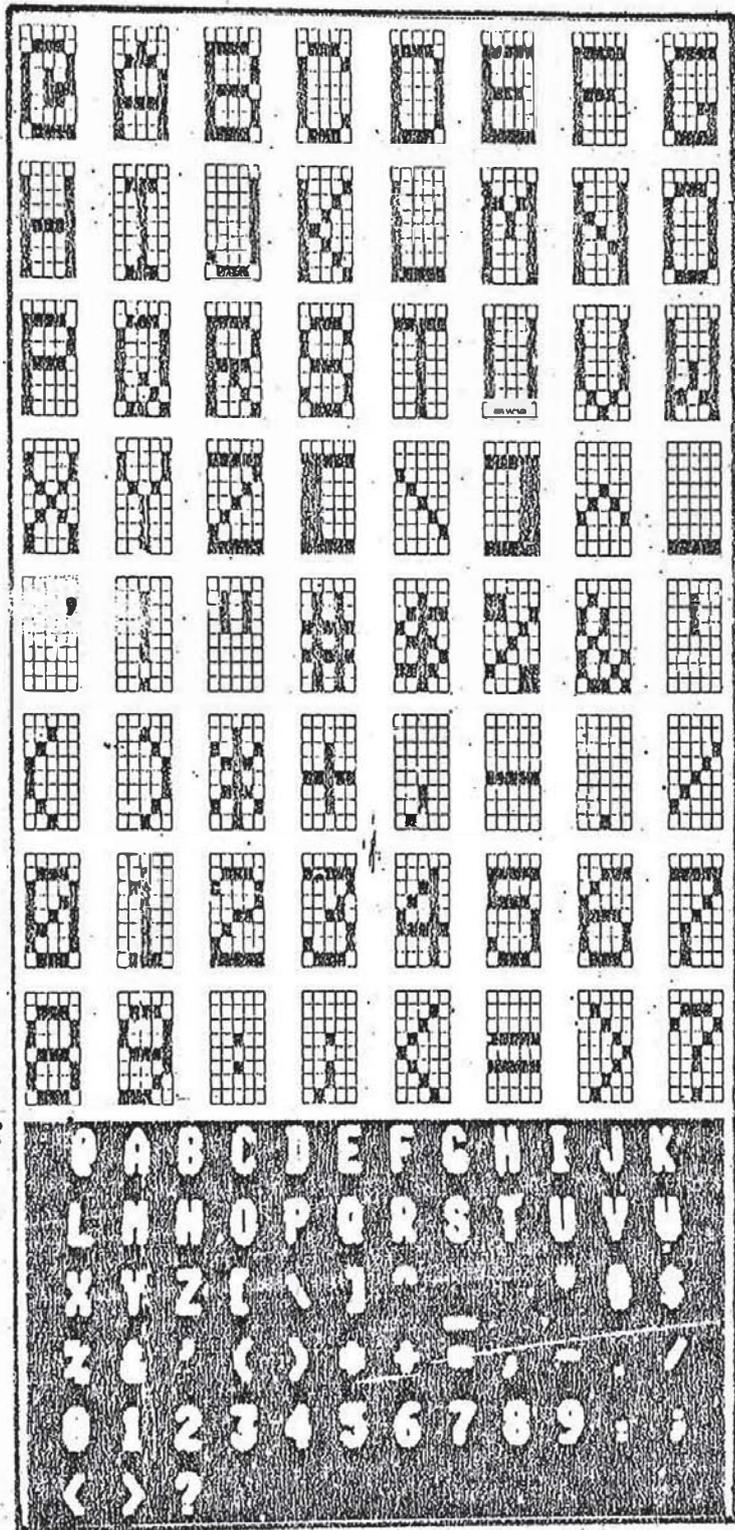


FIG. 3.39 REPRESENTACION ALFANUMERICA POR MATRIZ DE 5 x 7 PUNTOS

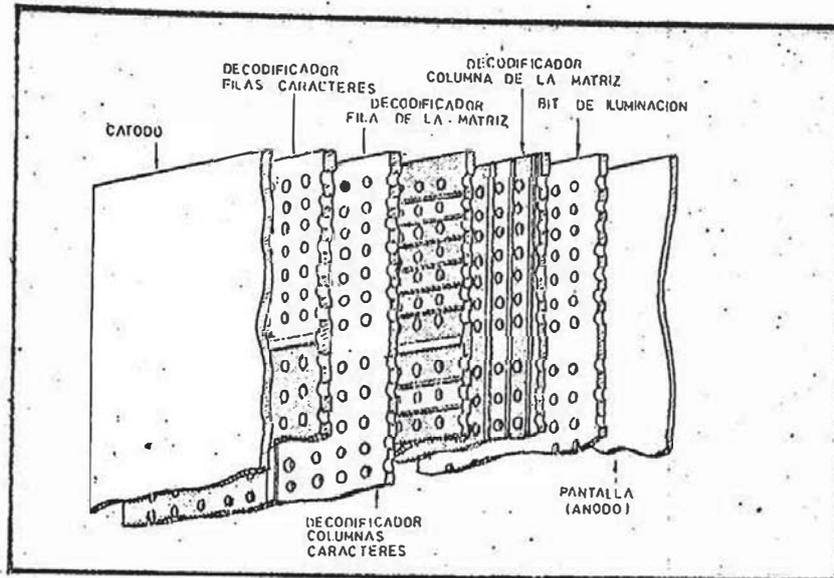


FIG. 3.40 PANEL DE PLASMA DE DIRECCIONAMIENTO PUNTO A PUNTO

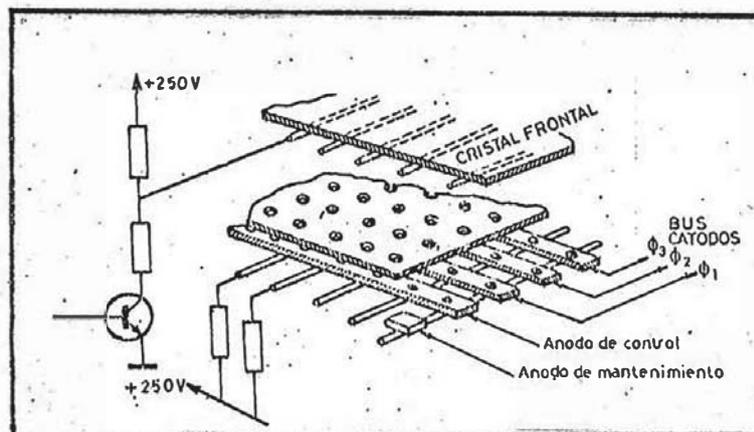


FIG. 3.41 PANEL DE PLASMA DE ENCENDIDO POR BARRIDO SECUENCIAL

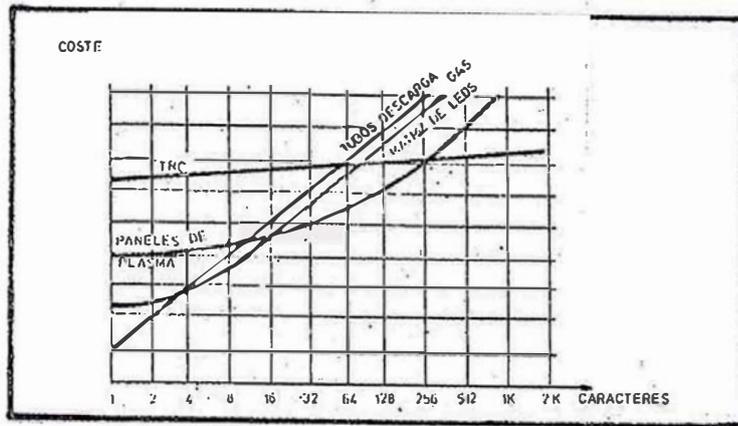
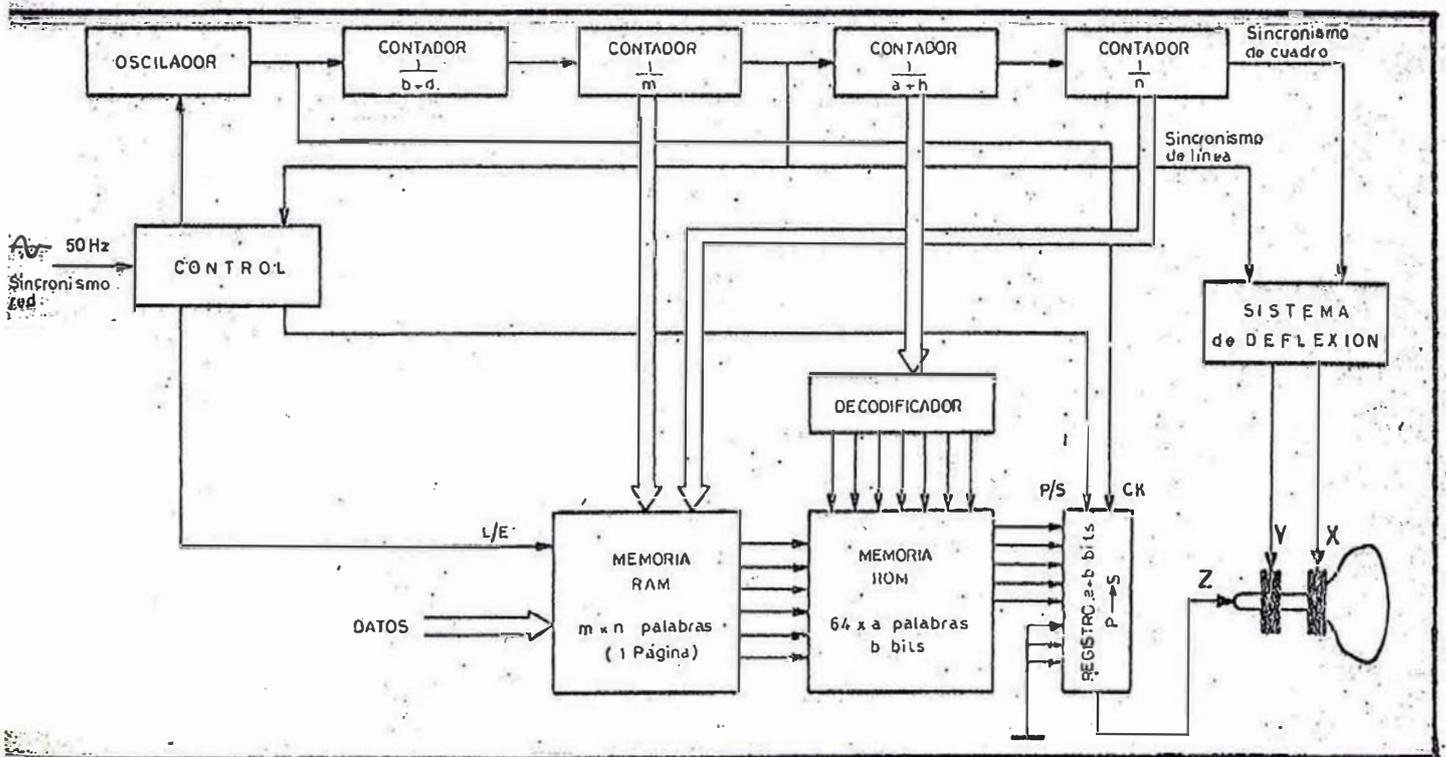


FIG. 342. COSTE POR NUMERO DE CARACTERES A VISUALIZAR POR DISTINTOS METODOS



3.43 ESQUEMA BASICO DE UN DISPLAY ALFANUMERICO (MEMORIA DE PAG. RAM)

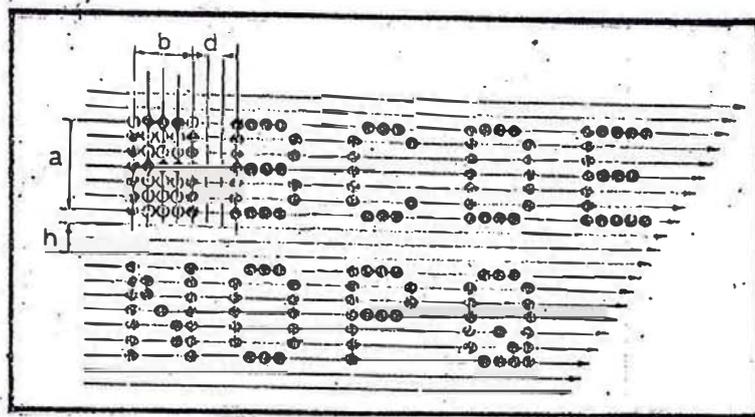
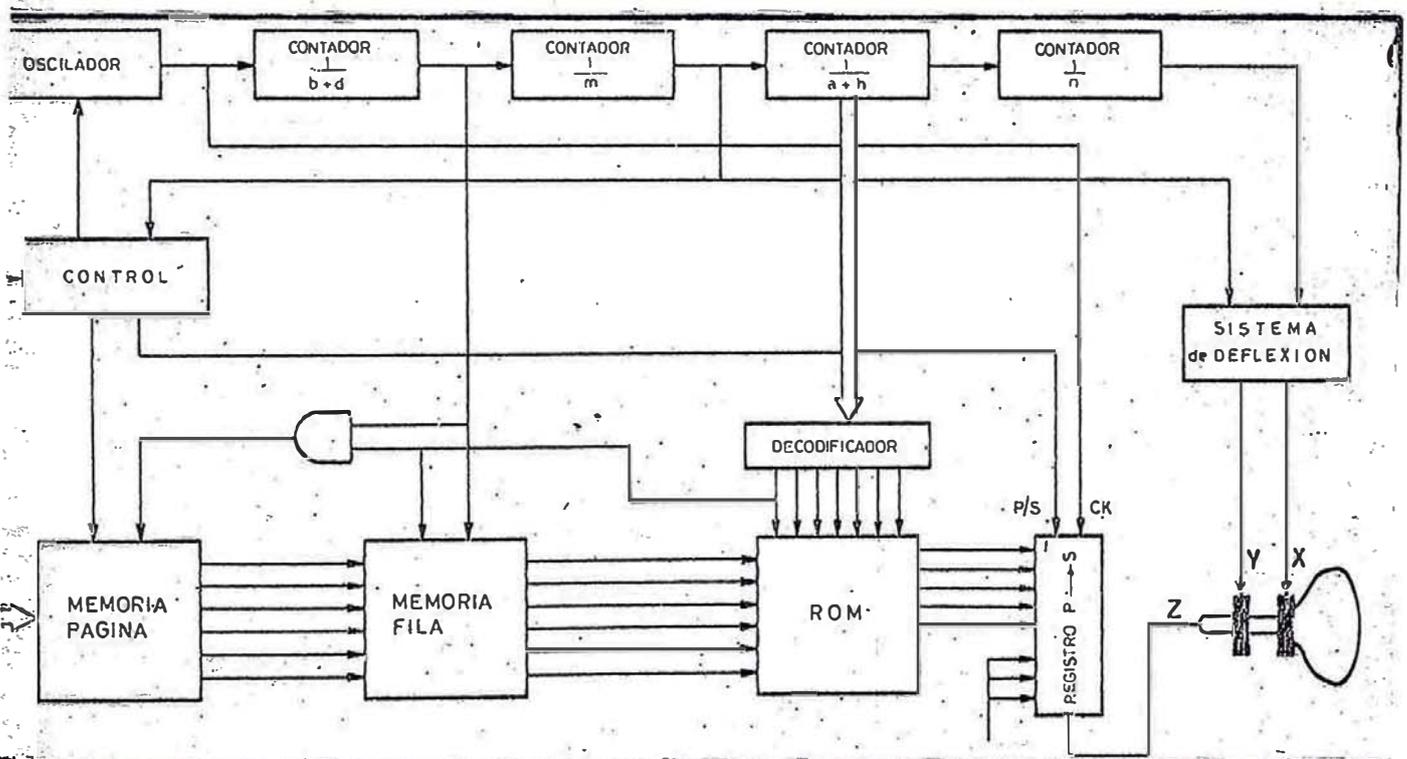


FIG. 3.44 ESPACIADO ENTRE CARACTERES EN LA PANTALLA



3.45 ESQUEMA BASICO DE UN DISPLAY ALFANUMERICO (CON MEMORIA DE CIRCULACION)

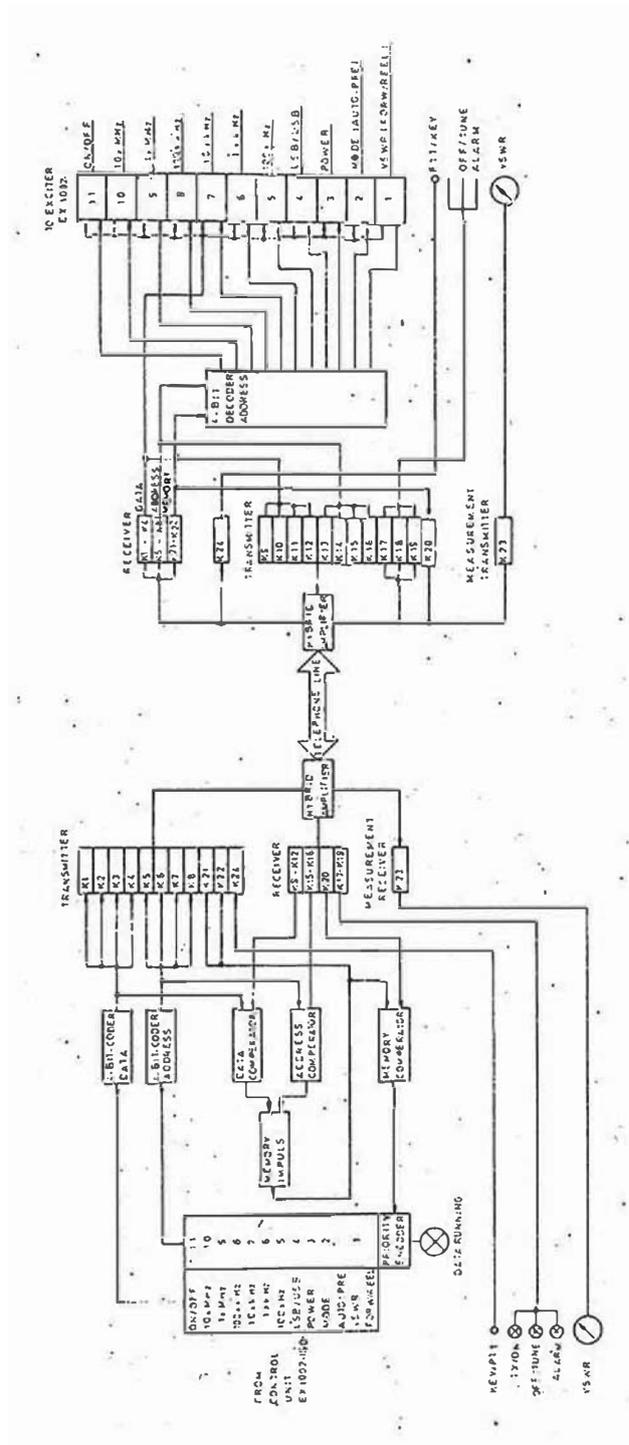


Fig. 3.46 DIAGRAMA DE BLOQUES DEL CONTROL REMOTO DE DOS HILOS PARA TRANSMISOR.

3.2. COMPONENTES

3.2.1 Componentes del Sistema de Transmisión

<u>SIMBOLO</u>	<u>COMPONENTE</u>	<u>USO</u>	<u>DESCRIPCION</u>
$R_1$	Resistencia	Tiempo del Monostable NO. 1	10 KOHM, 1/4 W, 5%
$R_2$	"	Tiempo del Monostable NO. 2	10 KOHM, 1/4 W, 5%
$R_3$	"	Tiempo del Monostable No 3	47 KOHM, 1/4 W, 5%
$R_4$	"	Para Clear	1 KOHM, 1/4 W, 5%
$R_{c1}$	"	Tiempo de Reloj	33 KOHM, 1/4 W, 5%
$R_{c2}$	"	Tiempo de Reloj	220 OHM 1/4 W, 5%
$R$	"	Estabilizador de la onda de salida	1 KOHM, 1/4 W 5%
$C_1$	Condensador	Tiempo del Monostable NO. 1	0.68 uF, 50 V
$C_2$		Tiempo del Monostable NO. 2	0.15 uF, 50 V
		Tiempo del Monostable NO 3	0.68 uF 50 V
$C_t$	"	Tiempo del Reloj	0.1 uF, 100 V
$C_v$	"	Control de Tensión	0.01 uF 50 V

$U_1, U_2$  : IC 74166 8-BIT SHIFT REGISTERS

$U_3, U_8$  : IC 74123 RETRIGGERABLE MONO STABLE MULTIVIBRATORS

$U_4, U_7$  : IC 7400 QUADRUPLE 2-INPUT POSITIVE NAND GATES

$U_5, U_6$  : IC 7493A 4-BIT BINARY COUNTERS

$U_9$  : IC 555 TIMER

### 3.2.2 Componentes del Sistema de Recepción

SIMBOLO	COMPONENTE	USO	DESCRIPCION
	Resistencia	Nivel Positivo a En	10 KOHM, 1/4 W, 5%
		trada Serie	
	"	Nivel Positivo a	10 KOHM 1/4 W, 5%
		Clear de Registro	
R <sub>3</sub>	"	Nivel Positivo a En	10 KOHM, 1/4 W, 5%
		trada Serie de Regis	
		tro	
	"	Nivel Positivo a	10 KOHM, 1/4 W, 5%
		Clear	
	"	Nivel Positivo a	10 KOHM, 1/4 W, 5%
		Clear Monostable N 1	
R <sub>6</sub>	"	Nivel Positivo a	10 KOHM, 1/4 W, 5%
		Clear Monostable N 2	
	"	Nivel Positivo a	10 KOHM, 1/4 W, 5%
		Clear del registro de	
		Corrimiento V <sub>5</sub>	
	"	Nivel Positivo a	10 KOHM, 1/4 W, 5%
		Clear del Registro de	
		Corrimiento V <sub>6</sub>	
R <sub>9</sub>	"	Tiempo del Monosta	10 KOHM, 1/4 W, 5%
		ble NO. 1	

$R_{10}$  Tiempo del Monostable 10 KOHM, 1/4 W, 5%  
NO. 2

$C_1$  Condensador Tiempo del Monostable 0.47 uF, 50 V.  
NO. 1

$C_2$  " Tiempo del Monostable 0.056 uF, 60 V  
NO. 2

$U_1, U_2$  : IC 74164 8 BIT PARALLEL OUT SERIAL SHIFT  
REGISTERS

$U_3$  : IC 74123 RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

$U_4$  : IC 7400 QUADRUPLE 2 INPUT POSITIVE NAND GATES

$U_5, U_6$  IC 74199 8 BIT SHIFT REGISTERS

### 3.2.3 Oscilación de Onda Cuadrada

<u>SIMBOLO</u>	<u>COMPONENTE</u>	<u>USO</u>	<u>DESCRIPCION</u>
$R_1$	Resistencia	Constante de Tiempo Carga	50 KOHM, 1/2 W, 10%
$R_2$	"	Constante de Tiempo de Descarga	220 OHM, 1/2 W, 10%
$R_0$	"	Mejora Salida del Oscilador	1 KOHM, 1/2 W, 10%
$C_1$	Condensador	Control de Tensión	0.01 uF, 30 V.
$C_2$	"	Carga y Descarga del Oscilador	0.1 uF, 50 V.
CT	335	TIMER (CRONOMETRADOR)	

### 3.2.4 Inversor Lógico

$R_b$	Resistencia	Límite Corriente de Base	1 KOHM, 1/2 W 10%
R	"	Resistencia de Carga	2.7 KOHM, 1/2 W. 10%
$T_1$	Transistor NPN	Inversor	AC 123 A

### 3.2.5 Fuente de Alimentación

<u>SIMBOLO</u>	<u>COMPONENTE</u>	<u>DESCRIPCION</u>
R <sub>a</sub>	resistencia	47 KOHM, 1/2 W, 10%
R <sub>b</sub>	"	10 KOHM CONTROL
R <sub>c</sub>	"	47 OHM, 1/2 W, 10%
R <sub>d</sub>	"	19.95 KOHM, 1/2 W, 1%
R <sub>1</sub>	"	33 KOHM, 1/2 W, 10%
R <sub>2</sub>	"	4700 OHM, 1/2 W, 10%
R <sub>3</sub>	"	3900 OHM, 1/2 W, 10%
R <sub>4</sub>	"	820 OHM, 1/2 W, 10%
R <sub>5</sub>	"	1500 OHM 1 W, 10%
R <sub>6</sub>	"	1 KOHM, 1/2 W, 10%
R <sub>7</sub>	"	555 OHM, 1/4 W, 1%
R <sub>8</sub>	"	470 OHM, 1/2 W, 5%
R <sub>9</sub>	"	1.1 OHM 3 W, 5%
R <sub>10</sub>	"	2 KOHM, 1/2 W, 5%
R <sub>11</sub>	"	2 KOHM, 1/2 W, 5%
R <sub>12</sub>	"	1200 OHM, 1 W, 10%
R <sub>13</sub>	"	10 KOHM, 1/2 W, 10%
R <sub>14</sub>	"	390 OHM, 1/2 W, 10%
R <sub>15</sub>	"	500 OHM CONTROL
R <sub>16</sub>	"	470 OHM, 1/2 W, 5%
R <sub>17</sub>	"	33 KOHM, 1/2 W, 5%
R <sub>18</sub>	"	2400 OHM, 1/2 W, 5%

R <sub>19</sub>	"	33 KOHM 1/2 W, 5%
R <sub>20</sub>	"	62 KOHM, 1/2 W, 5%
R <sub>21</sub>	"	12.2 KOHM 1/2 W 1%
R <sub>22</sub>	"	5 KOHM, 1/2 W, 1%

### CONDENSADORES

CA	0.005 uF, 1.4 Kv DISCO
CB	0.01 uF DISCO
C <sub>1</sub>	0.1 uF
C <sub>2</sub>	50 uF ELECTROLITICO
C <sub>3</sub>	2000 uF ELECTROLITICO
C <sub>4</sub>	50 uF ELECTROLITICO
C <sub>5</sub>	10 uF ELECTROLITICO
C <sub>6</sub>	100 PF DISCO
C <sub>7</sub>	0.05 uF DISCO
C <sub>8</sub>	50 uF ELECTROLITICO
C <sub>9</sub>	10 uF ELECTROLITICO

### DIODOS

D <sub>1</sub>	IN 4002
D <sub>2</sub>	IN 4002
D <sub>3</sub>	IN 4002
D <sub>4</sub>	IN 4002
D <sub>5</sub>	IN 4002
D <sub>6</sub>	IN 4002

D <sub>7</sub>	IN 4002
ZD <sub>1</sub>	DO - 7 ZENER
ZD <sub>2</sub>	IN 716A ZENER
ZD <sub>3</sub>	PS 18775 ZENER

TRANSISTORES

Q	MJ 2841
Q <sub>1</sub>	MPSA 20
Q <sub>2</sub>	X 29A829
Q <sub>3</sub>	MPSA 42
Q <sub>4</sub>	MPSA 20
Q <sub>5</sub>	MPSA 20
Q <sub>6</sub>	X 29A829
Q <sub>7</sub>	T1S 87
Q <sub>8</sub>	T1S 87

TRANSFORMADOR T<sub>1</sub> : 220 Vac 38 Vac con punto medio

MEDIDOR : M<sub>1</sub>

FUSIBLE F<sub>1</sub> : 1/2 AMP

REGULADOR DE 12 VDC a 5 VDC

DZ : DIODO ZENER 5.6 V, 1 W.

RG<sub>1</sub> : 560 OHM 1/2 W. 10%

RG<sub>2</sub> : 1 KOHM 1/2 W. 10%

TRANSISTOR

BD 135

12.6 COMPONENTES DEL TRANSMISOR UHF, MODELO 9T90B4, MARCA WR COMMUNICATIONS

C1	10 pF ceramic NPO			24.0209		1
C2	33 pF ceramic N150			24.0801		2
C3A	33 pF ceramic N150			24.0801		3
C3B	33 pF ceramic N150			24.0801		4
C3C	27 pF ceramic N150			24.0751		5
C4	4700 pF ceramic			24.2104		6
C5	20 pF ceramic adj			29.0257		7
C6	4700 pF ceramic			24.2104		8
C7	20 pF ceramic adj			29.0257		9
C8	10 pF ceramic NPO			24.0209		10
C9	33 pF ceramic N150			24.0801		11
C10	4700 pF ceramic			24.2104		12
C11	4700 pF ceramic			24.2104		13
C12	68 pF ceramic N150			24.0852		14
C13A	27 pF ceramic N150			24.0751		15
C13B	27 pF ceramic N150			24.0751		16
C13C	18 pF ceramic N150			24.0748		17
C14	3 pF ceramic NPO			24.0203		18
C15	1000 pF ceramic			24.3171		19
C16A	10 pF ceramic NPO			24.0209		20
C17	1 pF ceramic NPO			24.0201		21
C18	5 pF ceramic NPO			24.0205		22
C19	4700 pF ceramic			24.2104		23
C20	4.7 uF elect. 25V			27.0023		24
C21A	10 pF ceramic NPO			24.0209		25
C22	15 pF ceramic NPO			24.0254		26
C23	68 pF ceramic N150			24.0852		27
C24A	15 pF ceramic NPO			24.0254		28
C24E	15 pF ceramic NPO			24.0254		29
C25	0.01 uF ceramic			24.2152		30
C26	0.01 uF ceramic			24.2152		31
C27	68 pF ceramic N150			24.0852		32
C28	33 pF ceramic N150			24.0801		33
C29	1000 pF ceramic			24.3171	2	34
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

C30A	10 pF ceramic NPO			24.0209		35
C30B	10 pF ceramic NPO			24.0209		36
C30C	8 pF ceramic			24.0208		37
C31	4700 pF ceramic			24.2104		38
C32	1 pF ceramic NPO			24.0201		39
C33	10 pF ceramic NPO			24.0209		40
C34A	22 pF ceramic N150			24.0750		41
C34B	22 pF ceramic N150			24.0750		42
C34C	10 pF ceramic N150			24.0701		43
C35	1000 pF ceramic			24.3171	2	44
C36	4.7 uF elect. 25V			27.0023		45
C37	4700 pF ceramic			24.2104		46
C38A	15 pF ceramic NPO			24.0254		47
C38B	15 pF ceramic NPO			24.0254		48
C38C	12 pF ceramic NPO			24.0210		49
C39	1 pF ceramic NPO			24.0201		50
C40A	15 pF ceramic NPO			24.0254		51
C40B	10 pF ceramic NPO			24.0209		52
C40C	8 pF ceramic NPO			24.0208		53
C41	0.01 uF ceramic			24.2152		54
C42A	15 pF ceramic NPO			24.0254		55
C42B	10 pF ceramic NPO			24.0209		56
C42C	8 pF ceramic NPO			24.0208		57
C43	0.01 uF ceramic			24.2152		58
C44	10 uF elect. 16V			26.0028		59
C45	0.01 uF ceramic			24.2152		60
C46	18 pF ceramic NPO			24.0255		61
C47	20 pF ceramic adj			29.0257		62
C48	18 pF ceramic NPO			24.0255		63
C49	47 pF ceramic NPO			24.0303		64
C50	5 pF ceramic NPO			24.0205		65
C51	20 pF ceramic adj N750			29.0256		66
C52	6800 pF ceramic			24.2180		67
C53	1000 pF feedthrough			28.0001		68
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

C54	4.7 uF tant. 25V			26.0042		69
C55	100 uF elect. 16V			27.0014		70
C56	100 uF elect. 16V			27.0014		71
C57	0.01 uF ceramic			24.2152		72
C58A	10 pF ceramic NPO			24.0209		73
C58B	5 pF ceramic NPO			24.0205		74
C58C	5 pF ceramic NPO			24.0205		75
C59	13 pF ceramic adj N470			29.0254		76
C60	1 pF ceramic NPO			24.0201		77
C61	6 pF ceramic adj N33			29.0253		78
C62	1 pF ceramic NPO			24.0201		79
C63	1 pF ceramic NPO			24.0201		80
C64	6 pF ceramic adj N33			29.0253		81
C65	5 pF ceramic NPO			24.0205		82
C66	20 pF ceramic adj			29.0257		83
C67	22 pF ceramic chip			24.2200		84
C68	22 pF ceramic chip			24.2200		85
C69	0.01 uF ceramic			24.2152		86
C70	4.7 uF tant. 25V			26.0042		87
C71	1000 pF feedthrough			28.0001		88
C72	12 pF ceramic NPO			29.0253		89
C73	12 pF ceramic NPO			24.0210		90
C74	6 pF ceramic NPO			24.0206		91
C75	4 pF ceramic NPO			24.0204		92
C76	10 pF ceramic NPO			24.0209		93
C77	10 pF ceramic NPO			24.0209		94
C78	1000 pF ceramic			24.3171		95
C79	5 pF ceramic NPO			24.0205		96
C80	0.01 uF ceramic			24.2152		97
C81	0.01 uF ceramic	Kemet	C320C103M1R5CA	24.4044		98
C82	1.5 uF tant. 35V			26.1032		99
C83	100 pF ceramic	Kemet	C312C101M2G5CA	24.4040		100
C84	0.01 uF polyester	Phil	344ABA10K	24.4080		101
C85	4.7 uF tant. 25V			26.1021		102
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

C86	1.5 uF tant. 35V			26.1032		103
C87	0.68 uF tant. 35V			26.1031		104
C88	0.033 uF polyester			24.3313		105
C89	0.047 uF polyester			24.3314		106
C90	0.033 uF polyester			24.3313		107
C91	0.033 uF polyester			24.3313		108
C92	47 uF tant. 6.3V			26.0015		109
C93	0.068 uF polyester			24.3315		110
C94	4.7 uF elect. 25V			27.0023		111
C95	0.47 uF tant. 35V			26.0049		112
C96	2200 pF polyester			24.3302		113
C97	0.022 uF ceramic	Kemet	C330C223M1R5CA	24.4050		114
C98	0.33 uF tant. 35V	Kemet	T368A334M035AS	26.1029		115
C99	0.33 uF ceramic	Kemet	C330C334M5U1CA	24.4051		116
C100	0.1 uF ceramic	Kemet	C320C104M5R5CA	24.4045		117
C101	1000 pF feedthrough			28.0001		118
C102	1000 pF feedthrough			28.0001		119
C103	0.1 uF ceramic	Kemet	C320C104M5R5CA	24.4045		120
C104	0.33 uF ceramic	Kemet	C330C334M5U1CA	24.4051		121
C105	1000 pF feedthrough			28.0001		122
C106	1000 pF "			"		123
C107	1000 pF "			"		124
C108	1000 pF "			"		125
C109	1000 pF "			"		126
C110	1000 pF "			"		127
C111	1000 pF "			"		128
C112	1000 pF "			"		129
C113	470 pF ceramic	Kemet	C312C471M2R5CA	24.4042		130
C114	470 pF ceramic	Kemet	C312C471M2R5CA	24.4042		131
C115	4700 pF ceramic	Gencor	CKD09YE472M50	24.2104		278
C116	3.3 pF ceramic			24.0203A		279
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

CH1	5.6 mH molded			31.0436		132
CH2	5.6 mH molded			31.0436		133
CH3	680 uH molded			31.0485		134
CR1	Si		1S1008J	37.1650		135
CR2	Si		1S1008J	37.1650		136
CR3	Ge		1N60	37.0100		137
CR4	Ge		1N60	37.0100		138
CR5	Si		1S2699A	37.2000		139
CR6	Si		1S289A	37.2000		140
CR7	Si		1S2473	37.1900		141
CR8	Si		1S2473	37.1900		142
CR9	LED, orange	GI	MV5153	58.0022		143
CR10	Si		1S2473	37.1900		
CR11	Diode Si			37.0600		
CR12	Diode Si			37.0600		
J1	coaxial UHF panel	Amph	50-239	33.1502		144
J2	14-pin, panel	Amph	57-20140	33.1560		145
J3	4-pin, panel			33.0300		146
L1	coil, adj			31.0725		147
L2	"			31.0725		148
L3	"			31.0726		149
L4	"			31.0722		150
L5	"			31.0700		151
L6	"			31.0701		152
L7	"			31.0702		153
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

L8	coil, adj			31.0703	154
L9	"			31.0704	155
L10	"			31.0705	156
L11	"			31.0706	157
L12	coil, wound over R29			31.0707	158
L13	coil, air			31.0708	159
L14	coil, wound over R32			31.0730	160
L15	coil, air			31.0709	161
L16	coil, air			31.0720	162
L17	90 mH molded			31.0401	163
L18	90 mH molded			31.0401	164
L19	coil, air			31.0710	165
L20	coil, air			31.0711	166
L21	ferrite bead	Phil	5695065/3B	31.1060	167
L22	coil, straight wire			31.0728	168
L23	coil, straight wire 22AWG			31.0916	169
L24	coil, air			31.0716	170
L25	coil, air			31.0717	171
L26	coil, air			31.0723	172
L27	coil, air			31.0724	173
L28	coil, air			31.0721	174
L29	coil, air 0.187" ID 1T 22AWG			31.0915	280
P1	15-pin, chassis	Amph	133-051-21	33.1100	175
Q1	NPN		2SC920	64.0940	176
Q2	NPN		2SC920	64.0940	177
Q3	NPN		2SC460	64.0683	178
Q4	NPN		2SC1906	64.1500	179
Q5	NPN		2SC1906	64.1500	180
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty Item

Q6	NPN		2SC1906	64.1500		181
Q7	NPN HF		2SC998	64.0984		182
Q8	NPN HF		2SC2131	64.1679		183
Q9	NPN HF power		2SC2284	64.1700		184
Q10	NPN		2SC945	64.0960		185
Q11	NPN		2SC945	64.0960		186
Q12	PNP	Mot.	2N3906	64.0122		187
R1	8.2K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2822		188
R2	3.3K "	"	"	55.2332		189
R3	15K "	"	"	55.2153		190
R4	820 "	"	"	55.2821		191
R5	8.2K "	"	"	55.2822		192
R6	3.3K "	"	"	55.2332		193
R7	15K "	"	"	55.2153		194
R8	1K $\frac{1}{4}$ W 10% tol.	IRC	GBT 1/4	55.5102		195
R9	68K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2683		196
R10	3.3K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2332		197
R11	1K $\frac{1}{4}$ W 10% tol.	IRC	GBT 1/4	55.5102		198
R12	3.3K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2332		199
R13	4.7K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2472		200
R14	33 K "	"	"	55.2333		201
R15	150 "	"	"	55.2151		202
R16	47 "	"	"	55.2470		203
R17	47K "	"	"	55.2473		204
R18	2.2K "	"	"	55.2222		205
R19	150 "	"	"	55.2151		206
R20	33K "	"	"	55.2333		207
R21	47 "	"	"	55.2470		208
R22	10K $\frac{1}{2}$ W 10% tol.	IRC	GBT 1/4	55.5103		209
R23	680 $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2681		210
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

R24	22	1/2W 5% tol.	Rohm	R25J	55.2220	211
R25	47	"	"	"	55.2470	212
R26	120	"	"	"	55.2121	213
R27	1K	1/2W 10% tol.	"	"	55.2102	214
R28	0.5	1/2W 5% tol.			55.5508	215
R29	220	1/2W 10% tol.		with L12	31.0707	216
R30	100	1/2W 10% tol.	IRC	GBT 1/4	55.5101	217
R31	220	1W 5% tol.			57.0008	218
R32	10	1/2W 10% tol.		with L14	31.0730	219
R33	330	1/2W 10% tol.	IRC	GBT 1/4	55.5331	220
R34	0.5	1/2W 5% tol.			55.5508	221
R35	4.7	1/2W 5% tol. comp.			55.5479	222
R36	0.1	1W 10% tol.			57.0001	223
R37	22K	1/2W 10% tol.	IRC	GBT 1/4	55.5223	224
R38	560	1/2W 5% tol.	Rohm	R25J	55.2561	225
R39	3.3K	"	"	"	55.2332	226
R40	220K	"	"	"	55.2224	227
R41	43K	"	"	"	55.2433	228
R42	39K	"	"	"	55.2393	229
R43	3.9K	"	"	"	55.2392	230
R44	68K	"	"	"	55.2683	231
R45	22K	"	"	"	55.2223	232
R46	1K	"	"	"	55.2102	233
R47	100	"	"	"	55.2101	234
R48	150	"	"	"	55.2151	235
R49	15K	"	"	"	55.2153	236
R50	10K	"	"	"	55.2103	237
R51	100	"	"	"	55.2101	238
R52	10K	"	"	"	55.2103	239
R53	33K	"	"	"	55.2333	240
R54	4.7K	pot.			54.0150	241
R55	4.7K	1/2W 5% tol.	Rohm	R25J	55.2472	242
R56	33K	"	"	"	55.2333	243
R57	10K	"	"	"	55.2103	244
Ref	Description		Mfr	Mfr Part No	WR Part No	Qty Item

R58	4.7K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2472	245
R59	1K "	"	"	55.2102	246
R60	1K "	"	"	55.2102	247
R61	5K panel control	Clar.	388L 5K	54.5700	248
R62	2.2K $\frac{1}{2}$ W 2% tol.	IRC	RG07	56.0018	249
R63	5.1K $\frac{1}{2}$ W 2% tol.	IRC	RG07	56.0004	250
R64	300 $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2301	251
R65	5.1K $\frac{1}{2}$ W 2% tol.	IRC	RG07	56.0004	252
R66	4.7K $\frac{1}{2}$ W 2% tol.	IRC	RG07	56.0003	253
R67	3.3K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2332	254
R68	10K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2103	
RT1	2.2K posistor	Mur.	PTH60-222M	69.0002	255
RT2	2.2K posistor	Mur.	PTH60-222M	69.0002	256
RT3	2.2K posistor	Mur.	PTH60-222M	69.0002	
S1	toggle, panel ON-ON-ON	JBT	JMT-232	61.0802	257
TP1-8				33.0600	9 258
U1	4-term. reg.	Fair	UA78GUJC	41.2701	259
U2	4-term. reg.	Fair	UA78GKC	41.2700	260
U3	op. amp.	Mot.	MC1458CP1	41.1403	261
<b>Ref</b>	<b>Description</b>	<b>Mfr</b>	<b>Mfr Part No</b>	<b>WR Part No</b>	<b>Qty</b> <b>Item</b>



.7 COMPONENTES DEL RECEPTOR UHF, MODELO 9R 90C, MARCA WR COMMUNICATIONS

1	1 pF ceramic adj			29.0250		
2	1 pF ceramic adj			29.0250		
3	1000 pF ceramic			24.3171		
4	4700 pF ceramic			24.2104		
5	4700 pF ceramic			24.2104		
6	1 pF ceramic adj			29.0250		
7	1 pF ceramic adj			29.0250		
8	1 pF ceramic adj			29.0250		
9	1000 pF ceramic			24.3171		
C10	1000 pF ceramic			24.3171		
C11	0.01 uF ceramic			24.2152		
C12	0.5 pF ceramic NPO			24.0200		
C13	6 pF ceramic adj			29.0251		
C14	0.5 pF ceramic NPO			24.0200		
C15	4 pF ceramic NPO			24.0204		
C16	1000 pF feedthrough			28.0001		
C17	0.01 uF ceramic			24.2152		
C18	0.001 uF ceramic			24.3171		
C19	47 pF ceramic N220			24.1002		
C20	0.01 uF ceramic			24.2152		
C21	47 pF ceramic N150			24.0803		
C22	0.01 uF polyester			24.3311		
C23	0.01 uF polyester			24.3311		
C24	47 pF ceramic N140			24.0803		
C25	0.01 uF polyester			24.3311		
C26	0.01 uF polyester			24.3311		
C27	0.01 uF polyester			24.3311		
C28	0.01 uF polyester			24.3311		
C29	0.01 uF polyester			24.3311		
C30	4 pF ceramic N150			24.0695		
C31	0.01 uF polyester			24.3311		
C32	0.01 uF polyester			24.3311		
C33	0.01 uF polyester			24.3311		
C34	0.01 uF polyester			24.3311		
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

5	0.01 uF polyester			24.3311		
6	10 pF ceramic N150			24.0701		
7	0.01 uF polyester			24.3311		
8	0.01 uF polyester			24.3311		
9	0.01 uF polyester			24.3311		
10	0.01 uF polyester			24.3311		
11	0.01 uF polyester			24.3311		
12	0.01 uF polyester			24.3311		
13	300 pF polystyrene			25.0005		
14	300 pF polystyrene			25.0005		
15	0.0022 uF polyester			24.330		
16	0.01 uF ceramic			24.2152		
17	0.0047 uF ceramic			24.2104		
18	20 pF ceramic variable N800			29.0113		
19	15 pF ceramic NPO			24.0254		
20	33 pF ceramic N150			24.0801		
21	0.01 uF ceramic			24.2152		
22	0.0047 uF ceramic			24.2104		
C53	20 pF ceramic variable N800			29.0113		
C54	15 pF ceramic NPO			24.0254		
C55	33 pF ceramic N150			24.0801		
C56A	33 pF ceramic N150			24.0801		
C56B	33 pF ceramic N150			24.0801		
C56C	27 pF ceramic N150			24.0751		
C57	0.0047 uF ceramic			24.2104		
C58	0.0047 uF ceramic			24.2104		
C59	0.0047 uF ceramic			24.2104		
C60	0.0047 uF ceramic			24.2104		
C61	0.01 uF ceramic			24.2152		
C62	0.0047 uF ceramic			24.2104		
C63	47 pF ceramic N150			24.0803		
C64	0.0047 uF ceramic			24.2102		
C65A	22 pF ceramic NPO			24.0256		
C65B	10 pF ceramic NPO			24.0209		
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

65C	6pF ceramic NPO			24.0206		
66A	15 pF ceramic NPO			24.0254		
66B	15 pF ceramic NPO			24.0254		
66C	18 pF ceramic NPO			24.0255		
67	0.0047 uF ceramic			24.2104		
68	0.0047 uF ceramic			24.2104		
69	1 pF ceramic NPO			24.0201		
70	6 pF ceramic adj N33			29.0252		
71	10 uF elect.			26.0999		
72	0.001 uF polyester			24.3301		
73	0.33 uF tant. 35 v		Kemet T368A 334M035A	26.1029		
74	0.022 uF ceramic		Kemet T330C223M1R5CA	24.4050		
75	10uF elect. 16 v			27.0011		
76	1000 pF ceramic			24.3171		
77	1uF tant. 25 v			26.0038		
78	0.0015 uF polyester			24.3323		
79	820 pF polystyrene			25.0007		
80	0.0015uF polyester			24.3323		
81	1 uF tant. 25 v			26.0038		
82	15 pF ceramic NPO			24.0254		
83	0.001uF polyester			24.3301		
84	100 pF ceramic N470			24.1253		
85	0.001 uF ceramic			24.3171		
86	3.3 uF tant. 10 v			26.0017		
87	0.1 uF tant. 35 v			26.0045		
88	3.3 uF tant. 10 v			26.0017		
89	10 uF elect. 16 v			27.0011		
90	10 uF elect. 16 v			27.0011		
91	10 uF elect. 16 v			27.0011		
92	100 uF elect. 10 v			27.0004		
93	47 uF elect. 10 v			27.0007		
94	4.7 uF tant. 25 v			26.0042		
95	0.01 ceramic		Kemet C320C103M1R5CA	24.4044		
96	0.47 uF tant. 35 v			26.0049		
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

97	4.7 uF elect. 25 v			27.0023		
98	220 pF ceramic N150			24.0900		
99	0.001 uF ceramic			24.3171		
100	0.22 uF polyester			24.3322		
101	0.001uF polyester			24.3301		
102	100 uF elect. 16 v			27.0014		
103	47 uF elect. 16 v			27.0013		
104	0.033 uF polyester			24.3313		
105	1000 uF elect. 25 v			27.0029		
106	0.01 uF ceramic			24.2152		
107	0.0047 uF ceramic			24.2104		
C108	0.1 uF ceramic	Kemet	C320C104M5R5CA	24.4045		
C109	0.33 uF ceramic	Kemet	C330C334M5U1CA	24.4051		
C110	1000 pF feed through			28.0001		
C111	1000 pF "			"		
C112	1000 pF "			"		
C113	1000 pF "			"		
C114	1000 pF "			"		
C115	1000 pF "			"		
C116	1000 pF "			"		
C117	1000 pF "			"		
C118	1.5 uF tant. 35 v	Kemet	T362B155M035AS	26.1002		
C119	1000 pF ceramic			24.3171		
C120	4 pF ceramic N150			24.0695		
C121	0.01 uF polyester			24.3311		
C122	1 pF ceramic NPO			24.0201		
C123	1000 pF feed through			28.0001		
C124	0.0047 uF ceramic			24.2104		
C125	0.5 pF ceramic NPO			24.0202		
C126	22 uF elect. 10 v			27.0008		
C127	4700 pF ceramic			24.3320		
C128	0.1 uF polyester			24.2104		
C129	10 uF tant.			26.1023		
C130	1000 pF feedthrough			28.0001		
Raf	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

CH1	2 uH molded			31.0432		
CH2	2 uH molded			31.0432		
CH3	10 uH "			31.0435		
CH4	10 uH "			31.0435		
CH5	10 uH "			31.0435		
CH6	10 uH "			31.0435		
CH7	air core			31.0473		
CH8	air core			31.0473		
CH9	10 uH molded			31.0435		
CH10	12 mH molded P.C.			31.2007		
CH11	12 mH molded P.C.			31.2007		
CH12	680 uH molded			31.0485		
CH13	2 uH molded			31.0432		
CH14	220 uH	Del.	1025-76	31.1009		
CH15	220 uH	Del.	1025-76	31.1009		
CR1	Si		1S1588	37.1733		
CR2	Si		1S1588	37.1733		
CR3	Ge		1N60	37.0100		
CR4	Ge		1N60	37.0100		
CR5	Ge		1N60	37.0100		
CR6	Si		1S1008J	37.1650		
CR7	Si		1S1008J	37.1650		
CR8	Si		1S2473	37.1900		
CR9	Ge		1N60	37.0100		
CR10	Ge		1N60	37.0100		
CR11	Si		1S2473	37.1900		
CR12	Si		1S2473	37.1900		
CR13	Si		1S2473	37.1900		
CR14	Si		1S2473	37.1900		
CR15	Si		1S2473	37.1900		
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty	Item

FL1	Crystal filter			38.0065		
FL2	" "			38.0065		
FL3	" "			"		
FL4	" "			"		
FL5	" "			38.0062		
J1	Coaxial UHF panel	Amph	50-239	33.1502		
J2	14-pin panel	Amph	57-20140	33.1560		
L1A	helical res. s.p.			31.0733		
L1B	"			31.0733		
L1C	"			31.0734		
L2A	"			31.0735		
L2B	"			31.0735		
L2C	"			31.0736		
L3	Part of R3			31.0739		
L4A	helical res. s.p.			31.0737		
L4B	"			31.0737		
L4C	"			31.0738		
L5A	"			31.0740		
L5B	"			31.0740		
L5C	"			31.0741		
L6A	"			31.0742		
L6B	"			31.0742		
L6C	"			31.0743		
L7	Coil, air			31.0744		
L8	10.7 MHz coil, adj			31.0745		
L9	"			31.0081		
L10	"			31.0081		
L11	10.7 MHz disc. pri.			31.0110		
L12	10.7 MHz disc. sec.			31.0111		
L13	coil, adj			31.0748		
L14	coil, adj			31.0748		
Ref	Description	Mfr	Mfr Part No	VWRPart No	Qty	Item

L15	coil, adj			31.0187		
L16	coil, adj			31.0746		
L17	coil, air			31.0747		
P1	15-pin, chassis	Amph	133-015-21	33.1100		
Q1	NPN HF		2SC1988	64.1550		
Q2	NPN HF		2SC2026	64.1600		
Q3	N-chan MOSFET		3SK40	64.3201		
Q4	NPN		2SC839	64.0906		
Q5	NPN		2SC839	64.0906		
Q6	NPN		2SC839	64.0906		
Q7	NPN		2SC839	64.0906		
Q8	NPN HF		2SC1906	64.1500		
Q9	NPN HF		2SC1906	64.1500		
Q10	NPN LN		2SC945 (L)	64.0960		
Q11	NPN		2SC945	64.0960		
Q12	NPN		2N3904	64.0120		
Q13	NPN		2N3904	64.0120		
Q14	PNP		2N3906	64.0122		
Q15	NPN LN		2SC945 (L)	64.0960		
R1	100K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2104		
R2	1.2K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2122		
R3	39 $\frac{1}{2}$ W 5% tol.	IRC	GBT 1/4	55.5390		
R4	22K $\frac{1}{2}$ W 5% tol.	Rohm	R25J	55.2223		
R5	10K " "	"	"	55.2103		
R6	1K " "	"	"	55.2102		
R7	2.2K " "	"	"	55.2222		
Ref	Description	Mfr.	Mfr Part No	WR Part No	Qty	Item

	4.7K 1/8W 5% tol. comp.			55.1472		
L	2.2K "			55.1222		
L0	10K 1/2W 5% tol.	Rohm	R25J	55.2103		
L1	1.5K "	"	"	55.2152		
L2	1K "	"	"	55.2102		
L3	100 "	"	"	55.2101		
L4	220 "	"	"	55.2221		
L5	10K "	"	"	55.2103		
L6	3.30 1/2W 5% tol.	Rohm	R25J	55.2331		
L7	470 "	"	"	55.2471		
L8	4.7K "	"	"	55.2472		
L9	6.8K "	"	"	55.2682		
R20	6.8 "	"	"	55.2682		
R21	1K "	"	"	55.2102		
R22	" "	"	"	55.2560		
R23	330 "	"	"	55.2331		
R24	3.3K 1/2W 10% tol. comp.			55.5332		
R25	1.8K 1/2W 5% tol.	Rohm	R25J	55.2182		
R26	6.8K "	"	"	55.2682		
R27	6.8K "	"	"	55.2682		
R28	1K "	"	"	55.2102		
R29	220 "	"	"	55.2221		
R30	56 "	"	"	55.2560		
R31	1K "	"	"	55.2102		
R32	10K "	"	"	55.2103		
R33	10K "	"	"	55.2103		
R34	1K "	"	"	55.2102		
R35	15K "	"	"	55.2153		
R36	3.3K "	"	"	55.2332		
R37	15K "	"	"	55.2153		
R38	15K "	"	"	55.2153		
R39	3.3K "	"	"	55.2332		
R40	15K "	"	"	55.2153		
R41	820 "	"	"	55.2821		
Ref	Description	Mfr	Mfr Part No	WR PartNo	Qty	Item

R42	3.3K	1/2W 5% tol.	Rohm	R25J	55.2332		
R43	1K	"	"	"	55.2102		
R44	10	"	"	"	55.2100		
R45	47K	"	"	"	55.2473		
R46	4.7K	"	"	"	55.2472		
R47	330	"	"	"	55.2331		
R48	27K	"	"	"	55.2273		
R49	3.3K	"	"	"	55.2332		
R50	33K	"	"	"	55.2333		
R51	330	"	"	"	55.2331		
R52	10K	"	"	"	55.2103		
R53	47K	"	"	"	55.2473		
R54	470K	"	"	"	55.2474		
R55	24K	"	"	"	55.2243		
R56	33K	"	"	"	55.2333		
R57	27K	"	"	"	55.2273		
R58	82K	"	"	"	55.2823		
R59	8.2K	"	"	"	55.2822		
R60	15K	"	"	"	55.2153		
R61	3.3K	"	"	"	55.2332		
R62	4.7K	"	"	"	55.2472		
R63	1K	"	"	"	55.2102		
R64	56K	"	"	"	55.2563		
R65	15K	"	"	"	55.2153		
R66	5K	panel control	Clar	388L 5K	54.5700		
R67	330K	1/2W 5% tol.	Rohm	R25J	55.2334		
R68	15K	"	"	"	55.2153		
R69	22K	"	"	"	55.2223		
R70	100K	"	"	"	55.2104		
R71	1K	"	"	"	55.2102		
R72	220	"	"	"	55.2221		
R73	100K	"	"	"	55.2104		
R74	22K	"	"	"	55.2223		
R75	22K	"	"	"	55.2223		
<b>Ref</b>	<b>Description</b>		<b>Mfr</b>	<b>Mfr Part No</b>	<b>WR Part No</b>	<b>Qty</b>	<b>Item</b>

R76	33K	1/4W	5% tol.	Rohm	R25J	55.2333		
R77	82K		"	"	"	55.2823		
R78	1.2K		"	"	"	55.2123		
R79	4.7K		"	"	"	55.2472		
R80	1K		"	"	"	55.2102		
R81	33K		"	"	"	55.2333		
R82	470		"	"	"	55.2471		
R83	5K	panel control		Clar.	388L-5K	54.5700		
R84	100K	1/4W	5% tol.	Rohm	R25J	55.2104		
R85	330K		"	"	"	55.2334		
R86	68		"	"	"	55.2680		
R87	5.6K		"	"	"	55.2562		
R88	4.7	1W	10% tol.	Phil.	CR25	55.4479		
R89	30K	1/4W	5% tol.	Rohm	R25J	55.2303		
R90	1 M		" " "	"	"	55.2105		
RT1	1.5K	posistor		Mur.	PTH60T-152	69.0004		
RT2	1.5K	posistor		Mur.	PTH60T-152	69.0004		
S1	Toggle, panel ON-ON-ON			JBT	JMT-232	61.0802		
S2	Toggle, panel SPDT			JBT	JMT-123	61.0800		
TP1-7	Test point terminal					33.0600	6	
U1	I.F. Amp.				uPC577H	41.2922		
U2	I.F. Amp.				uPC577H	41.2922		
U3	Amp.				TA7120P	41.2510		
U4	Amp.				BA333	41.0030		
Ref	Description			Mfr.	Mfr Part No	WR Part No	Qty	Item

U5	Op. Amp.	Mat.	MC1458CP1	41.1403		
U6	A.F. P.A.		BA542	41.0036		
U7	8v Reg.	Mot.	MC7808CT	41.1603		
U8	Opto. Coupler		TLP 508	58.0055		
	Socket for Y1, Y2			33.0650	2	
	module chassis			23.1040		
	front panel			23.1038		
	left cover plate			23.1042		
	right cover plate			23.1041		
	mtg. bracket 2.8"			23.1046		
	mtg. bracket 0.28"			23.1024		
	req. heat sink			23.1043		
	AF PA heat sink			23.0800		
	AF PA adapter			23.0801		
	front latch	South	49-10-101-10	40.1004		
	If cover top			23.0803		
	If cover bottom			23.0804		
	HF cover top			23.0103		
	HF cover bottom			23.0104		
	P.C. board IF			51.0004		
	P.C. board RX main			51.0026A		
	P.C. board Reg.			51.1294		
<b>Ref</b>	<b>Description</b>	<b>Mfr</b>	<b>Mfr Part No</b>	<b>WR Part No</b>	<b>Qty</b>	<b>Item</b>

2.8 COMPONENTES DEL CIRCUITO CONTROLADOR MULTILINEA, MARCA WR COMMUNICATIONS.

1	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
2	Cap. cerm. X7R 470pF 20%	Kemet	C312C471M2R5CA	24.4042	1
3	Cap. cerm. X7R 470pF 20%	Kemet	C312C471M2R5CA	24.4042	1
4	Cap. tant. 10uF 25VDC	Hitachi	TD100M25	26.1023	1
5	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
6	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
7	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
8	Cap. cerm. Z5U 0.33uF 50V	Kemet	C330C334M5U1CA	24.4051	1
9	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
10	Cap. tant. 1.5uF 35VDC	Hitachi	TD155M35	26.1032	1
11	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
12	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
13	Cap. tant. 0.68uF 35VDC	Elna	35SC-.68	26.1031	1
14	Cap. cerm. X7R 0.1uF 50V	Kemet	C320C104M5R5CA	24.4045	1
R1-CR6	Diode si 75PIV 4ns	FSC	1N4148	37.0600	6
Q1	Transistor lo. pwr. si NPN	FSC	2N3904	64.0120	1
Q2	Transistor lo. pwr. si NPN	FSC	2N3904	64.0120	1
R1	Res. 1/4W 10% 3.3M ohms	Philips	R25J	55.2335	1
R2	Res. 1/4W 10% 3.3M ohms	Philips	R25J	55.2335	1
R3	Res. 1/4W 10% 3.3M ohms	Philips	R25J	55.2335	1
R4	Res. 1/4W 5% 560 ohms	Philips	R25J	55.2561	1
R5	Res. 1/4W 5% 5.1k ohms	R-OHM	R25J	55.2512	1
R6	Res. 1/4W 5% 300k ohms	R-OHM	R25J	55.2304	1
R7	Res. 1/4W 5% 150k ohms	KTR	R25J	55.2154	1
R8	Res. 1/4W 5% 27k ohms	Philips	25TOL5/27KR	55.2273	1
R9	Res. 1/4W 5% 10k ohms	Philips	25TOL5/10K	55.2103	1
R10	Res. 1/4W 5% 10k ohms	Philips	25TOL5/10K	55.2103	1
<b>Ref</b>	<b>Description</b>	<b>Mfr</b>	<b>Mfr Part No</b>	<b>WR Part No</b>	<b>Qty</b>

R11	Res. 1/4W 5% 10k ohms	Philips	25TOL5/10K	55.2103	1
R12	Res. 1/4W 5% 10k ohms	Philips	25TOL5/10K	55.2103	1
R13	Res. 1/4W 5% 10k ohms	Philips	25TOL5/10K	55.2103	1
R14	Res. 1/4W 5% 27k ohms	Philips	25TOL5/27KR	55.2273	1
R15	Pot. trim 1t 10k ohm 20%	Spec.	63X103	54.5201	1
R16	Res. 1/4W 5% 470k ohms	R-OHM	R25J	55.2474	1
R17	Res. 1/4W 5% 18k ohms	IOHM	25TOL/18KR	55.2183	1
R18	Res. 1/4W 5% 18k ohms	IOHM	25TOL/18KR	55.2183	1
R19	Res. 1/4W 5% 1M ohm	Philips	R25J	55.2105	1
R20	Res. 1/4W 5% 47k ohms	KTR	R25J	55.2473	1
U1	I.C. Dual binary counter	Moto	4520	41.1908	1
U2	I.C. Voltage reg. 5V pos.	Moto	7805	41.1600	1
U3	I.C. Voltage reg. 8V pos.	Moto	7808	41.1603	1
U4	I.C. Dual bin. to 1 of 4 dec	Moto	4555	41.1945	1
U5	I.C. DTMF Filter	Mitel	MT8865	41.2005	1
U6	I.C. Quad 2input NAND S.T.	Moto	4093	41.1796	1
U7	I.C. DTMF Decoder	Mitel	MT8860	41.2000	1
U8	I.C. PROM(prog. for 14.1210)	INL/WR	5600	41.0750J	1
U9	I.C. Quad 2input NAND S.T.	Moto	4093	41.1796	1
U10	I.C. Hex type D flip/flop	Moto	4174	41.1804	1
U11	I.C. Hex Inverter	Mostek	4049	41.1750	1
U12	DTMF Encoder		4403	41.1854	1
Y1	Crystal HC 18/U	MPI	3.579545 MHz	34.1008	1
	I.C. Socket 14 pin	Augat	214 AG 29D	33.1176	2
	I.C. Socket 16 pin	Augat	216 AG 29D	33.1177	7
	I.C. Socket 18 pin	T I	C8418-02	33.1270	1
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty

	Handle for Control Card	WR	DWG 58-70	23.1070	1
	Silkscrn. Brkt. (A61-1-3)	WR	DWG 61-7	23.1212	1
	Test point Terminal(orange)	Johnsn.	105-0856-001	33.1162	1
	Printed Circuit Board	WR	C61-1	51.1210	1
	Pan head Screw	Frasfl.	4-40x5/16	40.1307	2
	Hex Nut pltd.	Pacifl.	4-40	40.1701	2
	Lockwasher int. star	Malkpi	No 4	40.1801	2
	Pan head screw	Frasfl.	6-32x5/16	40.1320	2
	Hex nut pltd.	Pacifl.	6-32	40.1702	2
	Lockwasher int. star	Pacifl.	No 6	40.1802	2
Ref	Description	Mfr	Mfr Part No	WR Part No	Qty

## CONCLUSIONES

El diseño del prototipo de sistemas de Transmisión/Recepción digital codificado en ancho de pulso, permite la transferencia de información en grandes cantidades, haciendo uso solamente de 2 hilos 0 en cable coaxial adecuado. Este diseño está de acuerdo a las normas y recomendaciones elaboradas por los institutos de normalización. (ISO, EIA, CCITT, etc.).

Para mayor confiabilidad del sistema, se utiliza en su diseño dispositivos totalmente de estado sólido.

El diseño incluye características deseables desde el punto de vista de instalación, operación y mantenimiento.

Todos los dispositivos de estado sólido (diodos, transistores, circuitos integrados) utilizados en el diseño de este prototipo, son unidades comerciales disponibles en el mercado nacional.

El prototipo de Sistema de Transmisión/Recepción digital codificada en ancho de pulso, tiene múltiples aplicaciones en el campo de la Electrónica (transferencia de datos, señales de manipulación, tonos etc). El diseño del prototipo del Sistema Transmisión/Recepción es del Tipo modular, esto simplifica la instalación y su mantenimiento.

APENDICE

"DISEÑO DE SISTEMA DE COMUNICACIONES  
DIGITALES POR RADIO"

Nippon Electric Co.,Ltd.  
TOKIO, JAPON

## INDICE

### DISEÑO DE SISTEMA DE COMUNICACIONES POR RADIO

#### INTRODUCCION.

HISTORIA DEL DESARROLLO DE LA TECNICA DE LAS COMUNICACIONES DIGITALES POR RADIO.

DESARROLLO DE DISPOSITIVOS ELECTRONICOS  
METODOS DE MODULACION

#### DISEÑO DEL SISTEMA DE COMUNICACIONES DIGITALES POR MICROONDAS.

DEFINICION DE OBJETIVOS DEL COMPORTAMIENTO DE LA RED.  
PLAN DE FRECUENCIAS

#### PROCEDIMIENTO PARA EL DISEÑO DE ENLACES DE MICROONDAS DIGITALES

CALCULO DEL COMPORTAMIENTO DEL RUIDO.  
CALCULO DE LOS PARAMETROS DEL SISTEMA  
CALCULO DE LA INTERFERENCIA  
DESVANECIMIENTO SELECTIVO  
MEJORA POR DIVERSIDAD  
INTERFERENCIA HACIA Y DESDE OTROS SISTEMAS

#### DIAGRAMAS TIPICOS DE ESTACIONES REPETIDORAS

#### INTERCONEXION ENTRE SISTEMAS

EQUIPOS DE TECNOLOGIA ANALOGICA  
EQUIPOS DE TECNOLOGIA DIGITAL

#### RADIO ENLACES DE BAJA CAPACIDAD

RADIOENLACES MULTICANAL MULTIDIRECCIONAL DE MICROONDAS  
SISTEMA DE RADIOENLACES PARA ABONADOS

#### SISTEMA DE SUPERVISION.

#### COMPARACION DE COSTOS DE DIFERENTES SISTEMAS.

#### NUEVO CONCEPTO DE INSTALACION DE EQUIPO DE MICROONDAS

# DISEÑO DE SISTEMA DE COMUNICACIONES DIGITALES POR RADIO

## INTRODUCCION

Como es muy bien conocido, en este mundo de informaciones, la comunicación constituye el sistema nervioso de la sociedad, y conforme se desarrolla esta, crece la demanda del intercambio de informaciones cada vez más exigente tanto en cantidad como en calidad y las telecomunicaciones ha tenido que ir desarrollándose para poder satisfacer esta demanda gracias al apoyo del desarrollo de la ciencia y la tecnología

Ha sido práctica común para la realización de comunicaciones de alta capacidad el empleo de sistema de radio enlaces por microondas utilizando la modulación por frecuencia y multiplaje con división en frecuencia, dado a sus características muy favorables para su propagación y sus posibilidades para la transmisión de muy alta capacidad.

Fue así como se desarrolló el sistema de microondas del tipo FM-FDM dentro de la firma NIPPON ELECTRIC CO LTD, que hoy en día está produciendo equipos de capacidades de hasta 3600 canales telefónicos por una sola portadora de R.F. y también equipos transmisores receptores para estaciones repetidoras con consumo de energía tan bajo de solo 3.5 vatios por transmisor receptor, que permite la instalación de estaciones repetidoras con sistemas de alimentación del tipo no convencional, como son las baterías solares o termogeneradores, y baja enormemente el costo no solo de operación y de mantenimiento, por la ausencia de equipos electromecánicos como motores, generadores etc. sino también el de la construcción, pues siendo el equipo tan confiable, y no requiriendo el transporte de combustible en forma periódica, en muchos casos se puede obviar la construcción de carreteras de acceso u otras obras de infraestructura que muchas veces son de costos mucho mas elevados que los propios equipos de radio

En las figuras siguientes se muestran la forma como ha ido desarrollándose las capacidades, la disminución de los consumos de energías y la confiabilidad, indicados por el número de canales telefónicos; consumo de potencia por repetidores en vatios y tiempo medio entre fallas en horas.

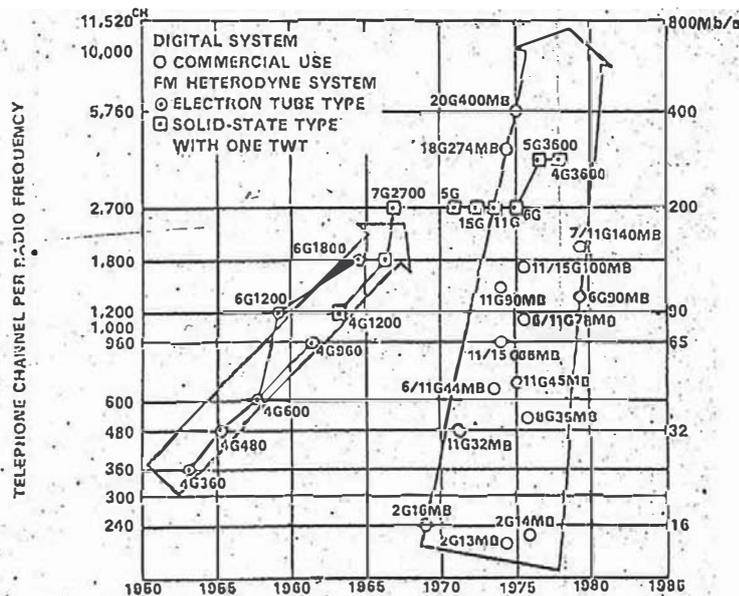


Fig 1 Historia del desarrollo de las capacidades

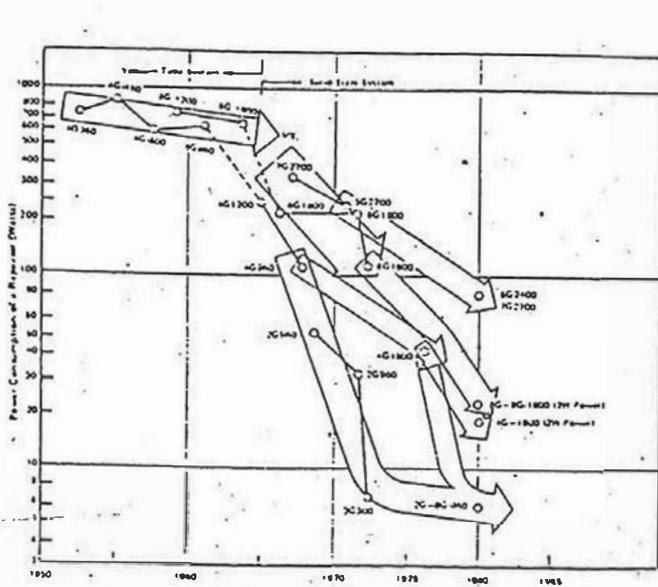


Fig.2 Consumo de energía de transmisores receptores.

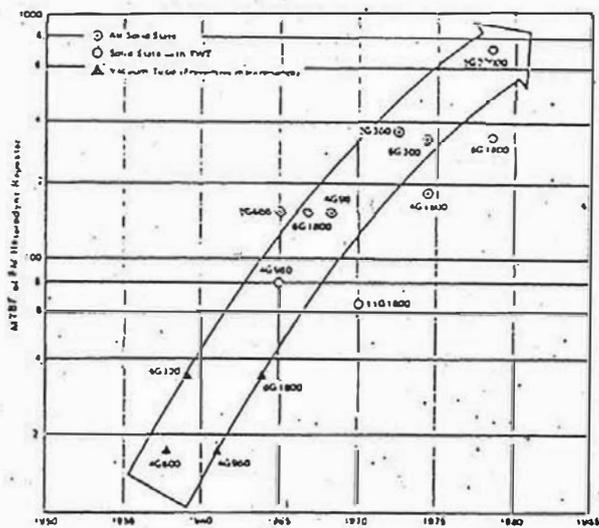
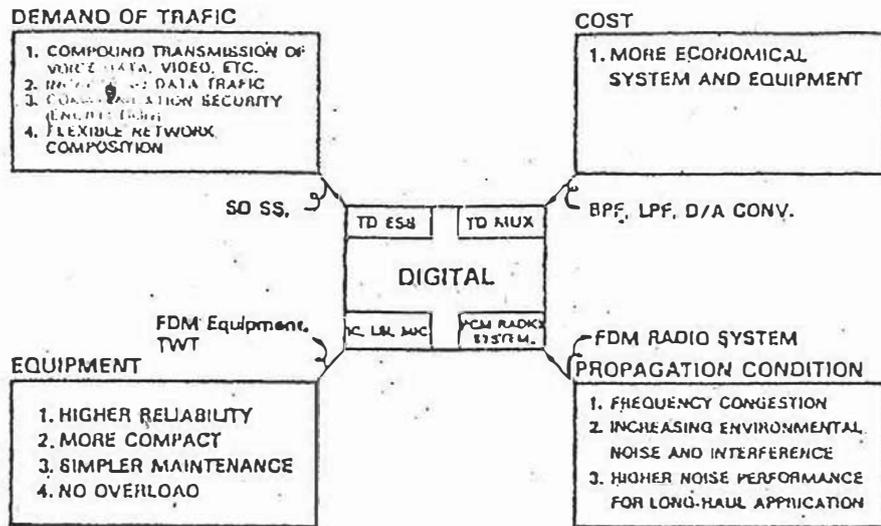


Fig.3 Confiabilidad de equipos repetidores heterodinos

Conforme se ha ido desarrollando la técnica de las telecomunicaciones, se ha descubierto las ventajas de la transmisión por medio del sistema digital, empleando la modulación por impulsos codificados, que permite la transmisión de la información prácticamente sin ruidos, pero no ha podido ser competitivo con los métodos convencionales analógicos, debido al alto costo de los dispositivos digitales en ese entonces.

Por otro lado, el desarrollo de los sistemas de conmutación, y de los sistemas de procesamiento de datos, ha creado la necesidad de la transmisión de informaciones digitales en gran cantidad de tal modo que se hizo necesario desarrollar los sistemas de transmisión de señales digitales, los cuales coincidió felizmente con el desarrollo de los dispositivos de circuitos de gran integración

El sistema PCM inventado muchos años atrás, ha podido ser puesto en práctica en forma competitiva, solo después del desarrollo de los dispositivos lógicos de muy alta velocidad e integración permitiendo la construcción de un sistema de telecomunicaciones económico y de muy alta confiabilidad.



• Fig 4 Tendencia hacia la tecnología Digital

Se puede decir que actualmente, todo sistema de comunicaciones está inclinándose hacia la tecnología digital, y se le puede atribuir principalmente a las ventajas inherentes que tiene este sistema, que consiste principalmente en su mayor facilidad de adaptarse a la demanda creciente del tráfico, mediante la construcción de una red de muy alta flexibilidad que puede responder rápidamente a la variación del tráfico; permite la construcción de equipos de muy alta confiabilidad y de fácil mantenimiento debido a que goza de una característica excelente de ruido y permite la transmisión de grandes distancias y con muy alta capacidad a costos mas económicos, gracias al desarrollo de la técnica de los circuitos de muy alta integración haciendo uso mas eficiente del espectro electromagnético que cada día se está congestionando mas y mas.

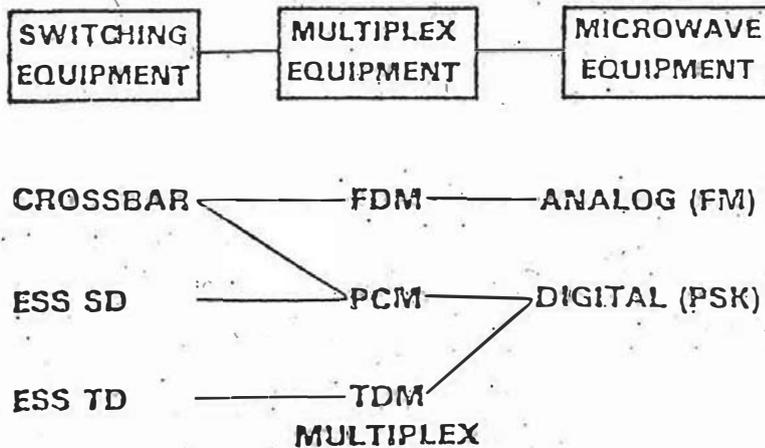


Fig 5) Cambios en la composición de la Red

La tecnología de la transmisión digital al que nos estamos refiriendo, hace posible la transmisión simultánea de informaciones de voz, imagen, y datos para computación, que pueden ser seleccionados o conmutados mediante un sistema único de conmutadores electrónicos, gracias a la técnica de codificación y su multiplexaje en división de tiempo, permitiendo así la constitución de una red integrada de comunicaciones.

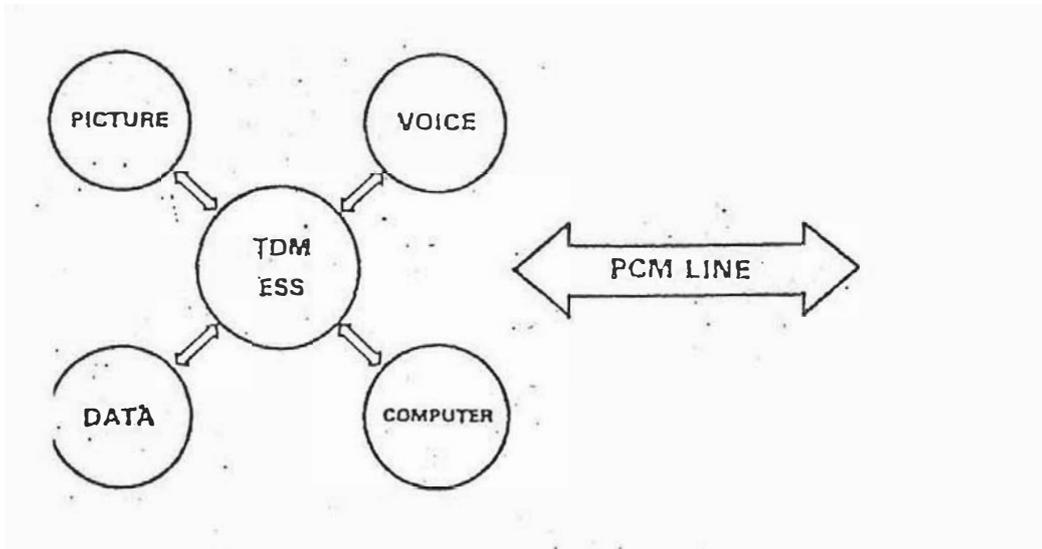


Fig 7 Red Integrada de Servicios Digitales

#### VENTAJAS DE LA TRANSMISION DIGITAL

Entre las ventajas mas notorias del sistema de comunicación digital, se puede mencionar lo referente a su alta resistencia contra el ruido y la interferencia; pues teóricamente, este sistema, con el uso del sistema de modulación por codificación de pulsos, no es afectado por el ruido de propagación, y si se produjera el ruido en su trayecto, esta se elimina, ya que se regenera solamente la parte de la señal, lográndose así la reproducción de una señal libre de ruidos.

Por otra parte, si hablamos de transmisión por radio, podemos comparar con el caso por ejemplo de la transmisión analógica por medio de multiplexaje en frecuencia, en FM, y veremos que en este caso solamente se puede utilizar la misma frecuencia cuando el ángulo de bifurcación se hace mayor de 90 grados, dependiendo este de la calidad de irradiadores que se utilice mientras que en el caso de la transmisión por el sistema digital por PCM, se puede utilizar la misma frecuencia con una separación de apenas 15 a 30 grados; lo que significa que se puede lograr un empleo mas eficiente de la frecuencia, que de por si es un bien muy limitado.

La tecnología digital, se ha desarrollado prácticamente para todos los aspectos de las comunicaciones y en forma muy especial está permitiendo la comunicación ya no solamente de personas a personas, sino de transferencias de grandes cantidades de datos entre computadoras que permite el procesamiento rápido de los datos a través de grandes distancias, dando así origen a la nueva era de la tecnología de la COMUNICACION Y COMPUTACION .

Un ejemplo del desarrollo de este campo es la combinación de la conmutación telefónica con la tecnología digital por división de tiempo y el sistema de control por programación almacenada que creó un nuevo campo en la tecnología de la comunicación, con la puesta en práctica de los conmutadores telefónicos digitales de división de tiempo representado por el modelo NEAX 61 de la NEC, cambia por completo el concepto de la técnica de la conmutación telefónica que incrementa en forma notoria la ventaja del empleo de los medios de transmisión digital

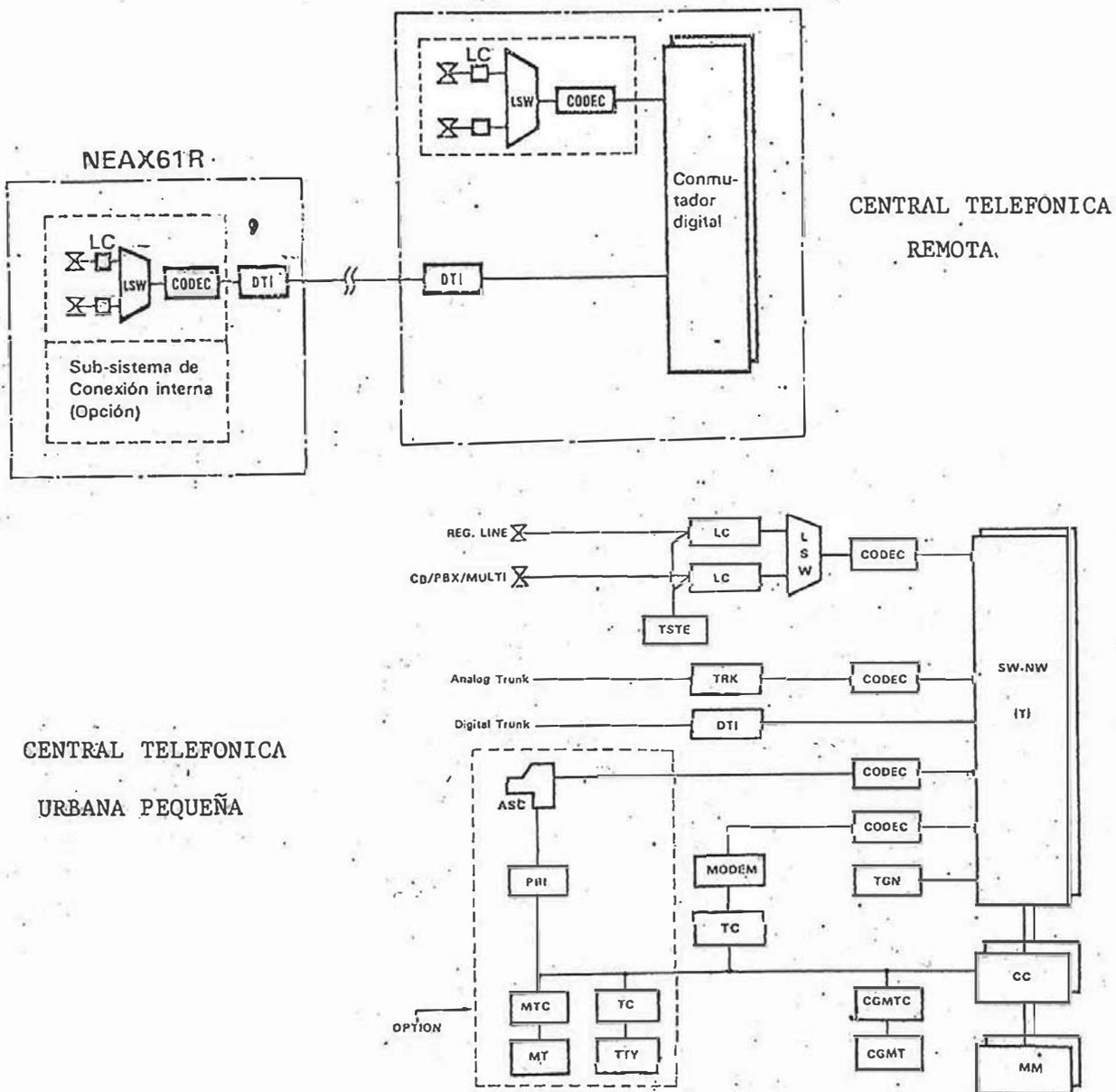


Fig. 6 Composición de un conmutador electrónico digital de división de tiempo y programación almacenada. ( Modelo NEAX 61 de la NIPOON ELECTRIC CO.LTD)

- CROSS POLARIZATION ON THE SAME FREQUENCY
- NARROWEST BRANCHING ANGLE

DESCRIPTION	PCM	FDM
1 CROSS POLARIZATION	YES	NO
2 BRANCHING ANGLE	15~30° (1 GHz)	MORE THAN 90°

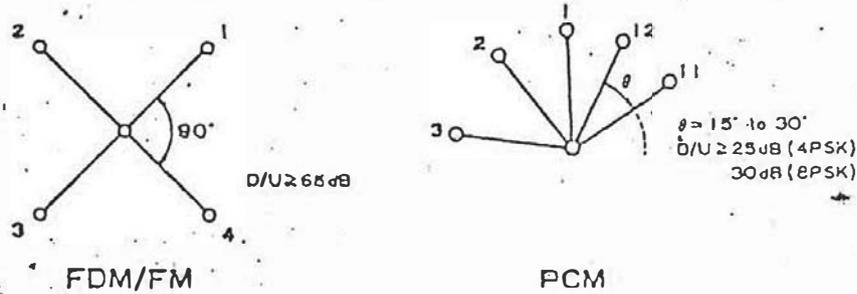
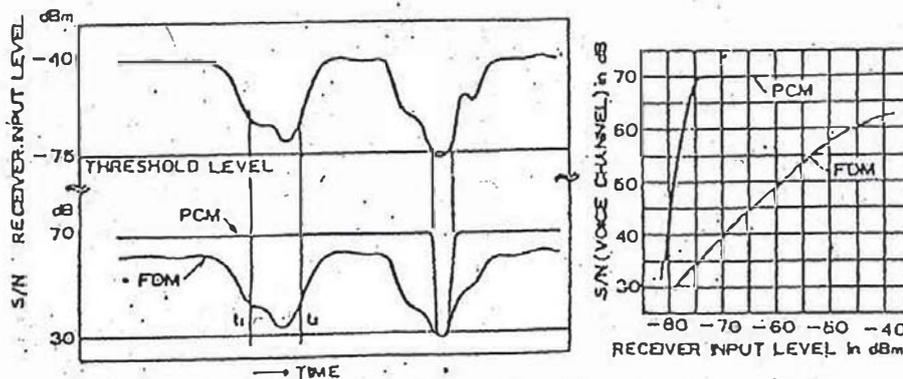


Fig 8 Alta resistencia contra la interferencia

La característica de umbral del sistema digital, permite el uso de niveles de recepción mucho mas bajos, comparados por el sistema de FM-FDM, que lo hace mucho mas resistente a los fenómenos de devanecimiento y al mismo tiempo permite el empleo de equipos de mucho menor potencia y niveles contribuyendo en esta forma a la construcción de instalaciones de comunicaciones mas económicos.

REGENERATION → FREE FROM NOISE  
AND/OR DISTORTION ACCUMULATION



EFFECTS OF FADING ON FDM/FM AND PCM/PSK

Fig. 9 Comportamiento con respecto al ruido

HISTORIA DEL DESARROLLO DE TECNICA DE LAS COMUNICACIONES DIGITALES POR RADIO.

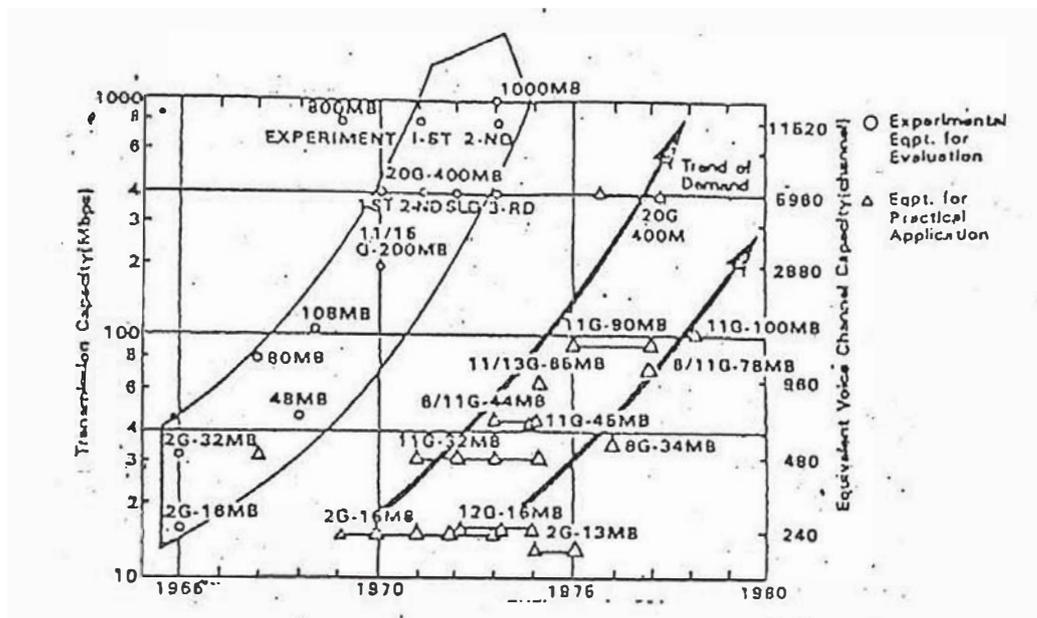


Fig.10 Historia del desarrollo del Sistema Digital de Radio

La historia del desarrollo de las comunicaciones digitales por radio en la firma NIPPON ELECTRIC CO., es prácticamente la historia del desarrollo del sistema digital en el mundo, y puede ser observado en los cuadros que se acompaña y que de por si son explícitos.

Este desarrollo ha sido posible gracias al constante esfuerzo del personal científico y tecnológico de la firma en sus respectivos campos, de los cuales se destacan los siguientes:

DESARROLLO DE DISPOSITIVOS ELECTRONICOS.

La técnica no solo de las comunicaciones por radio, ha podido llegar al punto de desarrollo actual gracias a la creación de nuevos dispositivos electrónicos .

Entre los dispositivos electrónicos que mas han contribuido a, desarrollo del sistema de microondas, podemos contar los diodos varactores, los diodos Gunn, diodos IMPATT y los transistores de efecto de campo de GaAs, cuyas aplicaciones prácticas se ha hecho posible gracias a los adelantos en la técnica de su fabricación. Otro factor que no puede ser olvidado, es el desarrollo de nuevos tipos de tubos TWT, cuyo refinamiento le permite seguir siendo los mejores elementos de un equipo de radio, no solo desde el punto de vista de su comportamiento; sino también de su punto de vista de economía en su operación.

Los sistemas digitales por otro lado se han desarrollado gracias al adelanto de la técnica de producción de los circuitos integrados cuyo abaratamiento de su costo, ha permitido poder procesar la gran cantidad de información requerida en estos sistema en forma muy económica.

Un resultado híbrido de estos desarrollos, es la forma como se han desarrollado los circuitos integrados para los sistemas de microondas, que han contribuido a aumentar su confiabilidad, disminuir su consumo de energía y hacer el sistema mas económico.

Un ejemplo de aplicación de estos dispositivos en los sistemas de microondas pueden verse en las figura que se acompañan en las que se indican las figuras de ruido que se obtienen en los receptores, y las potencias de salida en los transmisores, según el tipo de dispositivos que se emplean.

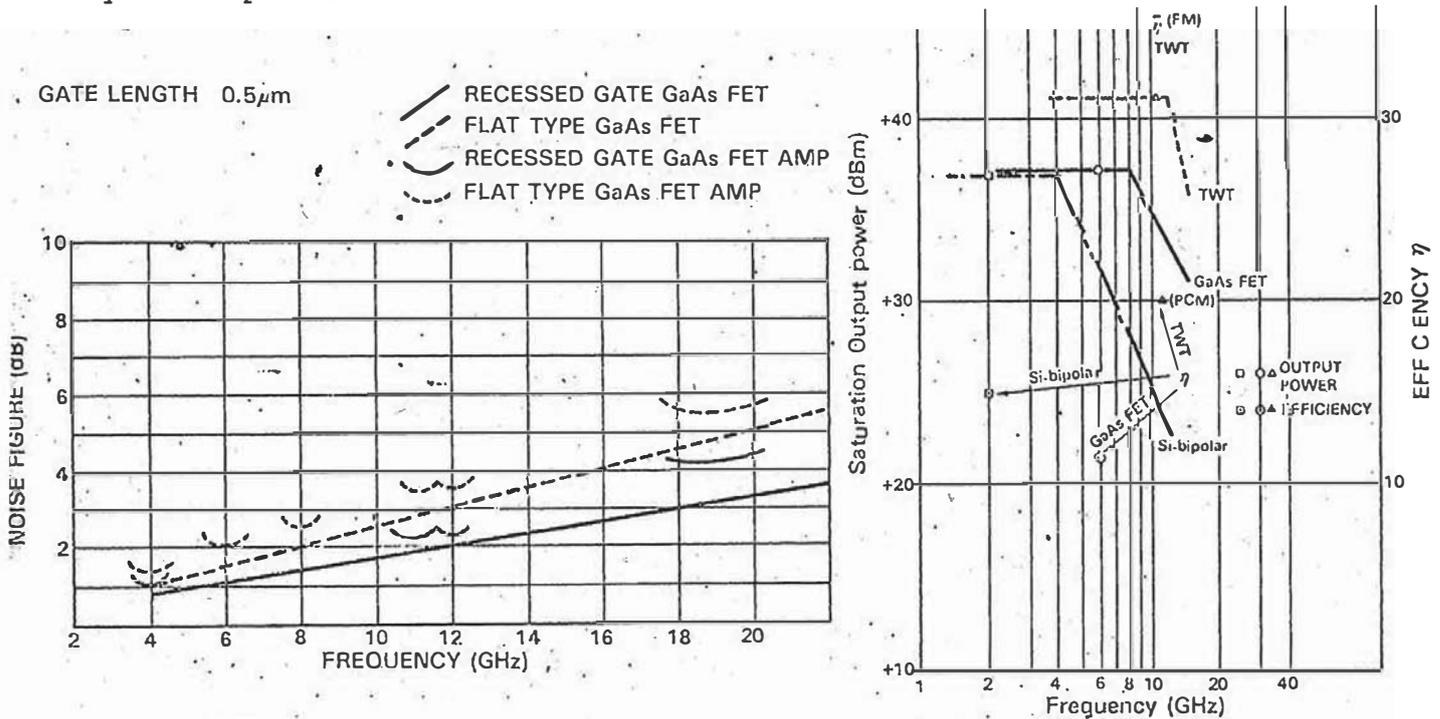


Fig 11 Comportamiento de figura de ruido de amplificadores de bajo ruido con transistores FET de GaAs. y de Potencias de salida según los dispositivos

#### METODOS DE MODULACION

Normalmente se debe emplear un bitio para poder enviar una información unitaria, y si la transmisión se hace por la vías de radio, se requeriria enviar el numero de bitios equivalente al de la información a ser enviado.

Sin embargo, gracias a la facilidad de discriminación del ángulo de fase, en el caso del empleo de modulación por fase, es posible poder enviar una cantidad mayor de información si se hace una codificación

Gracias al uso de esta tecnología digital, es posible poder enviar mayor cantidad de información por cada uno de los impulsos, lográndose así obtener mayor eficiencia en la transmisión, contribuyéndose al uso mas eficiente de los canales de radiofrecuencia.

A continuación se indican los tipos de modulación empleados para la transmisión digital

### 2 PH PSK

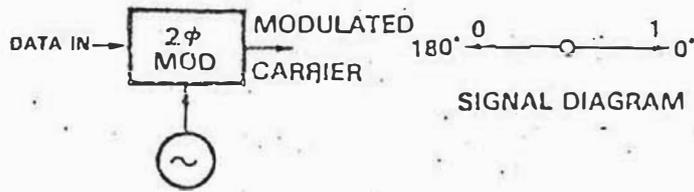


Fig.12 Modulación en dos fases

### 4 PH PSK

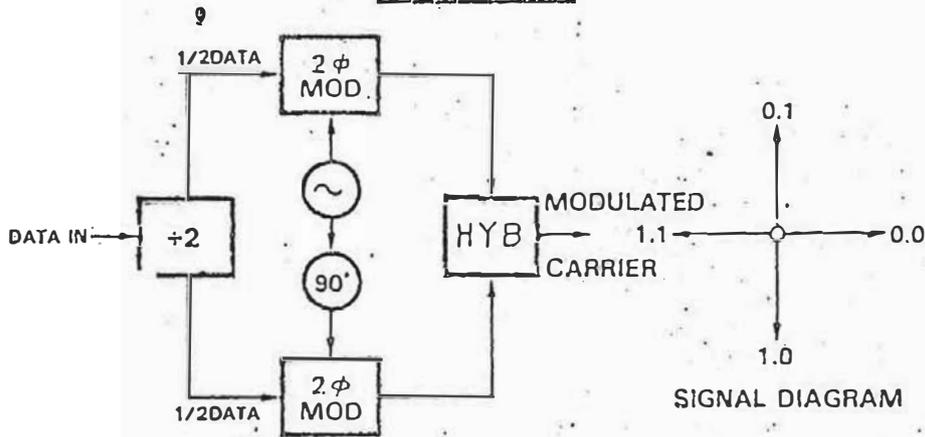


Fig. 13 Modulación en cuatro fases

### 8 PH PSK

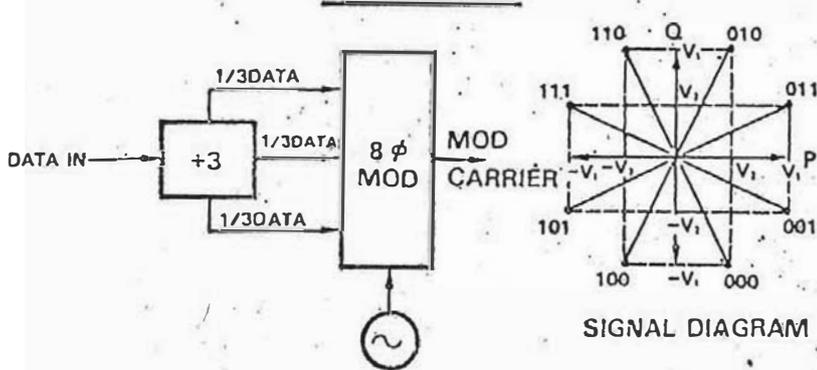


Fig. 14 Modulación en Ocho fases

### 16 QAM

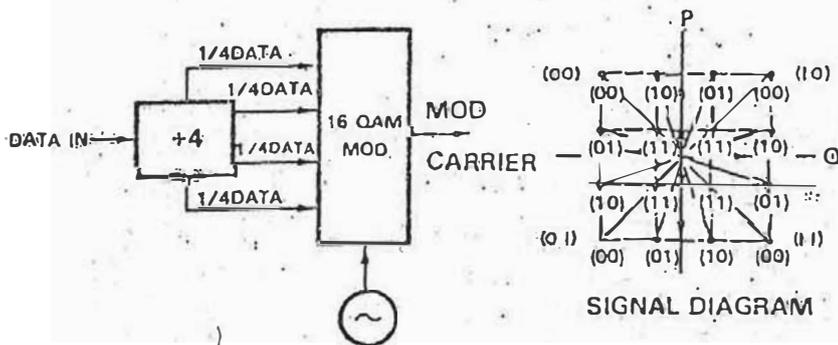


Fig. 15 Modulación en el sistema 16QAM

El siguiente cuadro muestra el resumen de los diversos tipos de modulación empleados para la transmisión de las señales digitales, indicando la eficiencia del uso de la banda de frecuencia, en la que se puede ver que en el caso de la modulación del tipo 16QAM, se puede lograr la eficiencia tan alta de 3.5 bits por cada hertz.

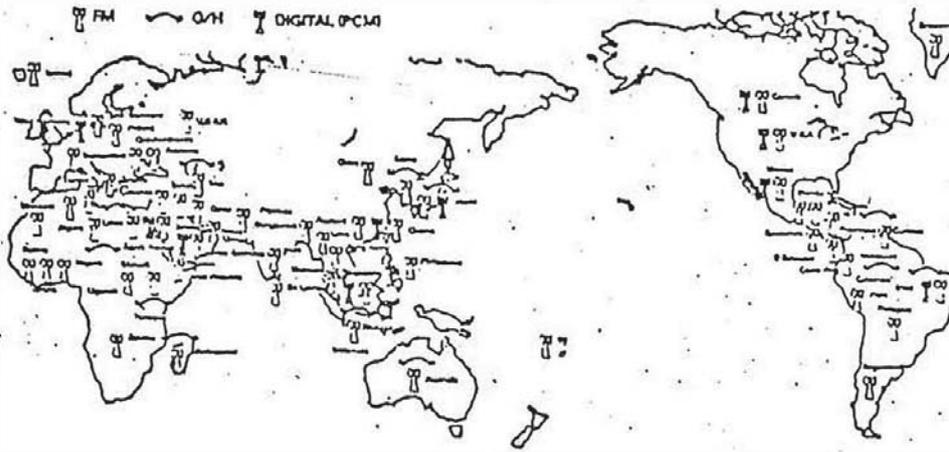
También se puede ver en el mismo cuadro, que cuanto mayor se hace la eficiencia, se requiere tener el valor de la relación de señales portadoras a ruido C/N mayores, si se requiere tener el mismo valor de la relación BER.

Modulation	Band Efficiency	Required C/N BER 10 <sup>-6</sup>	Application
4P-PSK	1.4 bit/Hz	16 dB	11/15GHz 960/1440CH
8P-PSK	2.6 bit/Hz	20 dB	11GHz 1344CH
16 QAM	3.5 bit/Hz	25.5 dB	6GHz 1344CH
MSK	2.0 bit/Hz	20 dB	—
QPR	2.0 bit/Hz	27 dB	—

Fig. 16 EFICIENCIA SEGUN METODOS DE MODULACION

RADIO FREQUENCY	CAPACITY	DOMESTIC CUSTOMERS		OVERSEAS CUSTOMERS		
		NTT. NP				
2 GHz	48-240 CH	NTT. NP	1545	BRAZIL HONG KONG	78	BEGINNING OF PCM MICRO
4	240			FINLAND	117	
6	1162/1344			U.S.A.	295	
6/11	672 (44MB)			U.S.A.	307	DATA TRANSMISSION NETWORK
7	1920			NORWAY, DENMARK SWISS, SWEDEN	18 6	
8	240/480			ARGENTINA, BRAZIL FINLAND	305 10	
11	240/480			HONG KONG U.S.A.	104	
11	672/ 1162/1344			U.S.A.	470	INTRA-CITY DIGITAL MICRO
11	1440 1920			KUWAIT ARGENTINA	72 96	
11/16	960/1440	NTT	126			
20	5760	NTT	700			LARGEST CAPACITY DIGITAL SYSTEM IN THE WORLD
TOTAL			2371		1778	4149

# SUPPLY RECORD OF MICROWAVE SYSTEM



	No. of Systems	No. of Channels		
		Tel.	TV	Other
Overseas Customers	2,918	107,273	148,073	
Domestic Customers	2,111	158,231	15,271	
Total	5,029	265,504	163,344	

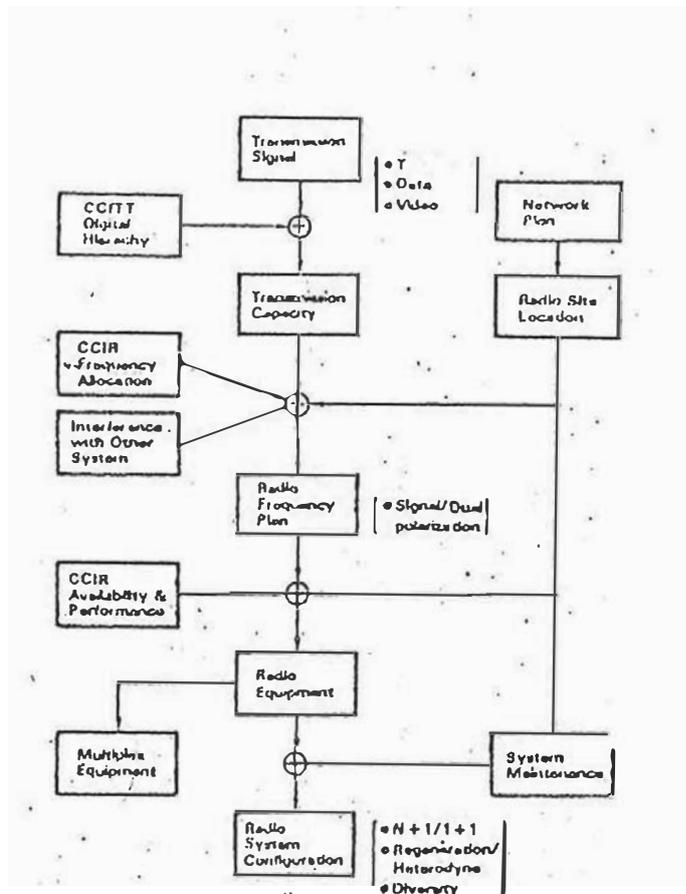
## MICROWAVE SYSTEMS IN NORTH AMERICA (NEC SUPPLIED)



Fig.18 Suministros de Equipos de Radio Digitales de la Nippon Electric Co. hasta Enero 1980

DISEÑO DEL SISTEMA DE COMUNICACIONES  
DIGITALES POR MICROONDAS

Al planificarse un sistema de comunicaciones por microondas, se deben de considerar diversos factores, como son los objetivos de la calidad del servicio, los parámetros de propagación, y la confiabilidad exigida al sistema. Siendo ya muy conocido la técnica de diseño de sistemas de microondas del tipo analógico FM-FDM, en el presente texto se describe principalmente los métodos de diseño para el sistema de radio digital, haciendo referencia al método clásico de diseño del sistema analógico.



BIT ERROR RATE

FOR DATA TRANSMISSION .....  $1 \times 10^{-6} - 1 \times 10^{-4}$

FOR VOICE TRANSMISSION ...  $1 \times 10^{-4} - 1 \times 10^{-3}$

Fig.18 Diagrama de Flujos para el planeamiento de un sistema digital de microondas

## DEFINICION DE OBJETIVOS DEL COMPORTAMIENTO DE LA RED

Al igual que en caso del diseño de un sistema de microondas por la técnica analógica por FM-FDM, el diseño de un sistema digital, se empieza definiendo los objetivos del comportamiento de la red.

Normalmente, el objetivo de diseño en estos sistemas digitales, se establecen por medio del porcentaje de error en bitios, BER, que viene a ser al equivalente de la potencia de ruido permisible en un sistema FM., que es el factor que decide la calidad del radioenlace que se va a planificar .

Por otro lado, el otro factor que se debe definir es también al igual que en el caso de FM, el porcentaje de tiempo que se le permite de que la calidad del radio enlace se degenere hasta el valor de BER establecido.

### 1. HYPOTHETICAL REFERENCE DIGITAL PATH

(Long Haul, CCIR Rec 556 )

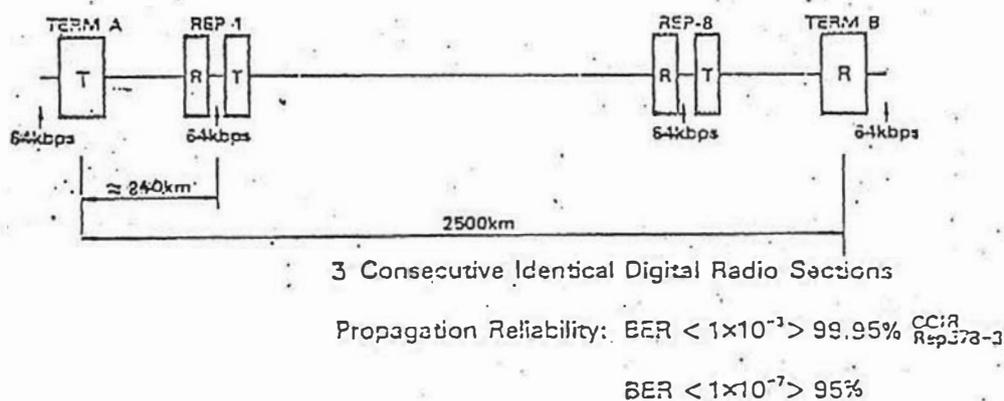


Fig.19 Recomendación CCIR No 556

Este objetivo puede ser fijado por el usuario, dependiendo principalmente de la calidad que se espera obtener de la red.

Siendo esta técnica de muy reciente desarrollo, todavía no se cuentan con las recomendaciones completas del CCITT o CCIR, como los hay para los sistemas analógicos; pero se puede tomar como base el caso del circuito hipotético de referencia recomendado por la Recomendación 556 de la CCIR; aplicándole las distancias en forma proporcional para los factores de BER y los porcentajes de tiempos recomendados para este circuito hipotético de referencia.

En algunos países, en la cual se va a desarrollar por primera vez el sistema digital, se debe enfrentar con el problema de seleccionar el plan jerárquico de los canales, pues como no ha existido con tiempo una recomendación apropiada, existe hoy dos tipos de plan jerárquico de los canales, que son los correspondientes a los Estados Unidos y Canadá y los del grupo europeo, tal como pueden verse en el siguiente cuadro.

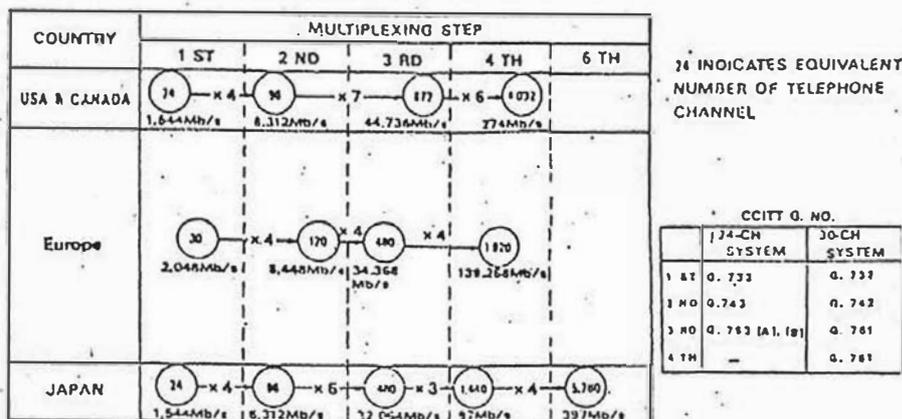


Fig.20 Plan jerárquico de canales en el Mundo

Además puede verse que en el caso del Japón se tiene otro tipo de orden jerárquico, pero este puede considerarse un caso muy especial debido a situaciones de tráfico muy particulares del Japón.

Los factores principales que influyen en la desición de la adopción de uno ú otro sistema, es en general del tipo económico solamente, ya que siendo los Estados Unidos, Canada, y el Japón, los mayores productores y consumidores del equipo del sistema de 1,54Mb o de 24 canales, en muchos casos influye la alta producción de los equipos en sus precios, resultando en algunos casos ,costos por canal mas bajos en equipos de este último sistema. Como una ilustración se muestran los equipos que se fabrican en la firma NEC, para poder satisfacer cualesquiera de las necesidades cualquiera que sea el sistema que se adopte.

Una vez que se adopta el sistema que se considere mas apropiado para el pais, se debe armar ahora el plan de canales para la construcción de la configuración general del sistema tal como puede apreciarse en la figura, que ilustra el caso de adopción del sistema europeo o sea del sistema básico con 2.08MHz o 30 canales telefónicos.

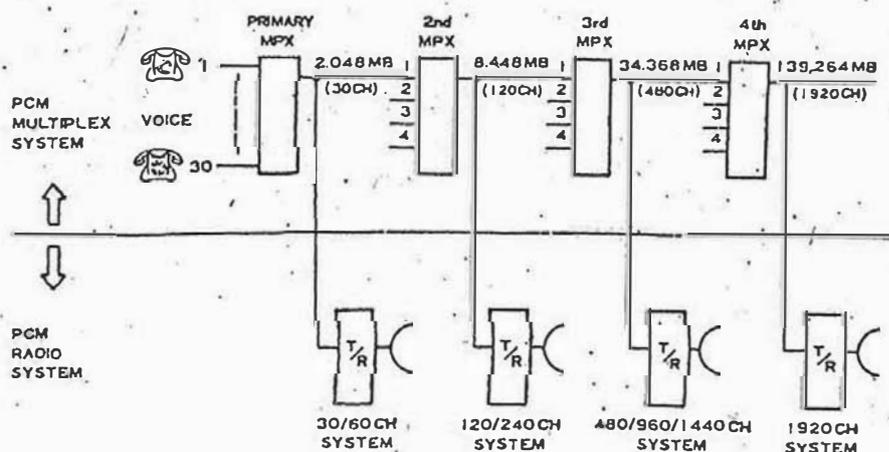


Fig.21 Configuración general de Canales

## 24 CH Hierarchy

Transmission Capacity		Radio Frequency Band				
		2GHz	6GHz	3GHz	11GHz	18GHz
Mbit/s	Voice Channel					
6.3	96	2G6MB				
6.3 x 2	192	2G13MB				
14.5	216	2G14MB				
44.7	572		6G45MB		11G45MB	
77.2	1152		6G78MB		11G78MB	
44.7 x 2	1244		3G90MB	3G90MB	11G90MB	
44.7 x 3	2016				11G135MB	
274.4	4032					18G274MB

## 30 CH Hierarchy

Transmission Capacity		Radio Frequency Band									
		2GHz	5GHz	6GHz(U)	7GHz	8GHz	11GHz	13GHz	15GHz	18GHz	
Mbit/s	Voice Channel										
2.0	30										
2.0 x 2	60	2G04MB									
8.4	120										
8.4 x 2	240	2G017MB			7G017MB		8G017MB				
34.4	480		6G34MB	7G34MB	7G34MB	8G34MB	11G34MB	13G34MB			
34.4 x 2	960		8G68MB	7G68MB	7G68MB	8G68MB	11G68MB	13G68MB			
34.4 x 3	1440			7G100MB	7G100MB	8G100MB	11G100MB	13G100MB	15G100MB		
139.3 (or 34.4 x 4)	1920			7G140MB			11G140MB		15G140MB		
139.3 x 2	3840									18G274MB	

Fig.22 Equipos Digitales NEC Standard

Una vez que se fijan los objetivos se deben seleccionar los principales parámetros del sistema para poder proceder con los diversos pasos para el diseño de la ruta.

Demás está decir que previamente a los cálculos del diseño del radio enlace se deben hacer los estudios propios de la construcción de un radioenlace por microondas, como son el estudio de la ubicación óptima de las estaciones repetidoras, el cálculo del despeje necesario para poder asegurar un determinado radio de Fresnel, y el análisis de costos referentes a costos comparativos de infraestructura y costos de operación y mantenimiento.

Esta fase de los trabajos del diseño es exactamente la misma que la que se hace en el caso de un estudio de radioenlace de microondas tanto de FM, como de PCM, con la única diferencia en los márgenes que se les puede dar al sistema para los efectos de desvanecimiento, e interferencia con los otros enlaces existentes.

También se debe definir en esta etapa la filosofía del mantenimiento y operación del sistema, ya que mucha parte del diseño de la instalación va a depender del modo como se piensa operar y mantener el sistema.

Según lo que se ha visto hasta el momento, para el diseño de un sistema digital de radio se hace necesario definir además de los parámetros de la propagación, los parámetros específicos del sistema PCM que serían:

- Relación BER;
- Disponibilidad que depende de :
  - Longitud del circuito de referencia y
  - Porcentaje permitido de tiempo
- Banda de frecuencia a utilizarse; y
- El plan de canales.

#### PLAN DE FRECUENCIAS...

Para establecer el plan de canales RF, es preferible tomar como referencia, las recomendaciones del CCIR, sobretodo para los casos de interconexiones internacionales, aunque cada administración, se encuentra en libertad de poder escoger el plan de canales que mas le convenga.

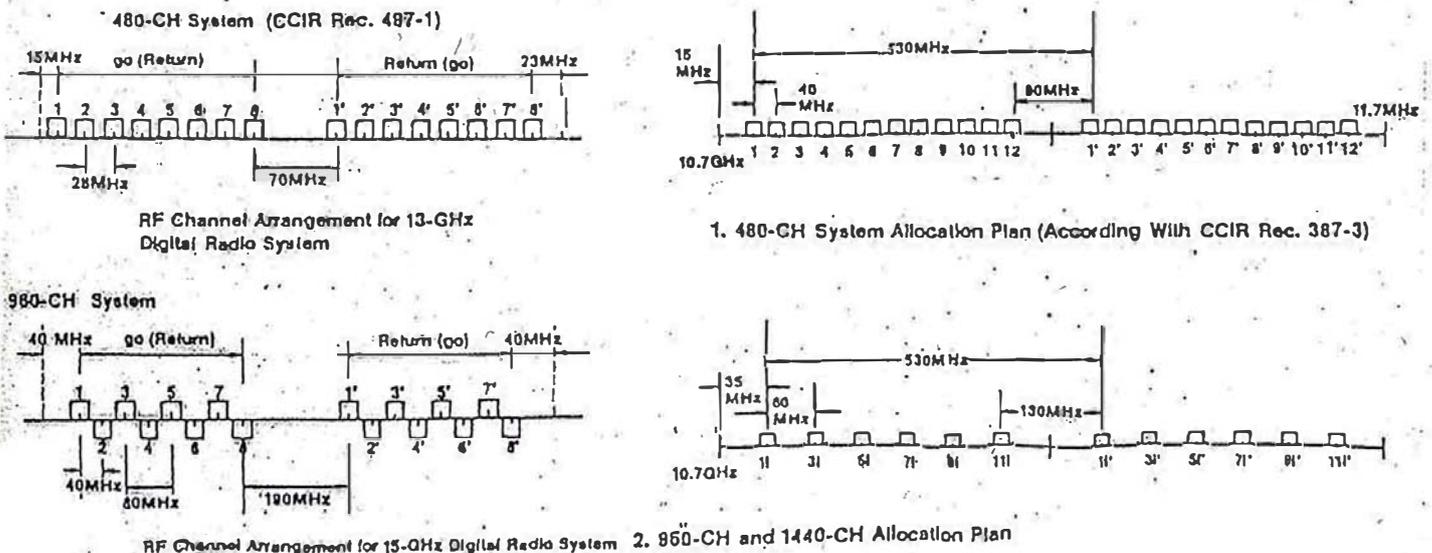


Fig.23 Plan de asignación de Frecuencias del CCIR

En las figuras 23 y 24 se muestran algunos de los planes de frecuencias recomendados por el CCIR, y que en general son las mismas asignaciones hechas tanto para los sistemas de radio FM-FDM, como para el sistema PCM-TDM.

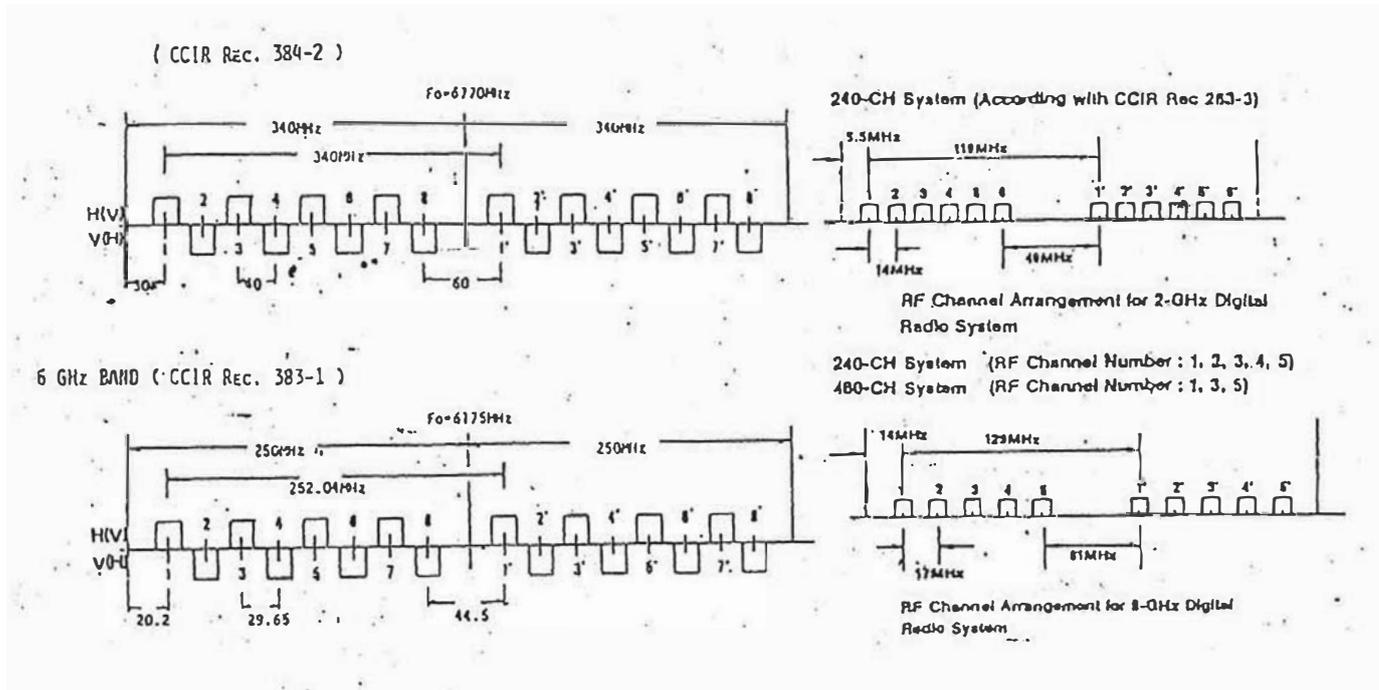


Fig.24 Plan de asignación de Frecuencias del CCIR.

Otro factor importante considerar en el caso del diseño de un sistema PCM digital, es la forma como se va a transmitir la señal, es decir al igual que el caso de la transmisión de FM, que existe la repetición en banda base, o heterodina, para el caso de PCM se debe definir si se emplea la repetición en este caso regenerativa o heterodina.

En general, se dice de que el sistema digital PCM, tiene la ventaja de que no se transmite el ruido debido a que en cada tramo se regenera solamente la señal, pero por consideraciones económicas, también es posible adoptar el método híbrido, es decir combinar la retransmisión regenerativa con la retransmisión heterodina, que permite disminuir el número de componentes y por ende bajar el costo tanto de la instalación como de operación ya que se puede bajar el consumo de energía de tal forma que se permite también el uso de alimentación no convencional en las estaciones repetidoras.

Sin embargo, este método de retransmisión híbrida tiene sus limitaciones, ya que en una forma se está renunciando a las ventajas de la retransmisión regenerativa, que regenerando la parte correspondiente solo a la señal pura y no arrastra el ruido de la etapa anterior, cosa que no es posible en el caso de la reptición heterodina, y es inevitable la producción de degradación en el comportamiento de la relación BER, debido a la acumulación de la distorsión de la forma de onda, limitándose el número de etapas heterodinas, de acuerdo a la capacidad de la transmisión.

En las figuras siguientes se muestran la composición de los equipos para los dos casos típicos de retransmisión, que son los casos de modulación directa y de modulación por frecuencia intermedia.

También se muestra la configuración general de los equipos en una estación terminal y en una estación repetidora típica, así como los efectos que se producen en el comportamiento de la relación BER, y los números máximos de etapas de repetición heterodina permisibles.

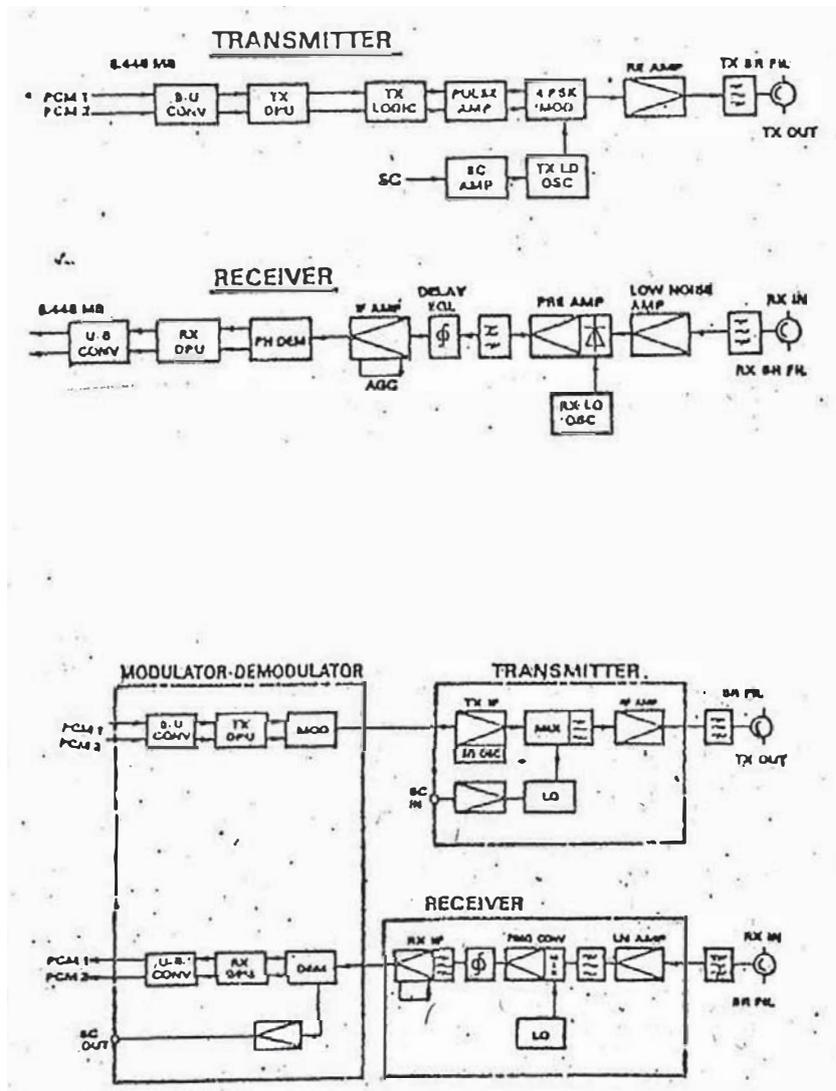


Fig. 25 Diagrama de Bloques de Sistemas de Modulación directa y heterodina.

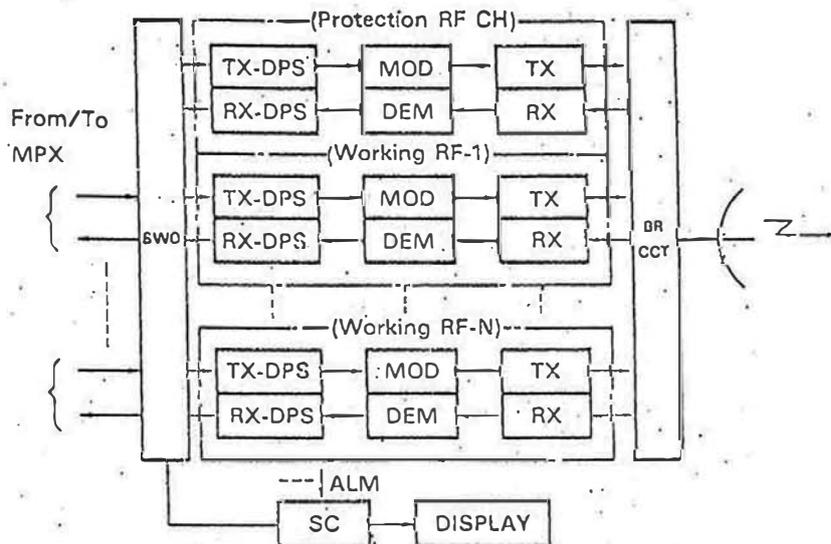


Fig 26 Configuración general de una estación terminal típica

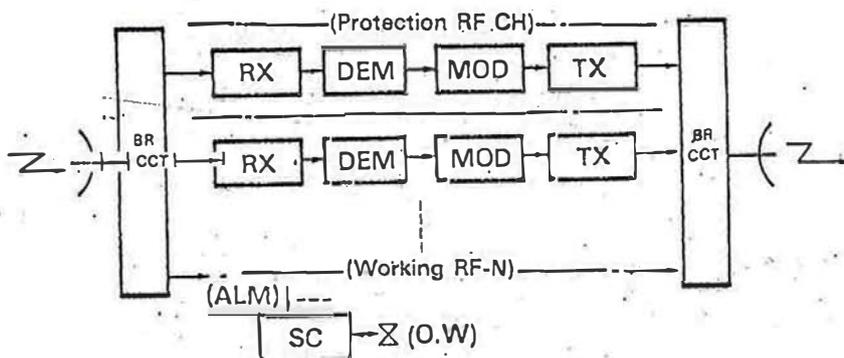


Fig 27 Configuración general de una estación repetidora típica

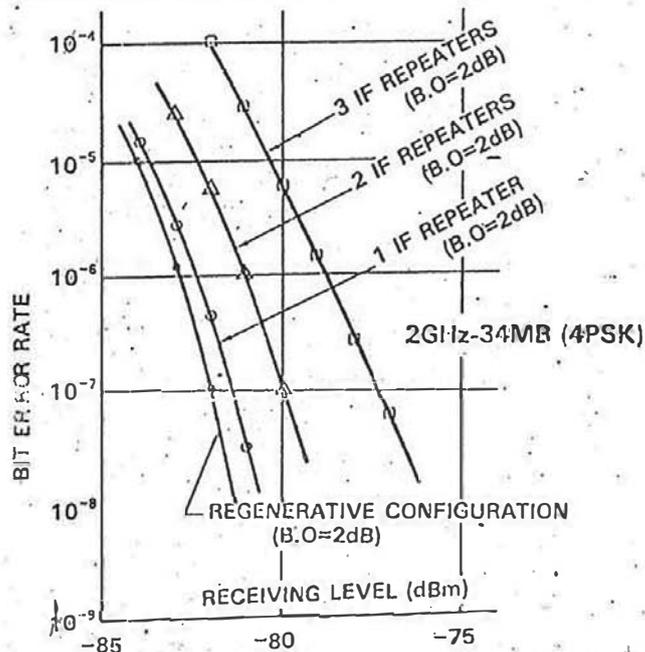
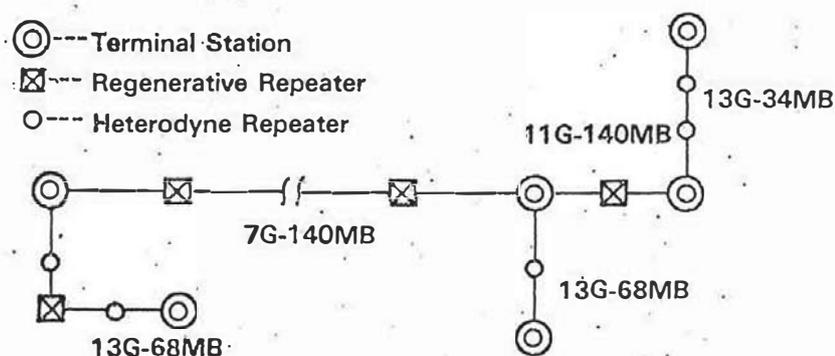


Fig 28 Comportamiento de un sistema de repetición híbrida



Note: Direct digital connection of the asynchronous 34MB data streams can be accepted at the terminal stations without providing the digital MPX.

Fig 29 Red Digital de radio económico utilizando sistema de Repetición híbrida.

#### PROCEDIMIENTO PARA EL DISEÑO DE ENLACES DE MICROONDAS DIGITALES

Una vez que se haya determinado los objetivos del diseño, se debe realizar los cálculos necesarios para seleccionar los equipos necesarios para la construcción del radioenlace, y conocer de antemano si el radioenlace así construido se va a comportar de acuerdo a lo que se ha deseado.

En el caso del diseño del radio enlace con el sistema de FM-FDM, se debe confirmar si la relación de señal a ruido, generalmente en el peor canal, y los valores de potencia media del ruido para los promedios del 20%, 0.1% y 0.01% no excedan de los valores objetivos, tomándose como estos los valores recomendados por el CCIR.

En el caso de un radioenlace digital, se debe comprobar de que el comportamiento del sistema cumpla el objetivo de diseño en cuanto a la relación BER y que el porcentaje de tiempo permitido para que este valor BER llegue a degradarse hasta el valor definido como objetivo sea menor que la que se ha previsto en el diseño.

En vista de que es muy difícil determinar la incidencia de cada uno de los elementos que conforman la red en el comportamiento general, en el caso del sistema FM-FDM, se asigna los valores permisibles a cada uno de los elementos que conforman la red, para poder así calcular el comportamiento del sistema total, que vendría a ser la suma de todos estos valores.

Pero en el caso del enlace digital de PCM, es muy difícil hacer el cálculo basado en ruidos, por lo que se hace en base a tiempos de interrupción originado por cada uno de los factores.

Así, en el caso del sistema FM-FDM, se acostumbra asignar los ruidos permisibles en la forma como se indica en el cuadro siguiente, repartiéndose en este caso los valores de la potencia media de ruido, generalmente en forma equitativa, entre los ruidos producidos por el ruido térmico, el ruido por distorsión, y el ruido producido por la interferencia, separando en cada caso los correspondientes a la parte de propagación y a la parte del equipo propiamente.

Como es natural, en el caso de una transmisión digital, el factor de la distorsión, tiene que ser considerado en forma diferente al de FM-FDM, ya que se cuenta con el factor de la regeneración de la señal.

1. FDM MICROWAVE

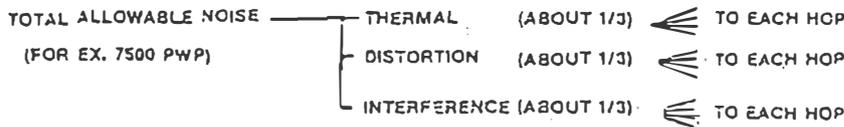


Fig 30. Asignación de ruidos en los sistemas FM

Como un ejemplo de esta asignación, se muestra en el cuadro siguiente, la asignación de ruidos en el caso típico de un enlace digital PCM de repetición regenerativa

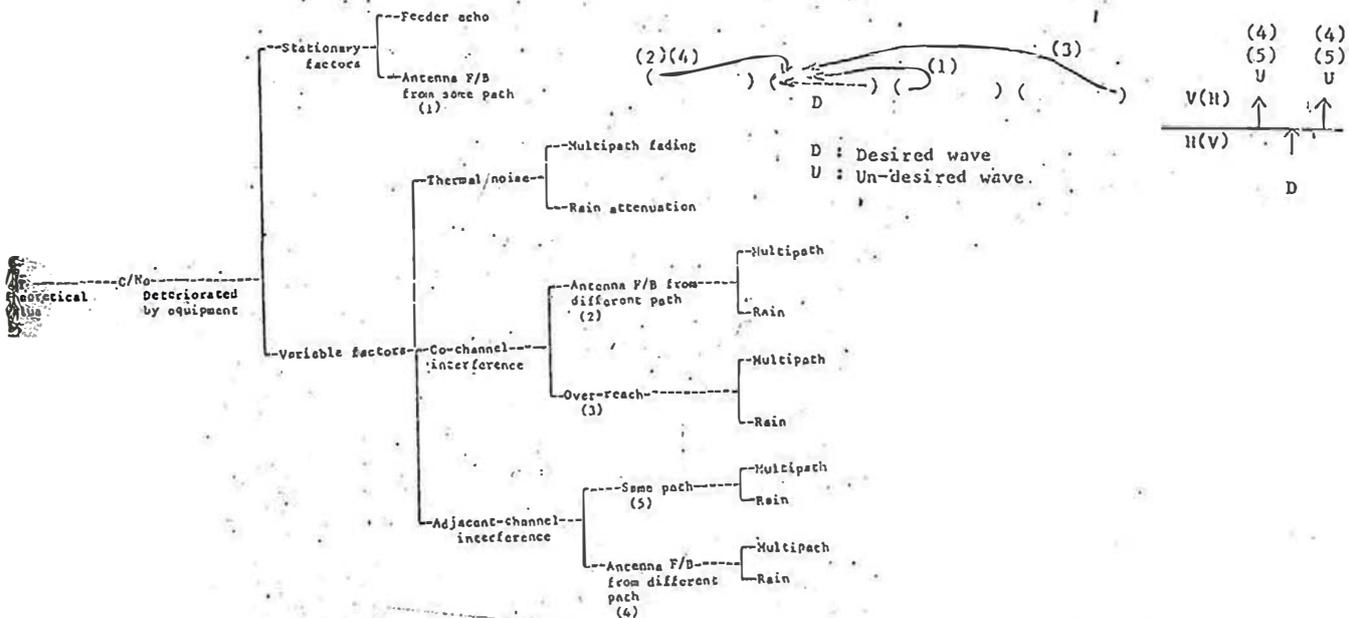
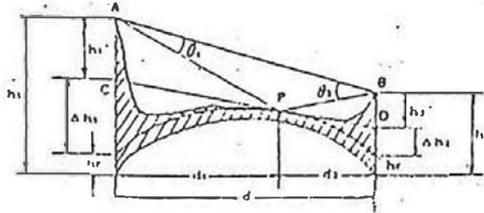


Fig 31. Asignación de ruidos en el sistema PCM

CALCULO DEL COMPORTAMIENTO DEL RUIDO

Para el cálculo del comportamiento del ruido, se requieren por lo menos los datos que se ilustran en los cuadros siguientes:



Where :

- $h_1$  : Antenna Height of A-station (A.S.L.) (m)
- $h_2$  : Antenna Height of B-station (A.S.L.) (m)
- $h_r$  : Height of Reflection Point (m)
- CD : Tangent Plane of Reflection Point
- $h_1'$  : Effective Antenna Height of A-station (m)
- $h_2'$  : Effective Antenna Height of B-station (m)
- $d_1$  : Distance Between A-station and Reflection Point (km)
- $d_2$  : Distance Between B-station and Reflection Point (km)
- $d$  : Hop Distance (km)
- $\theta_1$  : Incidental Angle at A-station
- $\theta_2$  : Incidental Angle at B-station

Fig 32 Parámetros de propagación del radio enlace

1. REFLECTION POINT (ROUGHLY ESTIMATE)

$$d_1 = \frac{h_1}{h_1 + h_2} d, \quad d_2 = d - d_1 \quad (\text{km})$$

2. EFFECTIVE ANTENNA HEIGHT

$$h_1' = h_1 - h_r - \frac{d_1^2}{2ka} \quad (\text{m})$$

$$h_2' = h_2 - h_r - \frac{d_2^2}{2ka} \quad (\text{m})$$

3. RADIO PATH DIFFERENCE

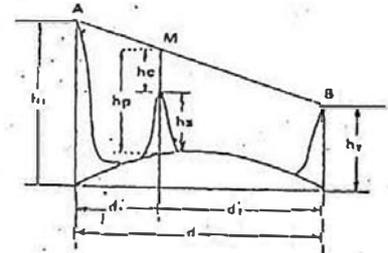
$$\Delta = \sqrt{d^2 + (h_1 + h_2)^2} - \sqrt{d^2 + (h_1 - h_2)^2} \quad (\text{m})$$

4. RADIO PATH PHASE DIFFERENCE

$$\delta = \frac{2\pi}{\lambda} \cdot \Delta$$

Where:

- $k$  : Effective Earth Radius Factor (4/3, 2/3 etc.)
- $a$  : Average Earth Radius (6,370km)
- $\lambda$  : Radio Wavelength (m)



1. FIRST FRESNEL ZONE ( $r_1$ ) AT RIDGE POINT

$$r_1 = \sqrt{300 \cdot \frac{d_1 \cdot d_2}{F \cdot d}} \quad (\text{m})$$

Where;

$F$  : Radio Frequency (GHz)

2. RIDGE CLEARANCE

$$h_c = \frac{(h_1 - h_r) d_2^2}{d} + \frac{(h_2 - h_r) d_1^2}{d} - \frac{d_1 \cdot d_2}{2ka} - h_s \quad (\text{m})$$

3. INCIDENTAL ANGLE

$$\theta_1 = \frac{(h_1 - h_r)}{d_1} - \frac{(h_1 - h_2)}{d} - \frac{d_2}{2ka} \quad (\text{rad})$$

$$\theta_2 = \frac{(h_2 - h_r)}{d_2} - \frac{(h_2 - h_1)}{d} + \frac{d_1}{2ka} \quad (\text{rad})$$

( $h_1, h_2, h_r, d, d_1, d_2, a$ ; in meter)

Fig 33 Datos necesarios para el cálculo de la propagación

Una vez que se obtengan los datos sobre la propagación, se debe calcular la probabilidad de ocurrencia del desvanecimiento, que es en realidad difícil de prever. Sin embargo existe un estudio realizado por la administración japonesa de comunicaciones (NTTPC) que da una idea de la posibilidad de aparición del fenómeno conocido como Desvanecimiento Rayleigh, en función de la distancia y de la frecuencia

Al valor obtenido por esta expresión, se le debe considerar un factor mas que depende del lugar específico.

- LONG TERM FADING (NORMAL DISTRIBUTION)
- SHORT TERM FADING                      PCM MICROWAVE
- RAYLEIGH FADING

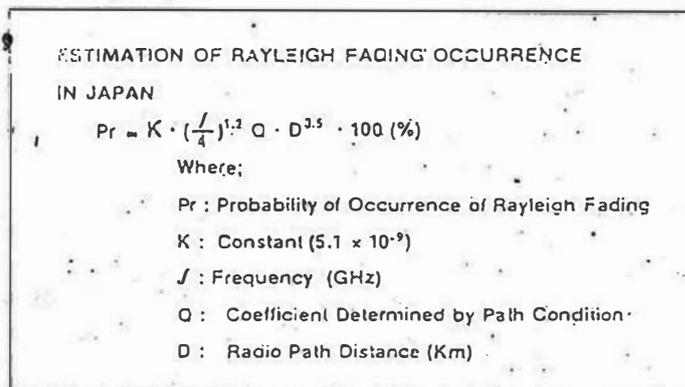


Fig.34 Probabilidad de ocurrencia de desvanecimiento

El otro factor que es muy importante para la propagación, es la atenuación producida por las precipitaciones, que se hacen mayores cuanto mas alta se hace la frecuencia, y se le debe considerar siempre que esta sea mayor que 10 GHz.

- RADIO FREQUENCY OF OVER 10GHz
- FADING DUE TO RAINFALL ATTENUATION

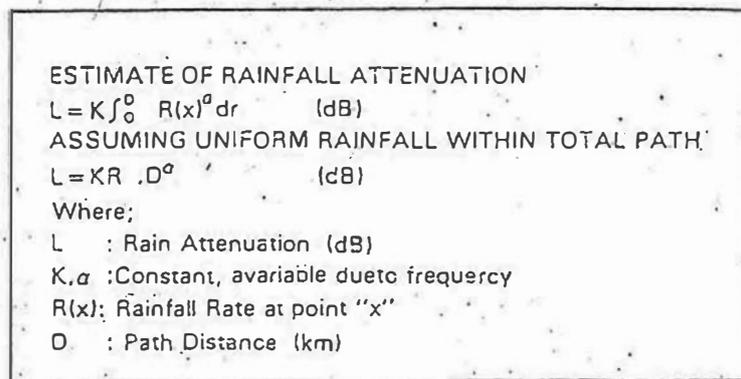


Fig 35 Atenuación por la lluvia

Esta atenuación es en general proporcional a la cantidad de lluvia o precipitación que exista en el trayecto, tal como puede verse en la Fig 31.

Una vez determinado todos los factores de la propagación, se debe proceder a la selección del plan de canales y del establecimiento de la ruta del radio enlace.

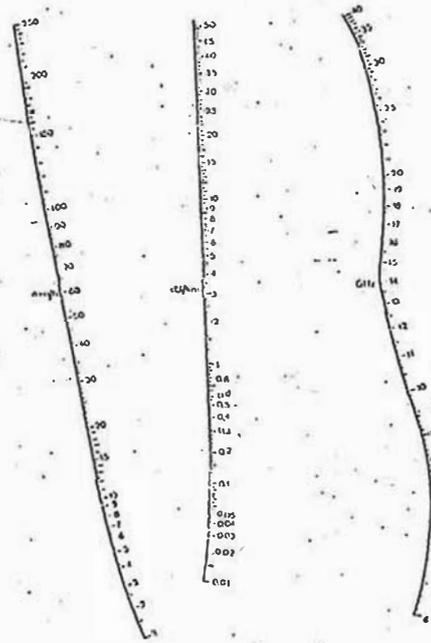


Fig.36 Atenuación por la lluvia

Para la confección del plan de canales de RF, se debe tener en cuenta las consideraciones siguientes:

- Capacidad requerida de canales;
- Banda de Radio Frecuencia a utilizar
- Ángulo mínimo de derivación permisible y la Interferencia dentro de la misma ruta

El plan de canales debe confeccionarse teniendo en cuenta no solo la demanda real actual, sino la estimación de la demanda futura.

La selección de la ruta de radio, debe hacerse teniendo en cuenta los factores siguientes:

- Plan de canales;
- Ubicación real de las estaciones
- Frecuencia de RF a utilizar; y
- El cálculo del comportamiento del ruido.

La figura siguiente da un ejemplo de asignación de canales de una red en estrella con derivaciones en 7 direcciones.

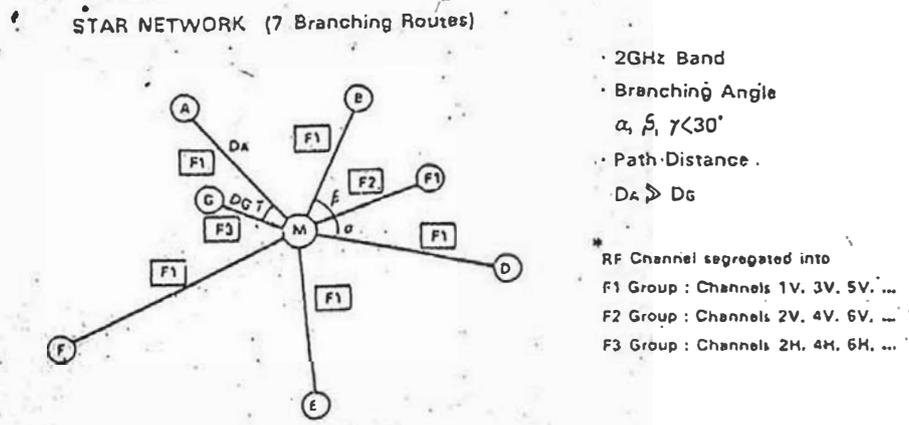
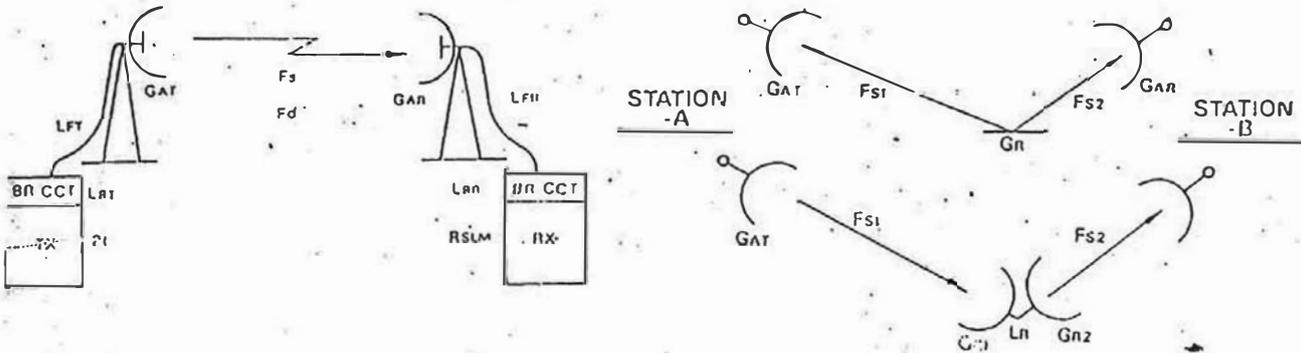


Fig.37 Ejemplo de plan de asignación de canales RF

CALCULO DE LOS PARAMETROS DEL SISTEMA

Como siguiente paso para el cálculo del ruido se debe determinar los parámetros del sistema que son los que se indican en las figuras siguientes que indican los casos tanto para las estaciones repetidoras normales como para los casos en que se empleen reflectores pasivos o estaciones repetidoras pasivas.



Where :

- Pt : Transmitter Output Power (dBm)
- GAT : Antenna Gain (TX side) (dB)
- GAR : Antenna Gain (RX side) (dB)
- Fs : Free Space Loss (dB)
- LFT : Feeder Loss (TX side) (dB)
- LFR : Feeder Loss (RX side) (dB)
- LBT : Branching Circuit Loss (TX side) (dB)
- LBR : Branching Circuit Loss (RX side) (dB)
- RSLM : Minimum Receiving Level (dBm)  
(obtaining B.E.R. of  $1 \times 10^{-6}$ )
- Fd : Estimated Fading Depth (dB)

Where :

- FS1 : Free Space Loss Between Station-A and Passive Repeater (dB)
- FS2 : Free Space Loss Between Station-B and Passive Repeater (dB)
- GR : Reflector Gain (dB)
- GR1, GR2 : Antenna Gain at Back-to-Back Passive Repeater (dB)
- LB : Feeder Loss at Back-to-Back Passive Repeater (dB)

Fig 38 Parámetros del sistema

Habiendo reunido todos los elementos se procede con los trabajos del cálculo de cada uno de los parámetros del sistema, los cuales se resumen en el cuadro siguiente; cuyos resultados dan origen al diagrama de niveles que se indica en la Fig. 35

$$\begin{aligned} \text{Total Loss} &= F_s + L_{FT} + L_{FR} + L_{BT} + L_{BR} \\ &\text{or} \\ &= F_{S1} + F_{S2} + L_{FT} + L_{FR} + L_{BT} + L_{BR} \\ &\text{or} \\ &= F_{S1} + L_{S2} + L_{FT} + L_{FR} + L_{BT} + L_{BR} + L_B \end{aligned}$$

$$\begin{aligned} \text{Total Gain} &= P_t + G_{AT} + G_{AR} \\ &\text{or} \\ &= P_t + G_{AT} + G_{AR} + G_R \\ &= P_t + G_{AT} + G_{AR} + G_{R1} + G_{R2} \end{aligned}$$

$$\text{Receiving Level } R_{SL} = (\text{Total Gain}) - (\text{Total Loss})$$

$$\text{Fading Margin } F_M = R_{SL} - R_{SLM}$$

$$\text{System Margin } S_M = F_M - F_d$$

When  $S_M \leq 0$  Change  $P_t, G_{AT}, G_{AR}, G_R, G_{R1}, G_{R2}$

When  $3\text{dB} \leq S_M \leq 6\text{dB}$  Selection of Parameter

Fig. 39 Cálculo de los parámetros del sistema

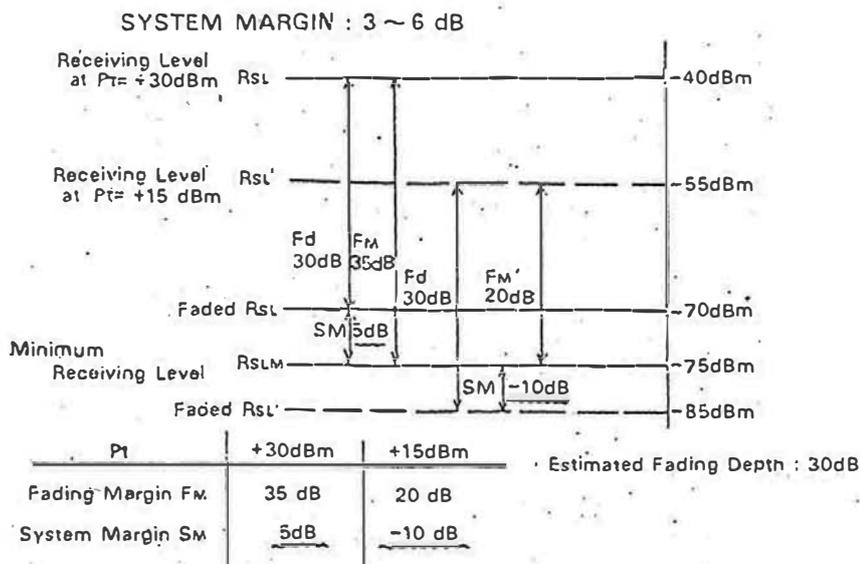


Fig. 40 Diagrama de niveles

Tanto en los casos del sistema FM-FDM como del sistema digital PCM, es necesario calcular la probabilidad de ocurrencia del desvanecimiento Rayleigh, para conocer, en el primer caso, el porcentaje de tiempo en que la potencia media de ruido llegue a los valores objetivos del CCIR o de diseño; y para el segundo caso, poder hallar la profundidad del decaimiento de la señal debido a la ocurrencia del desvanecimiento Rayleigh.

En el caso del cálculo para el sistema PCM, se debe tener en cuenta de que los factores que mas afectan el comportamiento del radioenlace, no es la falta de nivel de recepción como lo es en el caso del sistema analógico de FM, sino mas bien son los factores como el desvanecimiento selectivo debido a la propagación multitrayecto los que degradan el comportamiento de la relación de BER.

Por esta razón, es preferible, asignar tentativamente una potencia de salida, como para obtener un determinado nivel de recepción, y luego calcular los tiempos de interrupción para dicho caso y si este valor no satisface los objetivos, volver a realizar los mismos cálculos con otro parámetro.

Si la frecuencia de trabajo es mayor que 10 GHz, se debe calcular también el desvanecimiento debido a la lluvia y precipitaciones, determinándose así las distancias máximas entre repetidoras, de acuerdo a las condiciones atmosféricas locales.

Fading Depth (Fd) due to Rainfall  
 $F_d = L \cdot D$  (dB)  
 Where;  
 L : Rainfall Attenuation (dB/km)  
 D : Path Distance (km)

Fig 41 Efecto del desvanecimiento por lluvia

Se debe tener en cuenta que en el caso de existencia de lluvias muy fuertes o en el caso en que la profundidad del desvanecimiento debido a la lluvia sea muy grande, solo se considera a esta como causal del desvanecimiento, sin tomar en cuenta el causado por el desvanecimiento Rayleigh

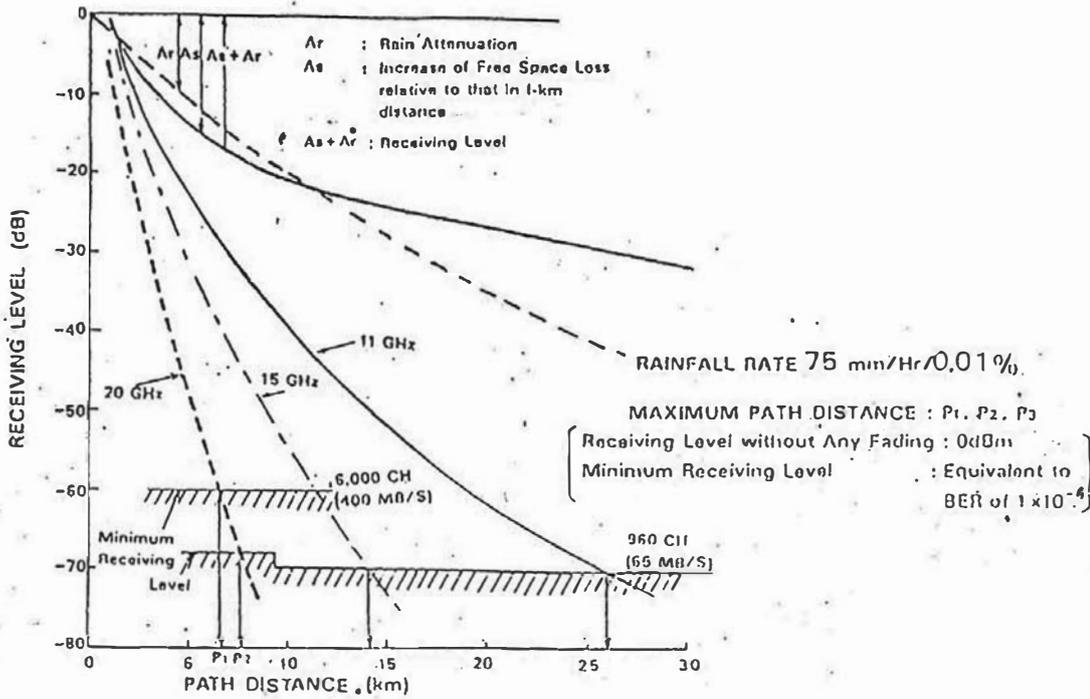


Fig.42 Desvanecimiento de la señal de recepción

CÁLCULO DE LA INTERFERENCIA

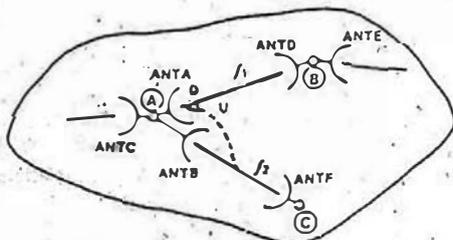
En todos los sistemas de microondas, se debe tener en cuenta la interferencia que puede provenir, tanto de un sistema adyacente o desde el propio sistema, debido al uso de las mismas frecuencias en forma sucesiva.

En el caso del sistema de microondas del tipo FM-FDM, este problema de interferencia es más crítico, y en muchos casos se hace necesario el cambio de frecuencias en determinado tramo; o el empleo de antenas con relación de frente a espalda muy grandes.

En el caso del sistema digital por PCM, este problema ya no es muy grave, pero de toda manera, se debe asegurar una relación D/U de onda deseada a indeseada, dentro del valor prescrito, para no degradar la calidad de la señal de la comunicación.

Cuando exista otra ruta de microondas en la misma estación o en rutas adyacentes, se debe escoger los parámetros principales, como son la directividad de la antena, la separación de frecuencia, las distancias de transmisión, y los parámetros del propio sistema, de tal modo de que en ningún momento se tenga la relación D/U menor que la que se ha asignado en el plan original.

REQUIRED: D/U  $\geq$  30 dB (FROM NOISE ASSIGNMENT)



- PARAMETER
- ANTENNA DIRECTIVITY
- RF FREQUENCY & FREQUENCY SEPARATION
- RADIO PATH DISTANCE
- SYSTEM PARAMETER (ANT DIA., T POWER, Etc.)

$$D/U = R_{s1} (ANT D - ANT A) - R_{s2} (ANT F - ANT A) - F_d (STATIONS \textcircled{A} - \textcircled{B})$$

Fig.43 Interferencia de otras rutas

Para el cálculo de la interferencia, se debe proceder aplicando la expresión siguiente.

$$\begin{aligned}
 & \text{DESIRED SIGNAL LEVEL} \dots \dots \dots D \\
 & D = R_{SL} (\text{ANT D} \rightarrow \text{ANT A}) - F_d (\text{STATIONS } \textcircled{A} - \textcircled{B}) \text{ (dBm)} \\
 & \text{UNDESIED SIGNAL LEVEL} \dots \dots \dots U \\
 & U = P_t \dots \dots \text{Output Power at STATION } \textcircled{C} \quad \text{(dBm)} \\
 & \quad + G_{AF} \dots \text{Antenna Gain of ANT F} \quad \text{(dB)} \\
 & \quad + G_{AD} \dots \text{Antenna Gain of ANT D} \quad \text{(dB)} \\
 & \quad - F_L \dots \text{Free Space Loss (ANT F} \rightarrow \text{ANT B)} \quad \text{(dB)} \\
 & \quad - L_{fc} \dots \text{Feeder Loss at STATION } \textcircled{C} \quad \text{(dB)} \\
 & \quad - L_{FA} \dots \text{Feeder Loss at STATION } \textcircled{A} (\text{ANT A}) \quad \text{(dB)} \\
 & \quad - L_{bc} \dots \text{Branching Circuit Loss at STATION } \textcircled{C} \text{ (dB)} \\
 & \quad - L_{BA} \dots \text{Branching Circuit Loss at STATION } \textcircled{A} (\text{ANT A}) \quad \text{(dB)} \\
 & \quad - D_A \dots \text{Antenna Directivity of ANT A} \quad \text{(dB)} \\
 & \quad - A_f \dots \text{Receiving Filter Attenuation at} \quad \text{(dB)} \\
 & \quad \quad \quad \text{STATION } \textcircled{A} (\text{ANT } \textcircled{A})
 \end{aligned}$$

Fig.44 Cálculo de la interferencia ( de otras rutas)

El otro factor productor de interferencia, tal vez mas crítico que de las rutas extrañas, es la que produce el propio sistema, ya que al ir repitiéndose las frecuencias, se puede recibir la señal indeseada de una estación del sistema, que puede contener la misma información, no pudiendo ser discriminado por los equipos. Este es el caso que se produce ya sea por la pobre relación de frente a espalda de las antenas o por el fenomeno del sobre alcance, cuyo efecto se debe estudiar desde el momento de la selección de la ubicación de la estación.

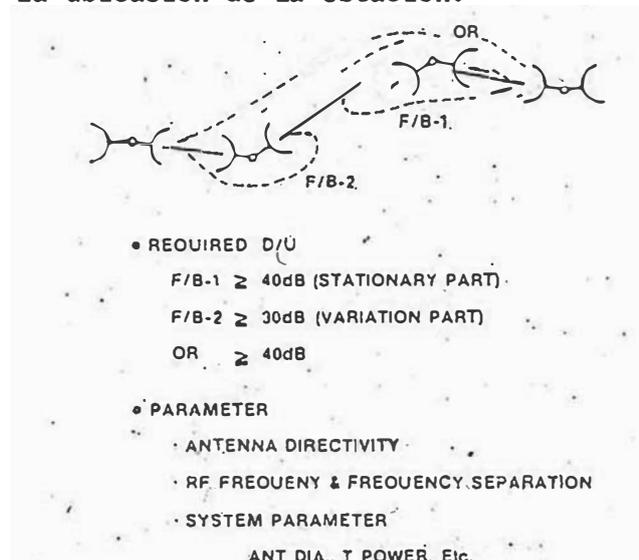


Fig.45 Interferencia por relación Frente a Espalda de la antena y por sobre alcance.

Otro factor que también se debe considerar es el efecto de distorsión que es producido por el eco dentro del sistema de alimentadores de antena, debido a la deficiencia en la adaptación de impedancias.

### DESVANECIMIENTO SELECTIVO

Siendo la transmisión digital de alta capacidad, un campo relativamente nuevo en la historia de las comunicaciones, se está realizando estudios extensivos sobre la propagación, y se ha visto de que entre los factores que mas afecta el comportamiento de un sistema digital de microondas, se encuentra la distorsión dentro de banda que se produce por el desvanecimiento selectivo que tiene su origen en la propagación de multi trayecto ó multi paso, como el factor de efecto mas serio ya que hace que el valor de la relación BER pueda degradarse a valores no aceptables inferiores a  $10^{-3}$  aún cuando el nivel de entrada del receptor tiene suficiente margen hasta su nivel de umbral.

Existen hasta informes en que debido a este problema, se recomiendan distancias de salto de solo 25 a 30 Km para un enlace aún en el caso del empleo de la banda de 6 GHz, basado en datos tomados en áreas limitadas dentro de sistemas particulares, por lo que se puede decir de que hasta el momento no existe un método establecido para la predicción de la degradación del comportamiento del sistema digital de microondas debido a la existencia del desvanecimiento por trayecto múltiple.

Como medio para resolver este problema del desvanecimiento selectivo, se sugiere el empleo de la diversidad de espacio, al igual que en el caso de los radio enlaces de FM FDM, y además de ha desarrollado el equipo de ecualizador adaptivo, para compensar en forma automática la distorsión de amplitud dentro de la banda especialmente en los del modo lineal y cuadrática, que aparece durante el desvanecimiento de trayecto multiple.

Las figuras 46 y 47 muestran el diagrama de bloques y la aplicación típica del ecualizador adaptivo.

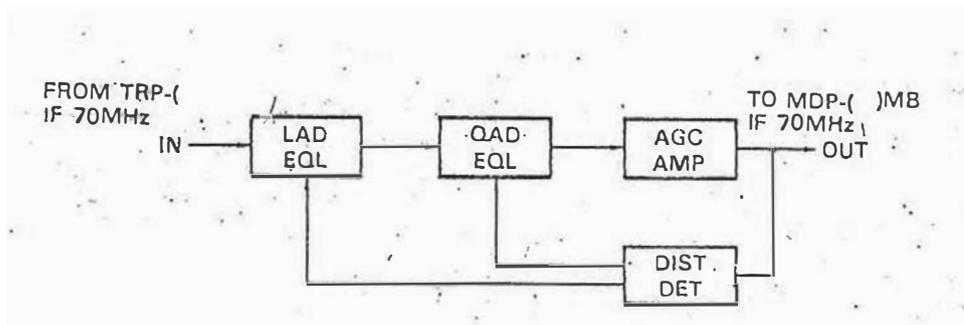


Fig.46 Diagrama de bloques del ecualizador adaptivo

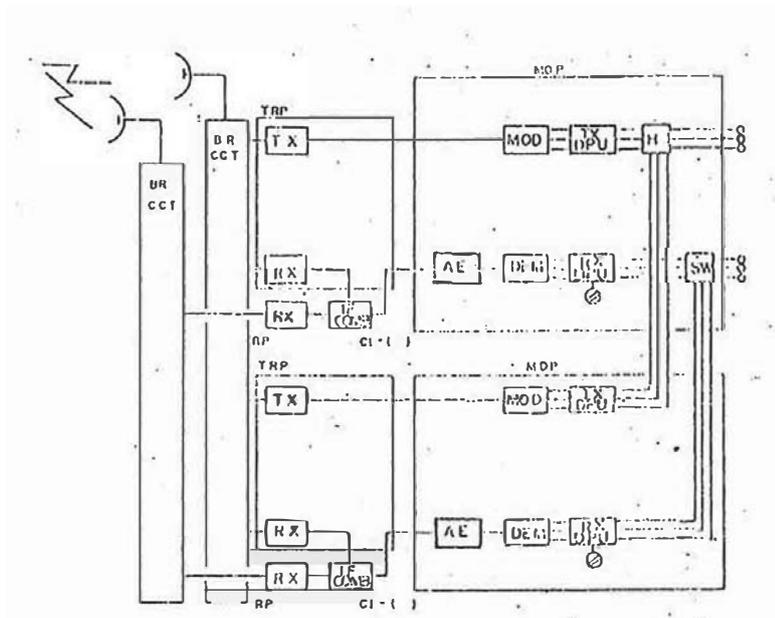


Fig 47 Ejemplo de aplicación del ecualizador adaptivo

MEJORA POR DIVERSIDAD

En el caso en que no sea posible obtener el comportamiento del ruido del radio enlace esperado, ya sea por la necesidad del servicio, o para poder satisfacer las recomendaciones del CCIR o similares, se debe acudir al empleo de parámetros de valores mejores o de la diversidad de espacio.

La mejora por diversidad en el caso del sistema FM-FDM, se encuentra bastante estudiado, pero para el caso del enlace PCM digital, aun no se cuenta con mucha bibliografía del caso, especialmente, cuando se produce la distorsión por trayectos multiples, debiendo estimarse sus valores de acuerdo a la experiencia .

Se pueden considerar dos tipos de diversidad de espacio:

- 1. Con combinación en la etapa de frecuencia intermedia IF; y
- 2. Combinación en banda base (combinación de bitios); empleándose para ambos casos la conmutación del tipo HIT LESS, es decir sin interrupción de información.

Solo como dato de referencia para el diseñador, se puede decir que la aplicación de un sistema de diversidad de espacio del tipo combinador de IF, provee un factor de mejora del orden de 6, mientras que el método de combinador de bitios puede hacerlo al doble. La aplicación del ecualizador adaptivo, ha probado ser eficiente con factor de mejora del orden de 3 a 5 en lo referente al tiempo de corte, existiendo informes en que se ha demostrado una mejora del orden de 175 veces con aplicación combinada del sistema de diversidad de espacio y de ecualizador adaptivo.

La figura siguiente indica un caso típico del empleo de la diversidad, y su comportamiento esperado.

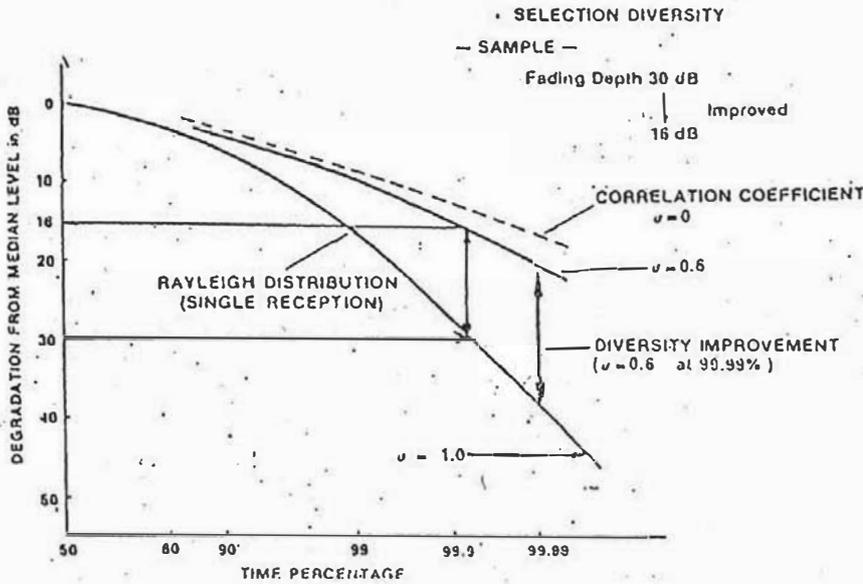


Fig 48 Mejora por diversidad de espacio

INTERFERENCIA HACIA Y DESDE OTROS SISTEMAS

Al planificarse una nueva ruta de microondas, ya sea del tipo analógico o digital, se debe tener en cuenta no solo la interferencia que se puede recibir desde otros sistemas, sino también de la interferencia que puede producir este nuevo sistema sobre los ya existentes.

Los factores principales que se deben estudiar son la interferencia que se produce desde y hacia otro sistema que puede ser analógico o digital.

En el caso en que los valores de estas interferencias se hagan de valores muy apreciables, se debe hacer diseños especiales de filtros, para evitar estos efectos, siendo en la mayoría de casos trabajos que tiene que tomar a cargo el fabricante del equipo; siendo pues ideal de que la planificación del sistema se haga de tal forma que no se haga necesario esta intervención.

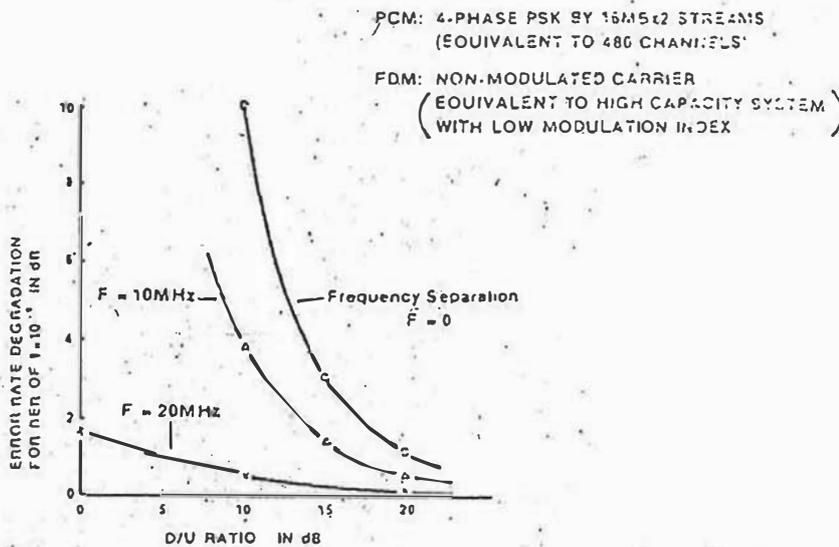


Fig 49 Interferencia del Sistema FDM a PCM

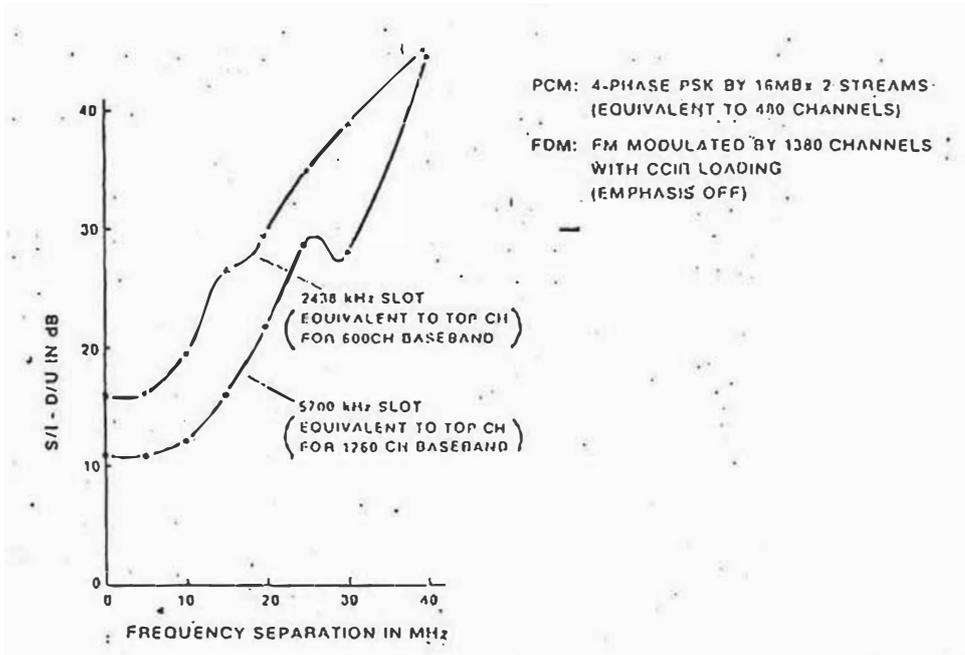


Fig.50 Interferencia del sistema PCM a FDM

Como una ilustración se muestra el espectro de potencia que se produce en un equipo transmisor digital de microondas NEC que emplea los filtros del tipo roll off, que reduce de tal modo la emisión de potencia fuera de banda, que sumado a la técnica de modulación multifase, hace que el sistema de microondas digitales, pueda trabajar con la misma eficiencia de capacidad de canales como la que tiene el sistema analógico de modulación por frecuencia.

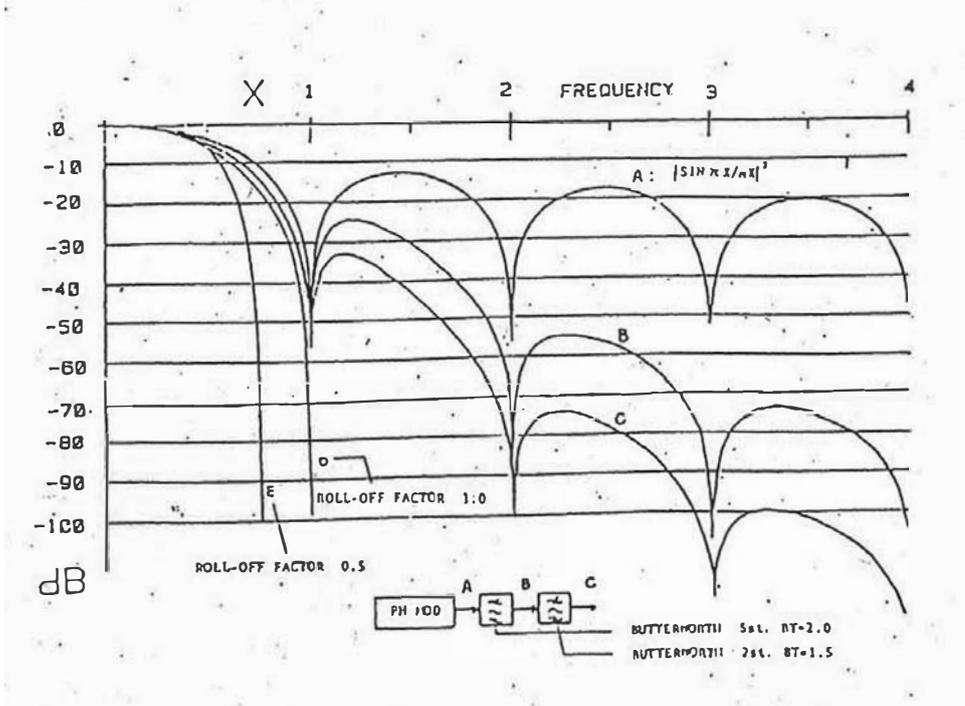


Fig.51 Reducción del espectro de potencia por el filtro Roll-off

## INTERCONEXION ENTRE SISTEMAS

Generalmente los sistemas de transmisión son utilizados como enlace entre punto a punto; entre centrales de conmutación telefónica interurbana

En estos casos normalmente es suficiente con interconexiones del tipo a nivel de canales de voz, debiéndose seleccionar los equipos de interconexión apropiados para cada caso de centrales de conmutación, como son por ejemplo los de paso a paso; barras cruzadas; etc, y sus respectivos sistemas de señalización, que consiste en realidad en la selección de equipos multiplex del nivel correspondiente.

Sin embargo, hoy en día se está haciendo cada día mas popular el empleo de centrales telefónicas electrónicas cuyo mérito principal consiste en el multiplexaje por división de tiempo, ya que en esta forma se logra una gran economía comparado con la técnica convencional analógica con multiplexaje en espacio.

Actualmente la tendencia mundial esta dirigida hacia la adopción de estas centrales telefónicas electrónicas de división temporal, pues el grado de economía que se logra con estos sistemas es tal que ya no pueden ser ni siquiera comparado con los métodos electromecánicos convencionales por sus grandes ventajas tanto del costo como de operación y mantenimiento, y en la actualidad no se puede concebir la instalación de un nuevo servicio telefónico por metodo electromecánico.

Ahora bien si se adoptara aunque sea una sola central telefónica electrónica del tipo temporal, ya resulta mas conveniente realizar la interconexión por medio de enlaces digitales por su impacto que representa en su costo.

Por otro lado la transmisión de datos se esta haciendo cada vez mas comun, y para ello también será mas conveniente la transmisión digital.

Asi, para la planificación de un nuevo radio enlace, se debe tener muy en cuenta estos factores, para la selección del sistema, aunque al momento se presenten algunos problemas para la interconexión con los sistemas convencionales existentes.

En los siguientes párrafos se describen los sistemas multiplex que sirven para la interconexión de los sistemas.

## Equipos de tecnología analógica.

En los equipos multiplex de tecnología analógica se emplea la división de frecuencia para su multiplexaje, estando compuesto los equipos por amplificadores, filtros y osciladores, para trasladar cada canal telefónico a su posición o frecuencia correspondiente.

La figura siguiente muestra la composición de un equipo terminal multiplex de tecnología analógica FDM.

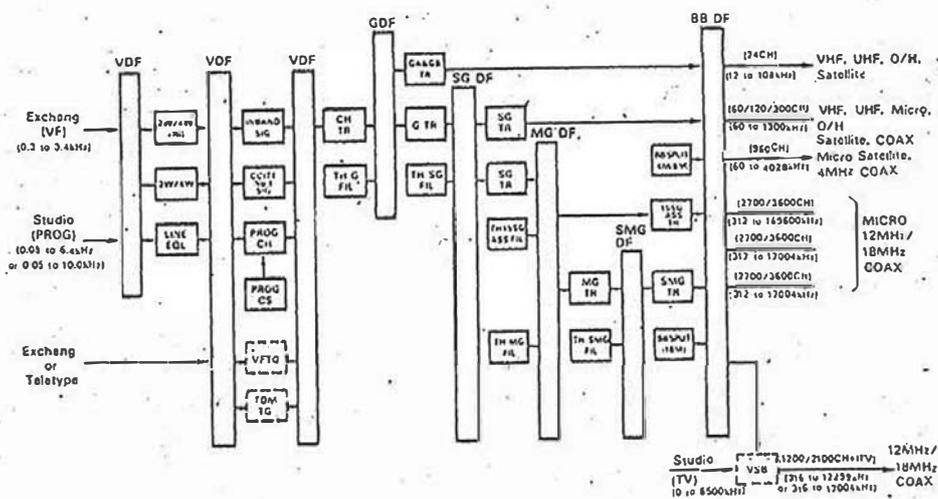


Fig. 52 Composición de un sistema multiplex FDM,

Equipos de tecnología digital.

En el caso de la tecnología digital, se emplea la técnica de división de tiempo para el multiplexaje de los canales, estando formado los equipos esencialmente por relojes, o medios que generan el tiempo necesario para el multiplexaje de canales.

Este hecho es lo que da la ventaja mas grande para el sistema de division de tiempo, ya que mientras que los filtros en el caso de los sistemas analógicos se encuentran ya prácticamente en su límite de desarrollo desde el punto de vista tanto del costo como de su tamaño, el caso del tipo digital TDM todavía tiene muchas posibilidades de desarrollo, para poder bajar su costo de fabricación.

En las siguientes figuras se muestran la composición de los equipos multiplex digitales, y las distintas etapas de multiplexaje que se adoptan en estos sistemas, de acuerdo a las recomendaciones del CCITT.

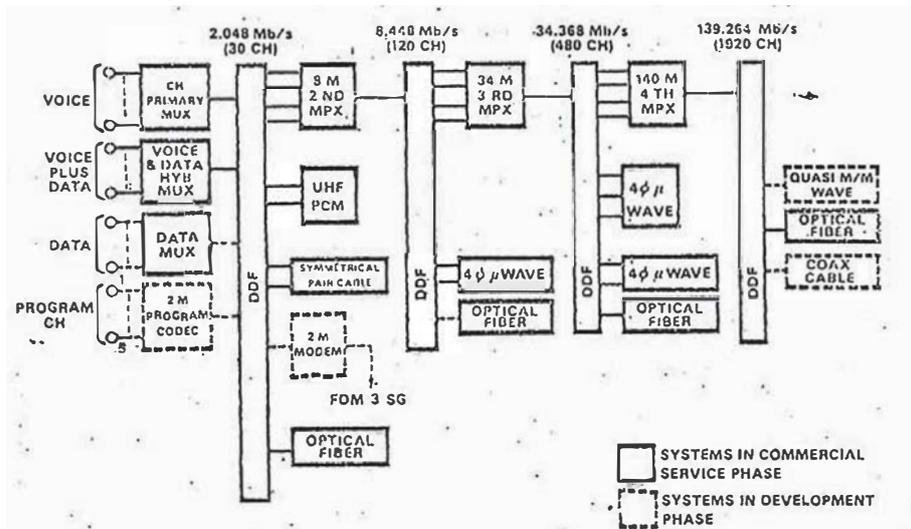


Fig 53 Composición de un sistema multiplex digital

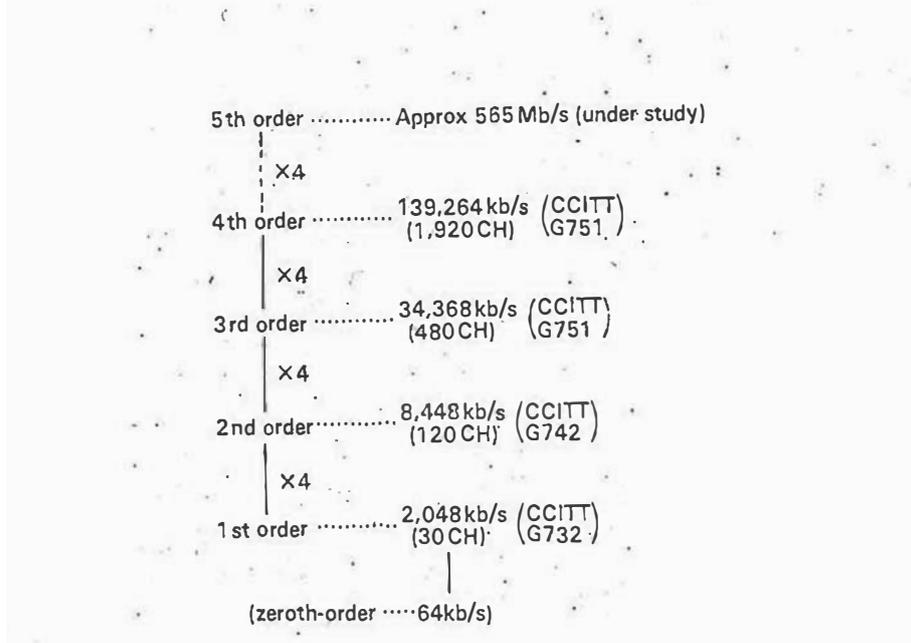
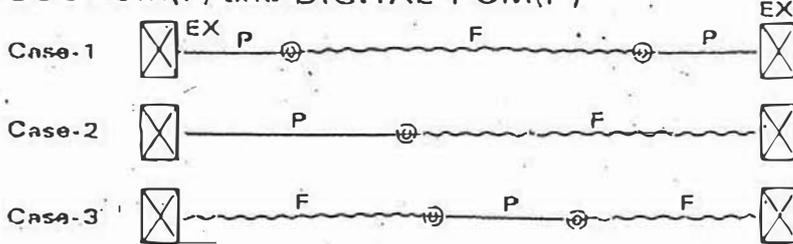


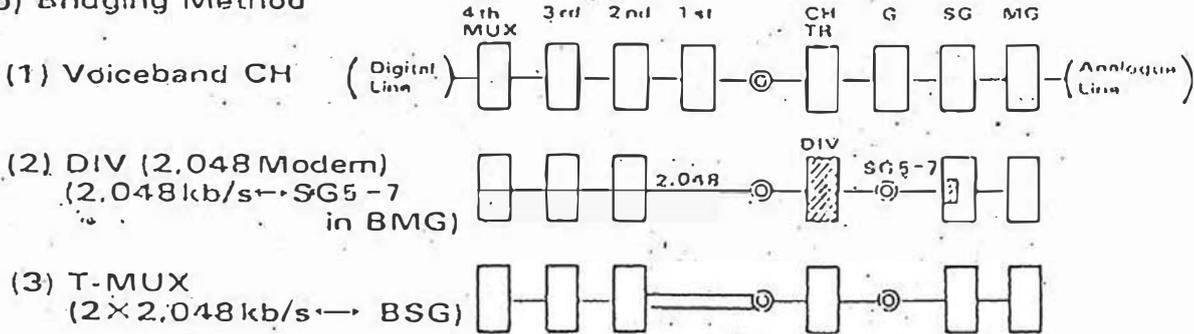
Fig. 54 Etapas de multiplexaje en el sistema digital.

Quando se trate de interconexión de sistemas, se pueden presentar diversas combinaciones de sistemas, como la que se indica en la figura siguiente:

(a) ANALOGUE-FDM(F) and DIGITAL-PCM(P)



(b) Bridging Method



(c) Case Study

Case NO.	Exchange (EX)	
	Analogue (SXS, X-BAAR/SD-ESSI)	Digital (TD-ESS)
1 (P-F-P)	DIV T-MUX	DIV
2 (P-F)	SG Codec or voiceband CH (Note 1)	DIV or T-MUX
3 (F-P-F)		DIV or T-MUX

(Note-1) Case-3 is statistically rare. SG Codec cost-performance will not be improved and at this moment, voiceband CH interface is more practical.

Fig. 55 Interconexión entre sistemas Analógicos y Digitales

Los detalles de los equipos que se utilizan, pueden verse en la figura siguiente.

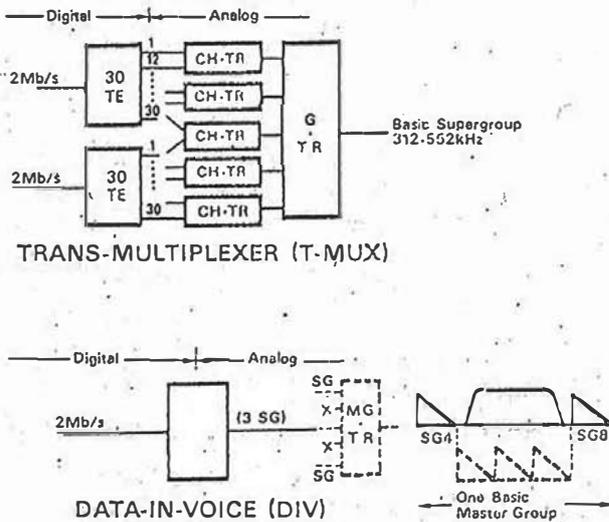


Fig. 56 Equipos para conversión Analógico/Digital.

En el caso de interconexión entre centrales se presenta otro problema mas para el funcionamiento del servicio, que consiste en la interconexión entre servicios telefónicos con distintos tipos de señalización.

Las figuras siguientes indican las diversas combinaciones de señalizaciones del servicio telefónico, y los métodos para lograr estas adaptaciones.

(1) Applications for X'BAR Exchanges and/or STEP-By-STEP Exchanges.

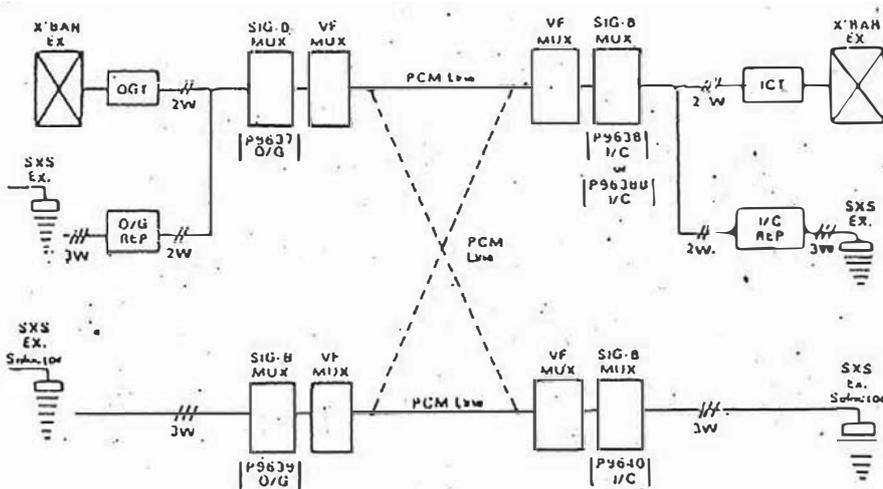
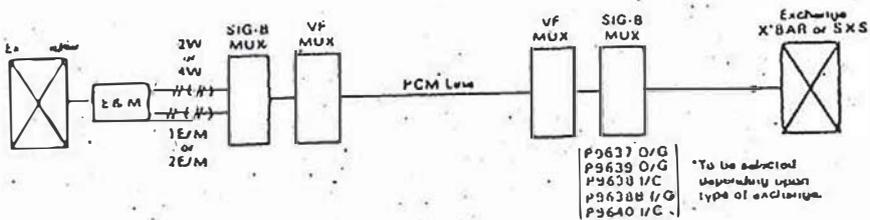


Fig 57 Diversos tipos de interfaces para interconexión de centrales telefónicas

(2) Applications for Junction between E & M Trunks and Various Exchanges



(3) Other Applications

Signalling interfaces for EMD and SXS with F1 signalling are also made available as option.

Fig 58 Diversos tipos de interfaces disponibles para interconexión de centrales telefónicas

Lógicamente el trabajo principal de la planificación, consiste solamente en seleccionar el equipo mas apropiado para cada caso. Se da como ejemplo, el caso de derivación de canales como la que se muestra en la figura siguiente.

1. Voice to Voice Connection
2. Through Filter Connection (G, SG, 15SG ASS, MG)
3. Baseband Split Filter Connection
4. Two-way Leaking Connection

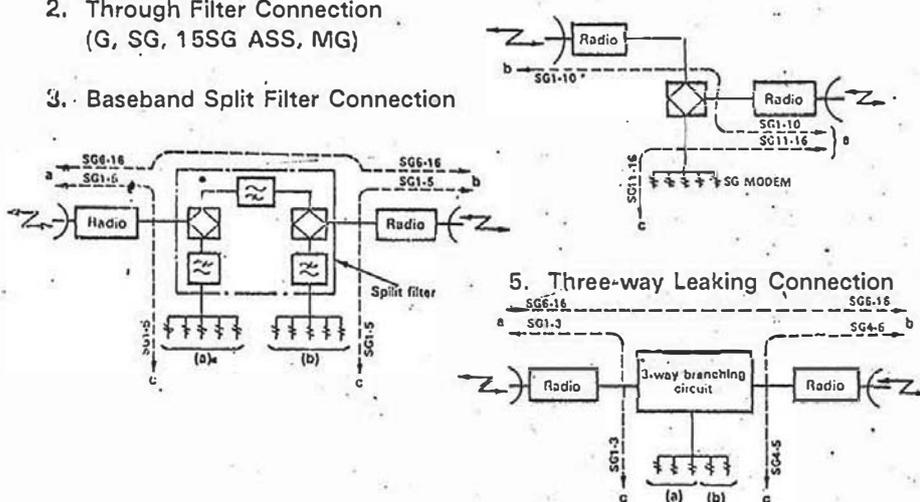


Fig. 59 Sistemas de derivación de canales

Como en cualquier sistema de comunicaciones, cuanto mas se desarrolla el sistema, se hace necesario hacer ampliaciones, y en el caso del equipo de multiplex, estas casi siempre tienen que instalarse en las ciudades, en la que el problema de espacio puede hacerse muy crítico.

Como ya se dijo antes, el sistema multiplex analógico FDM, ha sido reducido enormemente en su tamaño, comparado con los de generación anterior, creyéndose que ya se encuentra en su dimensión mínima, mientras que los equipos digitales, tiene todavía esperanzas de ser disminuído mas en su tamaño.

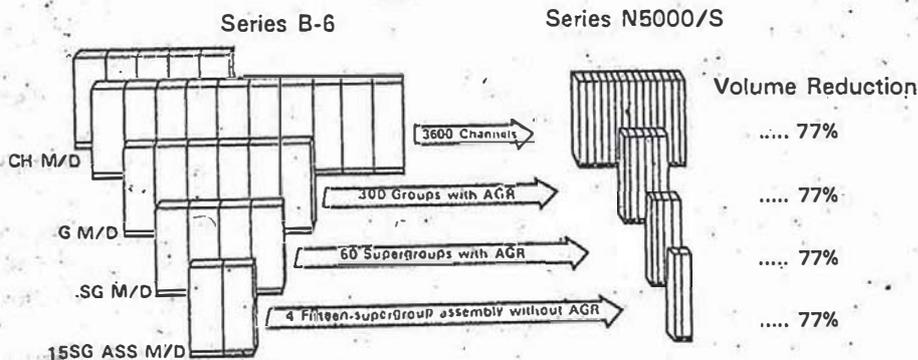


Fig. 59 Reducción del espacio con equipos multiplex NEC.

#### RADIOENLACES DE BAJA CAPACIDAD.

En una red telefónica, siempre existen lugares de gran tráfico y otros lugares con muy poco tráfico, como son las pequeñas ciudades, pueblos, zonas rurales etc., que por estar generalmente apartados de los grandes centros urbanos, exigen que se tengan mejores servicios de comunicaciones.

Para unir estos pequeños centros, normalmente se hace uso de enlaces de pequeña capacidad, que pueden realizarse ya sea por medio de líneas físicas o de radioenlaces.

Ha sido por mucho tiempo una práctica general, el establecer pequeños radioenlaces, en la banda de VHF o UHF, para unir pequeños centros poblados, pero se tiene el problema de la disponibilidad de canales de radio frecuencia, ya que cada enlace requiere el uso de un par de frecuencias independientes por cada radioenlace telefónico.

El diseño de un radioenlace de pequeña capacidad es igual a los casos estudiados previamente, diferenciándose solo en su capacidad, y casi siempre conviene el empleo de frecuencias más bajas.

Por otro lado, cuando las necesidades de canales se hacen muy pequeños, especialmente para poblaciones o tal vez abonados remotos particulares, ya puede hacerse antieconómico, el establecer un enlace exclusivo, no solamente desde el punto de vista del costo, sino también desde el punto de vista de disponibilidad de frecuencias, ya que estas ocuparán los canales de RF, que tal vez los necesiten servicios más urgentes.

Para satisfacer este tipo de necesidades se han desarrollado sistemas de comunicaciones con frecuencias compartidas, que trabajan bajo la modalidad de canales compartidos.

Se puede clasificar estos servicios en dos:

- Radio enlaces multicanal, multidireccional en microondas, y
- Servicio de abonados por radio, en las bandas de VHF o UHF.

#### RADIOENLACES MULTICANAL MULTIDIRECCIONAL POR MICROONDAS.

El presente sistema consiste en compartir un solo canal de radiofrecuencia multicanal entre un número limitado de centros, con capacidades del orden de 6 a 8 canales cada uno, suficientes como para dar servicio a pequeñas poblaciones, o grandes oficinas.

Este servicio se caracteriza por que se hace uso de una estación maestra, quien hace de intermediario entre los abonados y los enlaces troncales hacia el exterior, dividiéndose la capacidad mínima de 60 canales entre un número de hasta 8 o 10 estaciones.

Esta división se hace posible gracias a la técnica digital de multiplexaje en división de tiempo, desarrollado gracias a la experiencia obtenida en los sistemas TDMA empleado para las comunicaciones por satélites.

En este servicio, toda estación local, tendrá asignado un número de canales exclusivos para su servicio, en cualquier número, hasta cubrir la capacidad máxima del sistema.

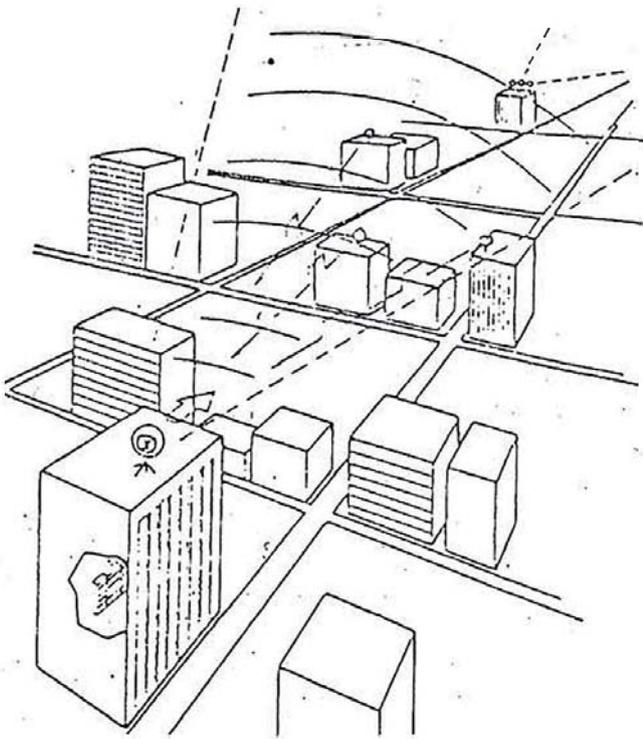


Fig. 60 Representación conceptual del sistema Multi direccional .

La asignación de canales de cada una de las estaciones abonadas, pueden ser efectuados para su uso permanente, es decir en plan de canales pre-asignados o también en forma de canales asignados de acuerdo a demanda.

Otra particularidad del sistema, consiste en que en casos de comunicaciones rurales, en la que el tráfico hacia el exterior es relativamente pequeño, se puede utilizar la parte sobrante de la banda de cualquier radioenlace de microondas existente para su interconexión hacia los centros urbanos; es decir, si este servicio va a ser implantado en una zona por donde pasa una red de microondas se puede efectuar una interconexión a través de ella sin comprometer su capacidad, con solo agregar un equipo combinador y separador de datos que es una especie de moduladores demoduladores en las estaciones terminales o repetidoras de microondas existentes

La figura siguiente ilustra un ejemplo de aplicación de este sistema.

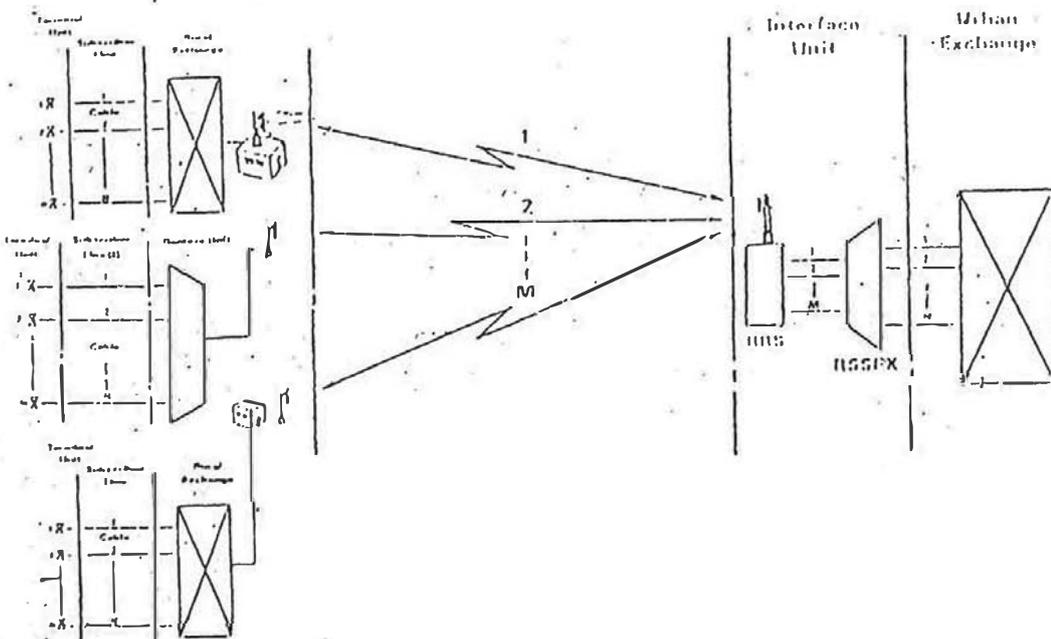


Fig 61 Aplicación del sistema Multidireccional de Microondas

### SISTEMA DE RADIOENLACES PARA ABONADOS

En el caso en que el número de abonados se hace mas pequeño, es decir por ejemplo en el caso en que se hace necesario dar servicio por ejemplo de un solo teléfono por localidad o se tenga que dar servicio a abonados aislados, se hace mas crítico aun la implantación del servicio debido a la disponibilidad de frecuencias.

En estos casos, si se considera de que el tráfico hacia estos abonados pueden ser muy pequeños, se hace posible dar el servicio compartiendo no solo el canal de radiofrecuencia, sino también el mismo canal telefónico entre varios abonados.

Con este objeto, se han desarrollado sistemas de radioenlaces para abonados en la que se hace uso común los canales telefónicos y de radio frecuencia entre un grupo de abonados.

El presente sistema, conocido como el sistema RSS, está formado por una estación base y un número de estaciones de abonados.

La estación base estará compuesto de un número de transmisores receptores de acuerdo al número de abonados y del tráfico de los mismos; y de un sistema de conmutación con funciones equivalentes al de un concentrador de línea y de central telefónica y de tránsito.

Las estaciones de abonados estarán instalados en los domicilios de los abonados, con la única limitación de tener vista libre hacia la antena de la estación base, y estará compuesto por las unidades necesarias para la transmisión y recepción del mensaje, utilizando el canal que en ese momento le asigna la estación base.

La estación base debe instalarse en un lugar que le de vista libre a todas las estaciones de abonados, por lo que generalmente se le ubica en un lugar alto y puede estar separado de la central telefónica, si se le conecta con otro enlace que puede ser físico o por radio.

La siguiente figura muestra un ejemplo de instalación de este servicio RSS con este sistema de radioenlace para abonados múltiples.

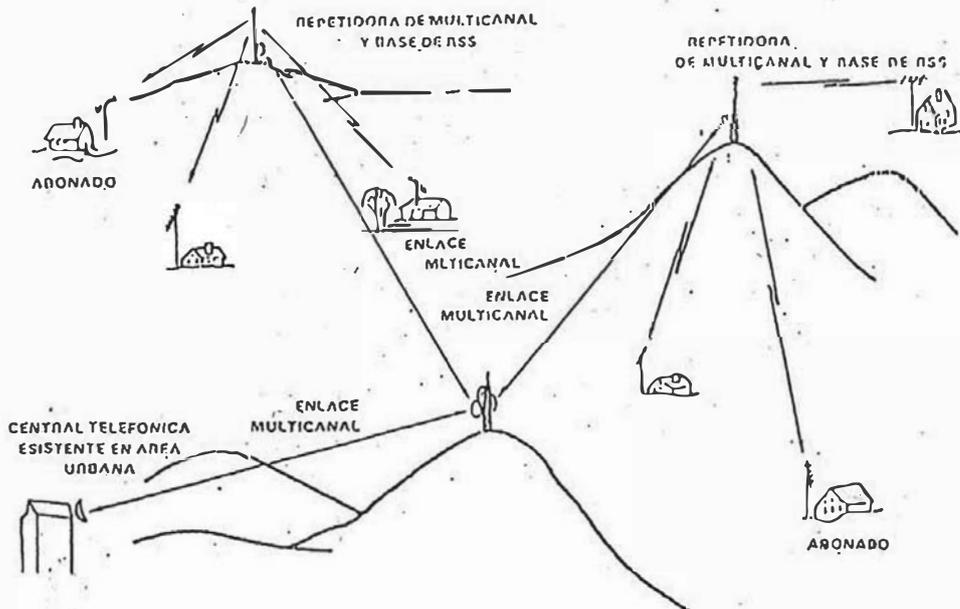


Fig.62 Sistema RSS para abonados de radio

Las figuras siguientes muestran los diagramas de bloques de los equipos que forman el sistema RSS, para los casos de pequeña capacidad y otra para una capacidad mediana.

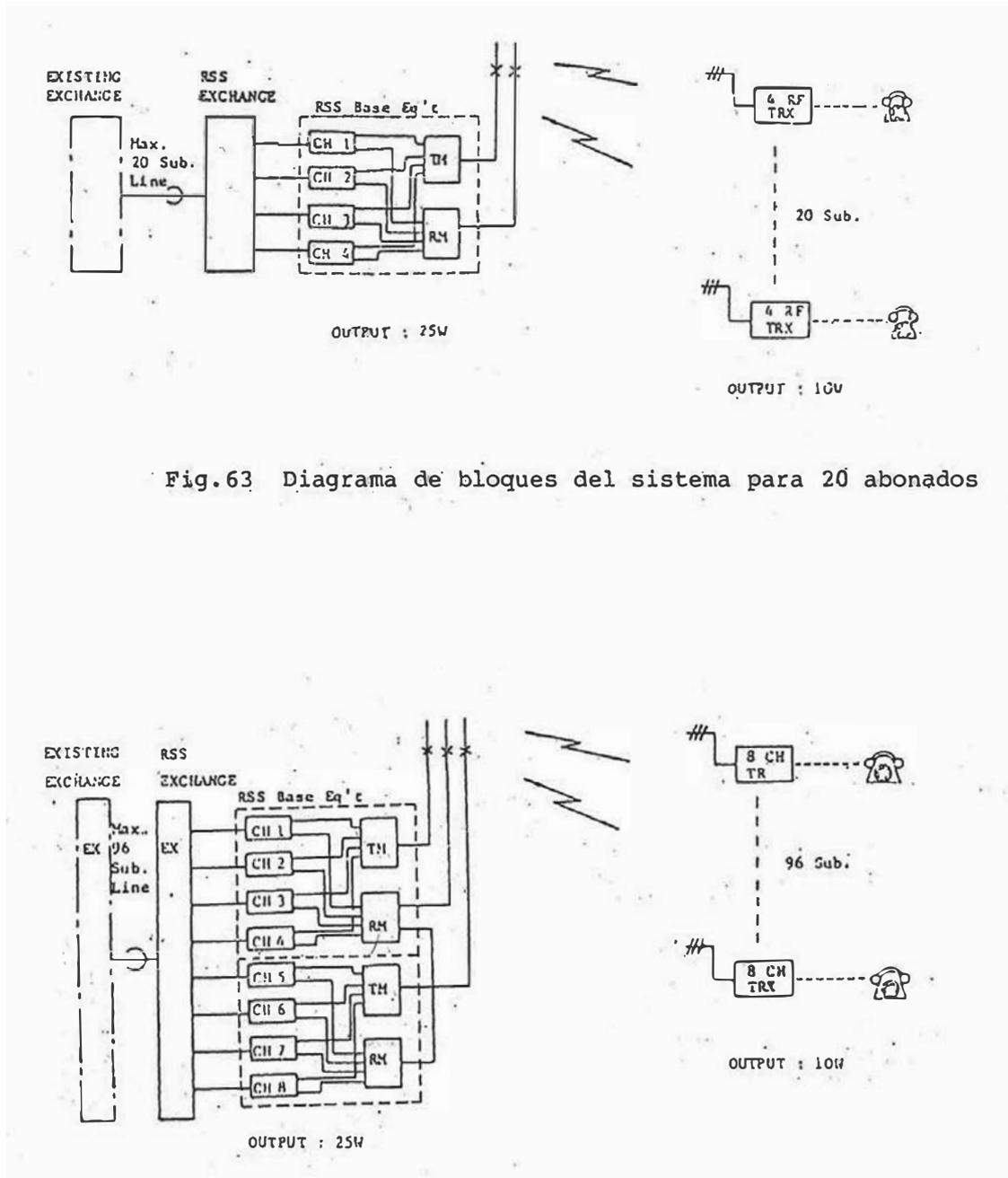


Fig. 63 Diagrama de bloques del sistema para 20 abonados

Fig. 64 Diagrama de bloques para un sistema RSS para 96 abonados

### SISTEMAS DE SUPERVISION

Cualquiera que sea el sistema del radioenlace, se hace necesario contar con medios de supervisión y de control.

Es costumbre en este momento, emplear el método analógico para la transmisión de las señales de supervisión y de control, debido a su facilidad y economía.

En el caso en que se tenga una red del tipo híbrido, es decir de diferentes tecnologías y de diferentes fabricantes, es muy conveniente centralizar todos los indicadores de supervisión y de control, para que pueda ser atendido en forma automática por un personal reducido.

Con este objeto, se han desarrollado sistemas de supervisión centralizada, que haciendo uso intensivo de los micro procesadores, permiten poder controlar y supervisar cualquier sistema o combinación de sistemas de comunicaciones desde uno o varios centros de supervisión, permitiendo al operador, dar las instrucciones mas apropiadas al momento de producirse algun incidente.

Las siguientes figuras, indican dos ejemplos de la exhibición que se dispone en la pantalla de tubos de rayos catódicos a color en los puestos de operadores, y de los registros que se obtienen dentro de los procesadores, que pueden ser reproducidos en copias impresas.

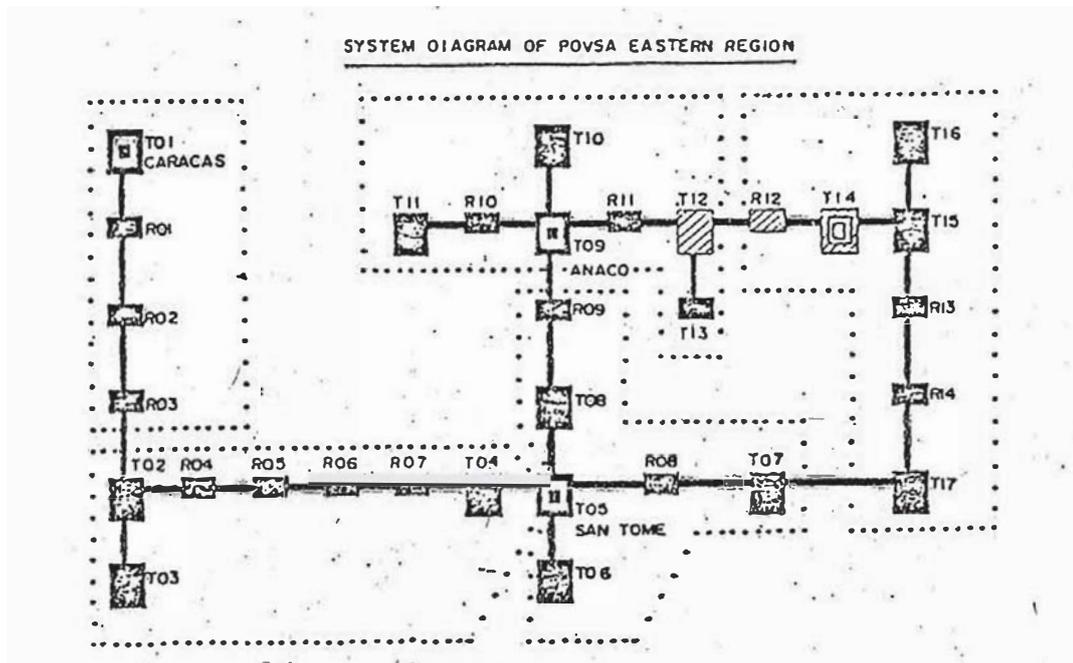


Fig.65 Ejemplo de imagen del tubo CRT a colores del equipo de supervisión centralizada

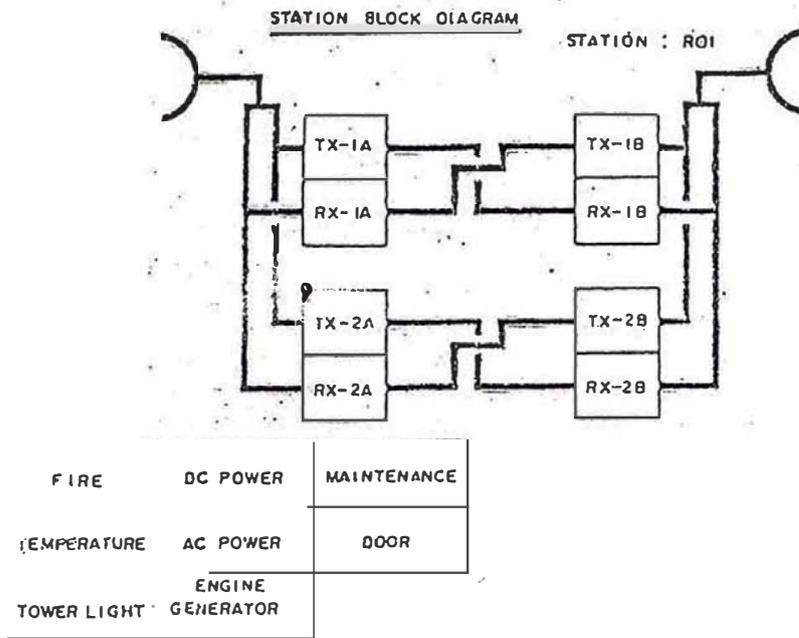


Fig.66 Ejemplo de Diagrama de bloques de Estación

XXX STATUS CHANGE REPORT      03/28      XXX      PAGE 01.

TIME	STATION	DESCRIPTION	STATUS
07:19	ROI	DOOR	OPEN
07:19	ROI	MAINTENANCE	ON
08:30	ROI	MAINTENANCE	OFF
10:27	RO5	TOWER LIGHT	ALARM
17:08	RO2	ENGINE GENERATOR	OFF
17:08	RO2	DC POWER	NORMAL
ENO			

Fig.67 Ejemplo de informe en la pantalla CRT

XXX ALARM AND STATUS INFORMATION      XXX      PAGE 01.

STATION... ROI

TIME..... 09:45

ITEM NO.	DESCRIPTION	STATUS
001	TX-1A	NORMAL
002	TX-1B	NORMAL
003	RX-1A	NORMAL
004	RX-1B	NORMAL
005	TX-2A	NORMAL
006	TX-2B	NORMAL
007	RX-2A	NORMAL
008	RX-2B	NORMAL
009	FIRE	NO
010	TEMPERATURE	NORMAL
011	TOWER LIGHT	NORMAL
012	DC POWER	NORMAL
013	AC POWER	NORMAL
014	ENGINE GENERATOR	OFF
015	MAINTENANCE	OFF
016	DOOR	CLOSE

Fig. 68 Ejemplo de Información de estado de alarmas en la pantalla CRT de colores.

COMPARACION DE COSTOS DE LOS DIVERSOS SISTEMAS.

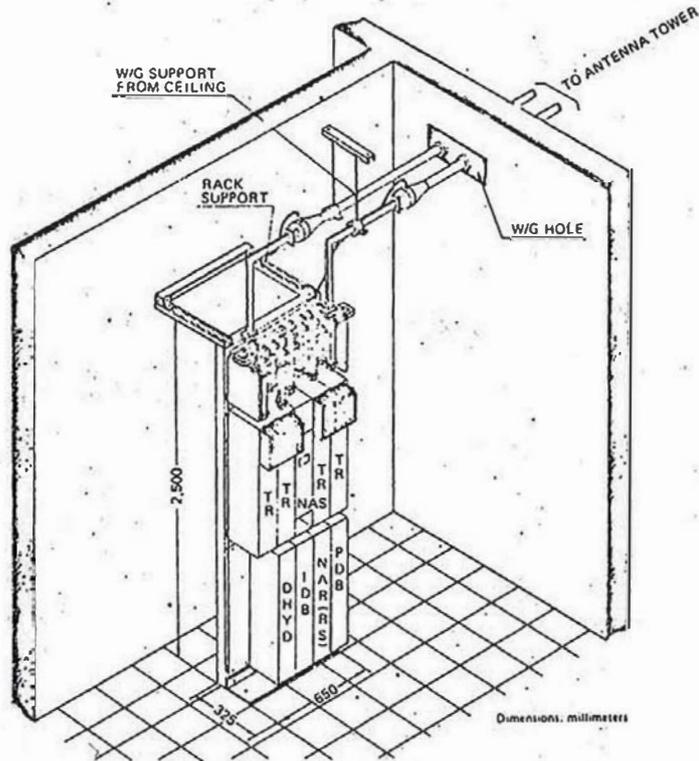
En general es muy difícil hacer comparación de costos de los sistemas, ya que depende de muchos factores, pero se puede decir que la tendencia actual está dirigida hacia la reducción de costos principalmente de los dispositivos electrónicos de los circuitos de alta integración.

Esto hace inclinar la balanza a favor de los sistemas digitales, ya que tanto en los equipos de radio, multiplex, como de conmutación, se hace uso solamente de estos elementos, a comparación de los sistemas analógicos que requieren todavía de elementos convencionales como son los filtros, y otros, cuyo costo no podrá bajar en la forma como bajarían los circuitos integrados.

En general se puede decir que como sistema total, se pueden obtener costos menores en los sistemas digitales, tanto en la etapa de su implementación, como en la etapa de operación y de mantenimiento.

NUEVO CONCEPTO DE INSTALACION DE EQUIPO DE MICROONDAS

In-Station Configuration for 1 + 1  
Radio Relay System (Repeater Station)



Legend

- TR: Transmitter-Receiver
- IDB: Intermediate Distribution Bay
- PDB: Power Distribution Bay
- NAR (RS): Supervisory and Control Equipment for Remote Station
- NAS: Service Bay

Each component measures 130 (width) x 225 (depth) x 950 (height) mm.

How NEC's 500 Series Saves Time and Money

	In Factory				Transportation	On Site			
	Manufacturing	Module Inspection	Mounting, Wiring & Inspection	Packing		Unpacking	Installation	Wiring & Local Test	System Test
Conventional Equipment									
500 Series Equipment									

BIBLIOGRAFIA

- A. BRUCE CARLSON  
"Communication Systems"  
An Introduction to Signal and Noise in Electrical Communication  
Second Edition  
McGraw-Hill Book Company
- KENNETH K. CLARKE, DONALD T. HESS  
"Communication Circuits: Analysis and Design"  
ADDISON-WESLEY PUBLISHING COMPANY - Copyright 1971
- MODULACION  
F.R. CONNON  
EDWARD ARNOLD (PUBLISHERS) LTD. London 1975
- CIRCUITOS INTEGRADOS Y SISTEMAS  
FRANKLIN C FITCHEN  
LITTON EDUCATIONAL PUBLISHING INC.
- ROGER L. Freeman  
"Telecommunication Transmission Handbook"  
Second Edition - Copyright August 1981  
John Wiley & Sons
- GEORGE KENNEDY  
"Electronic Communication Systems"  
Second Edition - Copyright 1977, 1970 by McGraw-Hill, INC.  
INTERNATIONAL STUDENT EDITION
- HERBERT L. KRAUSS and CHARLES W. BOSTIAN, FREDERICK H. RAAB  
"Solid State Radio Engineering"  
Copyright 1980, by John Wiley & Sons; INC.
- ELECTRONICA Y AUTOMATICA INDUSTRIAL I  
JOSE MOMPIN POBLET y Varios Autores de la Revista "Mundo  
Electrónico"  
MARCOMBO BOIXAREU, BARCELONA 1981
- INTERCONEXION DE PERIFERICOS A MICROPROCESADORES  
JOSE MOMPIN POBLET y Varios Autores de la Revista "Mundo  
Electrónico"  
MARCOMBO BOIXAREU EDITORES, BARCELONA 1981
- DENNIS RODDY, JOHN COOLEN  
"Electronic Communications"  
Second Edition - Copyright 1981 by Reston Publishing Company, INC.  
Reston, Virginia - A Prentice-Hall Company.

- MISHA SCHWARTZ  
"Information Transmission, Modulation and Noise"  
THIRD EDITION, Copyright 1980  
McGraw-Hill Book Company
- HERBERT TAUB - DONALD SCHILLING  
"Electrónica Digital Integrada"  
Marcombo Boixareu Editores - Copyright 1980
- TEXAS INSTRUMENTS INCORPORATED  
Diseño con TTL. (Designing with TTL Integrated Circuits)  
International Student Edition - McGraw-Hill Kogakusha Ltd.
- K. SAM SHANMUGAN  
"Digital and Analog Communication Systems"  
John Wiley & Sons - Copyright 1979
- R. E. ZIEMER Y W. H. TRANTER  
"Principios de Comunicaciones: Sistemas, modulación y ruido"  
Houghton Mifflin Company, Boston, Massachusetts, E.U.A. - Copyright  
1976 - Copyright 1981, Editorial Trillas, S.A. 1ra Edición en  
Español enero 1981 (México).
- ROBERT C. GENN JR.  
"Digital Electronics"  
A. Work Bench Guide to Circuits Experiments and Applications  
Prentice - Hall, Inc.  
Englewood Cliffs, New Jersey - Edición 1982.